



UNIVERSIDAD AUTÓNOMA DE SAN LUIS POTOSÍ
FACULTAD DE INGENIERÍA
CENTRO DE INVESTIGACIÓN
Y ESTUDIOS DE POSGRADO

T E S I S

CONVERTIDOR CA/CD/CA CON AISLAMIENTO EN MEDIA
FRECUENCIA OPERANDO COMO GESTOR DE POTENCIA

QUE PARA OBTENER EL GRADO DE:
DOCTOR EN INGENIERÍA ELÉCTRICA
OPCIÓN: CONTROL AUTOMÁTICO

PRESENTA:

M.I. JORGE ALBERTO ALMAGUER HERNÁNDEZ

ASESOR:

DR. VÍCTOR MANUEL CÁRDENAS GALINDO

SAN LUIS POTOSÍ, S.L.P.

FEBRERO DE 2019





UASLP
Universidad Autónoma
de San Luis Potosí



FACULTAD DE
INGENIERÍA

20 de septiembre de 2018

**M.I. JORGE ALBERTO ALMAGUER HERNÁNDEZ
P R E S E N T E.**

En atención a su solicitud de Temario, presentada por el **Dr. Víctor Manuel Cárdenas Galindo**, Asesor de la Tesis que desarrollará Usted con el objeto de obtener el Grado de **Doctor en Ingeniería Eléctrica**, me es grato comunicarle que en la Sesión del H. Consejo Técnico Consultivo celebrada el día 20 de septiembre del presente año, fue aprobado el Temario propuesto:

TEMARIO:

“Convertidor CA/CD/CA con Aislamiento en Media Frecuencia Operando como Gestor de Potencia”

Introducción.

1. Operación de la Topología CA/CD/CA con Aislamiento en Media Frecuencia.
2. Desarrollo y Evaluación del Sistema de Control en Configuración Monofásica.
3. Control y Evaluación del Convertidor CA/CD/CA en un Esquema Trifásico.
4. Resultados del Sistema Trifásico en un Simulador en Tiempo Real.

Conclusiones.

Apéndices.

Referencias.

“MODOS ET CUNCTARUM RERUM MENSURAS AUDEBO”

A T E N T A M E N T E

**M. I. JORGE ALBERTO PÉREZ GONZÁLEZ
DIRECTOR.**

UNIVERSIDAD AUTÓNOMA
DE SAN LUIS POTOSÍ
FACULTAD DE INGENIERÍA
DIRECCIÓN

95

AÑOS DE
AUTONOMÍA
Primera Universidad
Autónoma de México

www.uaslp.mx

Copia. Archivo.
*etn.

Av. Manuel Nava 8
Zona Universitaria • CP 78290
San Luis Potosí, S.L.P.
tel. (444) 826 2330 al39
fax (444) 826 2336



UNIVERSIDAD AUTÓNOMA DE SAN LUIS POTOSÍ



**Centro de Investigación y Estudios de Posgrado
de la Facultad de Ingeniería**

***Convertidor CA/CD/CA con Aislamiento en Media Frecuencia
Operando como Gestor de Potencia***

Presenta:

MI. Jorge Alberto Almaguer Hernández

Sinodales:

Dr. Víctor Manuel Cárdenas Galindo (Asesor)

Dr. Ricardo Álvarez Salas

Dr. Juan Segundo Ramírez

Dr. Homero Miranda Vidales

Dra. Janeth Alcalá Rodríguez

Dr. José Espinoza C.

Dr. Mario Arturo González García



UASLP
Universidad Autónoma
de San Luis Potosí



FACULTAD DE
INGENIERÍA



CENTRO DE
**INVESTIGACIÓN
Y ESTUDIOS
DE POSGRADO**

UNIVERSIDAD AUTÓNOMA DE SAN LUIS POTOSÍ

FACULTAD DE INGENIERÍA

Área de Investigación y Estudios de Posgrado

Aclaración

El presente trabajo que lleva por título:

Convertidor CA/CD/CA con Aislamiento en Media Frecuencia Operando Como Gestor de Potencia se realizó en el periodo septiembre de 2014 a febrero de 2019 bajo la dirección del Dr. Víctor Manuel Cárdenas Galindo

Originalidad

Por este medio aseguro que he realizado este documento de tesis para fines académicos sin ayuda indebida de terceros y sin utilizar otros medios más que los indicados.

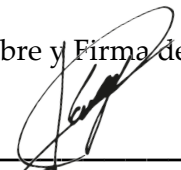
Las referencias e información tomadas directa o indirectamente de otras fuentes se han definido en el texto como tales y se ha dado el debido crédito a las mismas.

El autor exime a la UASLP de las opiniones vertidas en este documento y asume la responsabilidad total del mismo.

Este documento no ha sido sometido como tesis a ninguna otra institución nacional o internacional en forma parcial o total.

Se autoriza a la UASLP para que divulgue este documento de Tesis para fines académicos.

Nombre y Firma del autor



Jorge Alberto Almaguer Hernández

A través del tiempo la evolución del sistema eléctrico ha llevado a la operación en distintos niveles de tensión; para aplicaciones en niveles medios de potencia se manejan tensiones de distribución que rondan entre los 3.6 a 27.5 kV. La aplicación final de los usuarios en baja tensión y ronda entre los 110 a 690 VCA [1]. El aislamiento y acoplamiento entre las tensiones de media y baja tensión se realiza generalmente a través de transformadores operando a frecuencia de línea (50-60 Hz), las características de dichos transformadores dependen del nivel de potencia requerido y el incremento del volumen y peso del transformador está ligado directamente al nivel de potencia [2].

Particularizando el caso de transformadores de alta potencia las tendencias marcan la instalación de los mismos cercanos a las cargas con el fin de minimizar pérdidas al reducir las distancias de transmisión. Aspectos como la reducción de peso, volumen y protección contra fallas cobran importancia en la red eléctrica moderna cuya demanda se incrementa a un ritmo acelerado.

En los últimos 20 años energías renovable como la solar fotovoltaica y la eólica han despuntado en la aplicación para la generación eléctrica esto es debido a la constante mejora tecnológica de las mismas; aunado a esto la apertura global de los mercados eléctricos ha ocasionado la inclusión en una escala masiva de generación *in-situ*. Sin embargo, la incorporación de este tipo de generación al esquema de generación centralizado, ocasiona que el sistema eléctrico se transforme en un esquema de generación distribuida, impulsando la aparición de micro-redes las cuales interactúan de manera directa con la red eléctrica principal, a través de la incorporación de tecnologías de la información para el manejo y gestión de la energía, se da origen a las redes eléctricas inteligentes (*smart grids* en inglés).

Un efecto adverso de la incorporación de dichas fuentes de generación es el impacto negativo en la calidad de la energía en media y baja tensión (MV y LV por sus siglas en inglés), debido a los fenómenos que aparecen en la red. Sin embargo, el uso de sistemas de calidad para la mejora de la calidad de la energía basados en electrónica de potencia son usualmente implementados en LV, principalmente por el costo de dichas soluciones representan en esquemas de MV; tales como

UPS y filtros activos, dichos sistemas se instalan cerca de los usuarios finales. Para el lado en MV diversas soluciones se han propuesto tales como compensadores SVC, restauradores dinámicos de tensión entre otros [3].

En los últimos años la evolución de tecnologías de dispositivos de conmutación ha abierto el mercado a aplicaciones en MV. Aunado a esto, el creciente número de cargas las cuales son sensibles a perturbaciones exigen la aplicación de topologías con el fin de mejorar la calidad de la energía eléctrica.

Por tales motivos la investigación de sistemas de acoplamiento de tensiones con funciones ampliadas ha cobrado un gran interés; debido a que es posible realizar la gestión del flujo de potencia con la red, y además proveer servicios auxiliares hacia la misma. Una de las topologías de mayor interés es el transformador universal inteligente, también conocido como transformador de electrónica de potencia y transformador de estado sólido. Dicha topología posee ventajas en diversos aspectos, entre los cuales destacan la reducción del volumen y peso del transformador debido a la operación en alta frecuencia. Así mismo la capacidad modular del sistema la cual permitiría una posible reconfiguración interna ante una posible falla de algún módulo. Además de las capacidades estructurales, puede colaborar con tareas de compensación y corrección de factor de potencia, protección contra sobre tensiones, y capacidad de operar durante perturbaciones en la red.

Lista de Símbolos y Acrónimos

Δ_c	Cota mínima de separación de frecuencias f_1 y f_2
Δ_i	Máximo sobretiro en la corriente de salida
δ_f	factor de seguridad para Δ_f
Δ_f	Separación de frecuencias f_1 y f_2
ΔT	Tiempo de estabilización del máximo sobretiro en la potencia activa
ω_i	Frecuencia del sistema de CA v_i
APOD	Modulación por disposición de fase alternada
BTB	Convertidor <i>Back-to-Back</i>
BW_i	Ancho de banda del lazo interno
BW_o	Ancho de banda del lazo externo
C	Condensador de enlace
CA	Corriente alterna
CD	Corriente directa
CF	Convertidor condensador flotante
C_i	Condensador del filtro LCL
CM	Convertidor multinivel
CO_2	Dióxido de carbono
CSC	Convertidor fuente de corriente
DAB	Convertidor doblemente alimentado
DER	Sistemas de generación distribuida
dq	Marco de referencia síncrono dq
f_1	Frecuencia de resonancia del filtro LCL
f_2	Frecuencia de resonancia del filtro LCL
f_d	Frecuencia de corte del control DAB
f_i	Frecuencia de corte del lazo interno
f_o	Frecuencia de corte del lazo externo
FP	Factor de potencia
f_{sw}	Frecuencia de conmutación del convertidor
HVDC	Sistema de alta tensión en corriente continua
i_c	Corriente total de entrada al condensador
i_{cj}	Corriente de entrada al condensador proveniente del convertidor j
i_{HF}	Corriente en el inductor L_{DAB}
i_{HF_n}	Corriente en el inductor L_{DAB} para la celda n

i_{in}	Corriente de entrada de la celda n
I_n	Armónico n de la corriente de salida
I_n^d	Componente d de la corriente n en estado estacionario
I_n^q	Componente q de la corriente n en estado estacionario
i_{on}	Corriente de salida de la celda n
i_{oTot}	Corriente total de salida del arreglo de n celdas
K_{ii}	Ganancia K_i del control del lazo interno
K_{ie}	Ganancia K_i del control del lazo externo
K_{pi}	Ganancia K_p del control del lazo interno
k_{pe}	Ganancia K_p del control del lazo externo
L_{ci}	Inductor del filtro LCL del lado del convertidor VSC_i
L_{co}	Inductor del filtro LCL del lado del convertidor VSC_o
L_{gi}	Inductor del filtro LCL del lado de la red V_i
L_{go}	Inductor del filtro LCL del lado de la red V_o
L_i	Inductor de entrada de VSC_i
L_o	Inductor de acoplamiento de VSC_o
L_r	Inductor asociado a la red
LV	Baja tensión
m	Variable discreta que representa la conmutación
m_f	Índice de modulación en frecuencia
MV	Media tensión
N	Número de niveles del convertidor
n	Número de celdas del convertidor
NPC	Convertidor de diodos de enclavamiento
P_{Cj}	Aportación en potencia activa de la celda j
PI-R	controlador PI con etapa resonante
PD	Modulación por disposición de fase
P_{nom}	Potencia nominal
P_o^*	Referencia en potencia activa
POD	Modulación por disposición de fase opuesta
PS	Modulación por corrimiento de fase
P_{Tot}	Potencia de salida total del arreglo de celdas
PWM	Modulación por ancho de pulso
Q_{Cp}	Potencia construida trifásica de los inductores del filtro LCL
Q_i	Potencia reactiva asociada a la fuente de CA de entrada

Q_o	Potencia reactiva asociada a la fuente de CA de salida
R_i	Resistor asociado al inductor L_i
R_o	Resistor asociado al inductor L_o
R_r	Resistor asociado al inductor de red
S_{CC}	Potencia de corto circuito de la red
SST	Transformador de estado sólido
STATCOM	Compensador estático síncrono
SVPWM	Modulación por espacios vectoriales
s_{Wl}	<i>switch</i> de paso a la línea central
s_{Wp}	<i>switch</i> de paso para VSC_1
s_{Ws}	<i>switch</i> de paso para VSC_2
T	Matriz de transformación dq
THD	Distorsión armónica total
u_i	Señal de control para el VSC_i
u_{nj}	Señal de control para el VSC n de la celda BTB j
u_i^d	Componente d de la señal de control para VSC_i
u_i^q	Componente q de la señal de control para VSC_o
$u_{i,o}$	Señal de moduladora sinusoidal para $VSC_{i,o}$
UPFC	Control unificado de flujo de potencia
UPS	Fuente de alimentación ininterrumpida
V_1	Tensión asociada al sistema CA_1
V_2	Tensión asociada al sistema CA_2
V_{C1}	Tensión en el condensador C_1
V_{C2}	Tensión en el condensador C_2
$V_{C1,n}$	Tensión en el condensador C_1 de la celda n
V_n^d	Componente d de la tensión n en estado estacionario
V_{ni}	Tensión n de la fuente de entrada trifásica de entrada
V_n^q	Componente q de la tensión n en estado estacionario
V_i^T	Tensión en el PCC_i
Z_{sc}	Impedancia equivalente de la red

ÍNDICE GENERAL

Lista de Símbolos y Acrónimos	XI
Índice General	XV
Índice de Figuras	XIX
Índice de Tablas	XXIII
Introducción	1
I.1. Esquemas de conexión en baja frecuencia a la red eléctrica	3
I.1.1. Convertidor BTB	3
I.2. Acoplamiento en alta frecuencia	6
I.2.1. Topologías de conversión directa CA-CA	6
I.2.2. Topologías sin transformador (<i>Transformerless</i>)	8
I.3. Transformador de estado sólido (<i>SST</i>)	8
I.3.1. <i>SST</i> Tipo A	9
I.3.2. <i>SST</i> Tipo B y C	11
I.3.3. <i>SST</i> tipo D	11
I.3.4. Comparación de topologías	12
I.3.5. Topologías <i>SST</i> tipo D modulares	12
I.3.6. Revisión de convertidores <i>SST</i>	14
I.3.7. Aplicaciones del convertidor <i>SST</i>	15
I.3.7.1. Energía eólica	16
I.3.7.2. Transformadores de tracción	16
I.3.7.3. Sistemas UPFC	17
I.3.7.4. Microredes	19
I.4. Topología de estudio	20
I.5. Objetivo	21
I.5.1. Objetivos específicos	22
I.5.2. Alcances del trabajo	22

I.6.	Hipótesis de investigación	22
I.7.	Organización del trabajo de tesis	23
1	Operación de la Topología CA/CD/CA con Aislamiento en Media Frecuencia	25
1.1.	Análisis de la topología	27
1.1.1.	Convertidores VSC	27
1.1.1.1.	Modulación	28
1.1.1.2.	Modelo matemático	29
1.1.1.3.	Dimensionamiento de C_1 y $L_{i,o}$	32
1.1.1.4.	Capacidad de transferencia de potencia	32
1.1.2.	Convertidor DAB	33
1.1.2.1.	Técnica de modulación DAB	34
1.1.2.2.	Dimensionamiento de C_2 y L_{DAB}	34
1.1.2.3.	Región de operación	36
1.2.	Discusión	38
2	Desarrollo y Evaluación del Sistema de Control en Configuración Monofásica	39
2.1.	Objetivos de control	40
2.2.	Estrategia de control para VSC_i y VSC_o	40
2.3.	Control del DAB	44
2.4.	Sintonización de los lazos de control	44
2.5.	Validación del esquema de control	47
2.5.1.	Caso I	49
2.5.2.	Caso II	49
2.5.3.	Caso III	51
2.6.	Discusión	51
2.6.1.	Evaluación de estrategia de control PI-R	55
2.7.	Acoplamiento de media a baja tensión	57
2.7.1.	Evaluación para el acoplamiento MV-LV	60
2.7.1.1.	Simulación Caso I	60
2.7.1.2.	Simulación Caso II	61
2.7.2.	Conexión de múltiples fuentes de generación	63
2.7.2.1.	Evaluación con múltiples fuentes de generación	63
2.8.	Discusión	66
3	Control y Evaluación del Convertidor CA/CD/CA en un Esquema Trifásico	69
3.1.	Principio de operación	70

3.2.	Modelo matemático	71
3.2.1.	Modelo matemático en $dq0$	72
3.3.	Dimensionamiento de los elementos pasivos	73
3.3.1.	Filtro LCL	74
3.3.2.	Ejemplo de diseño y comparación con filtro L	77
3.3.3.	Efecto de la impedancia de red	80
3.3.4.	Diseño del filtro considerando L_r	81
3.3.4.1.	Variaciones paramétricas	83
3.4.	Esquema de control	85
3.5.	Estrategia de selección de anchos de banda	88
3.6.	Resultados	89
3.6.1.	Simulaciones Caso I	91
3.6.1.1.	Caso I-A	91
3.6.1.2.	Caso I-B	93
3.6.2.	Simulaciones Caso II	95
3.6.2.1.	Simulaciones Caso II-A	95
3.6.2.2.	Simulaciones Caso II-B	95
3.6.3.	Simulaciones Caso III	97
3.6.3.1.	Caso III-A	97
3.6.3.2.	Caso III-B	100
3.7.	Discusión	103
4	Resultados del Sistema Trifásico en un Simulador en Tiempo Real	105
4.1.	Principio de operación RTS	106
4.2.	Plataforma RTS	107
4.3.	Consideraciones para la implementación	108
4.4.	Sistema SST en RTS	109
4.4.1.	Circuito en eHS	112
4.4.2.	Esquemas de modulación	113
4.4.3.	Bloques de control PI	115
4.4.4.	Bloques dq	116
4.4.5.	Implementación en matlab	117
4.5.	Resultados	118
4.5.1.	Protocolo de energización	118
4.5.2.	Seguimiento de escalón de potencia	119
4.5.3.	Inversión del flujo de potencia	124

4.5.4. Compensación reactiva	129
4.5.5. Operación a potencia nominal	130
4.5.6. Operación ante transitorios de red	132
Conclusiones	135
Apéndices	139
A Transformación de Park	141
A.1. Caso monofásico	141
A.2. Caso trifásico	144
Referencias	147

ÍNDICE DE FIGURAS

I.1. Convertidores BTB modulares multinivel a) Entrada y salida serial. b) Entrada paralela salida paralela aislada. c) Entrada paralela salida serie aislada. d) Entrada paralela aislada salida serie.	4
I.2. Convertidores en alta frecuencia.	7
I.3. Convertidores SST. a) Tipo A. b) Tipo B. c) Tipo C. d) Tipo D.	9
I.4. Convertidor SST tipo A (<i>Flyback</i>).	10
I.5. Convertidor SST tipo A.	10
I.6. Convertidor SST tipo B.	11
I.7. Convertidor SST tipo D.	12
I.8. Convertidor modular SST tipo D.	13
I.9. Convertidores SST reportados.	14
I.10. Aplicación para energía eólica.	17
I.11. Aplicación para transformadores de tracción.	18
I.12. Sistemas UPFC.	18
I.13. Aplicación SST con microred.	19
I.14. Aplicación SST-D con microred monofásica.	20
1.1. Convertidor SST de tres etapas.	25
1.2. Esquema de convertidor SST monofásico.	27
1.3. Técnicas de modulación clásicas.	28
1.4. Modelo promedio del convertidor VSC. a) Convertidor con la red. b) Interacción con el bus de CD	31
1.5. Convertidor DAB a) Circuito eléctrico. b) Circuito equivalente con modulación CPS.	34
1.6. Modulación CPS.	35
1.7. Región de operación DAB.	37
2.1. Convertidor SST de tres etapas monofásico.	39
2.2. Esquemas de control clásicos para VSC.	41

2.3. Estructura de los lazos de control.	41
2.4. Estructura del lazo interno de U_i^d	42
2.5. Estructura del control DAB.	46
2.6. Respuesta en frecuencia de los lazos de control.	47
2.7. Esquema de control monofásico.	48
2.8. Resultados del control monofásico para el Caso I.	50
2.9. Resultados del control monofásico para el Caso II.	52
2.10. Resultados del control monofásico para el Caso III.	53
2.11. Componente de segundo orden en la señal de control θ	54
2.12. Esquema de control PI-R.	55
2.13. Resultados de simulación del control PI-R.	56
2.14. Señal de control θ con esquema PI-R.	57
2.15. Conexión SST para el acoplamiento MV-LV.	58
2.16. Esquema de control para acoplamiento MV-LV.	59
2.17. Resultados de simulación Caso I.	62
2.18. Corrientes no lineales de PCC_i y PCC_o	63
2.19. Resultados de simulación Caso II.	64
2.20. Esquema de conexión para múltiples fuentes de CA.	65
2.21. Resultados de simulación.	67
3.1. Convertidor SST trifásico	70
3.2. Esquema de modulación VSC trifásico.	71
3.3. a) Esquema del convertidor VSC_i . b) Modelo promedio del convertidor.	71
3.4. Circuito equivalente por fase con filtro LCL.	75
3.5. Esquema de simulación.	77
3.6. THD en corriente del PCC_i	79
3.7. Frecuencias f_1 y f_2 contra S_{CC}	81
3.8. Comportamiento de las frecuencias f_1 y f_2	86
3.9. Esquema de control.	87
3.10. Esquema de orientación de los anchos de banda.	89
3.11. Diagrama de Bode de las frecuencias del SST.	90
3.12. Resultados de simulación para el Caso I-A.	92
3.13. Resultados de simulación para el Caso I-B.	94
3.14. Resultados de simulación para el Caso II-A.	96
3.15. Resultados de simulación para el Caso II-B.	98
3.16. Resultados de simulación para el Caso III-A.	99
3.17. Resultados de simulación para el Caso III-B.	101

3.18. Resultados complementarios de simulación para el Caso III-B.	102
3.19. Resultados complementarios de simulación para el Caso III-B.	102
4.1. Línea de tiempo de la simulación en tiempo real.	106
4.2. Simulación en tiempo real.	107
4.3. Generación de <i>overrun</i> en procesamiento fuera de línea.	107
4.4. Plataforma de simulación RTS.	108
4.5. Esquema del convertidor.	108
4.6. Esquema de control.	110
4.7. Circuito de prueba.	111
4.8. Corrientes de entrada por fase del convertidor.	111
4.9. Bloque de comunicaciones eHSx64.	112
4.10. Generación PWM.	114
4.11. Esquema de conmutación SPWM.	114
4.12. Esquema de conmutación CPS.	115
4.13. Esquema de control PI.	116
4.14. Esquema de generación de referencias <i>abc-dq</i>	116
4.15. Esquema de generación de referencias <i>dq-abc</i>	117
4.16. Esquema de Simulación.	117
4.17. Medición de arranque en V_{SC_i}	119
4.18. Medición en V_{SC_i} en estado estacionario.	119
4.19. Transitorio de potencia 500 kW.	120
4.20. Transitorio de corrientes del PCC_i	120
4.21. Corrientes del PCC_i en estado estacionario.	120
4.22. Tensiones en el PCC_i	121
4.23. Tensiones en el PCC_o	121
4.24. Corrientes de entrada al convertidor en estado transitorio.	121
4.25. Corrientes de entrada al convertidor en estado estacionario.	121
4.26. Corrientes de salida del convertidor en estado transitorio.	122
4.27. Corrientes de salida del convertidor en estado estacionario.	122
4.28. Corrientes de salida en el PCC_o en estado transitorio.	122
4.29. Corrientes de salida en el PCC_o en estado estacionario.	122
4.30. Señales de control previas al escalón de carga.	123
4.31. Señales de control durante el escalón de carga.	123
4.32. Señales de control en estado estacionario.	123
4.33. Ángulo de control del DAB y tensión V_{C2} durante el transitorio.	123
4.34. Ángulo de control del DAB y tensión V_{C2} en estado estacionario.	123

4.35. Potencias activa y reactiva durante el escalón de carga.	124
4.36. Corrientes de entrada durante el transitorio.	125
4.37. Corrientes de entrada antes del transitorio.	125
4.38. Corrientes de entrada después del transitorio.	125
4.39. Corrientes de salida del PCC_o durante el transitorio y tensión V_{C2}	126
4.40. Corrientes del PCC_o antes del transitorio y tensión V_{C2}	126
4.41. Corrientes del PCC_o después del transitorio y tensión V_{C2}	126
4.42. Tensiones del PCC_i durante el transitorio.	126
4.43. Tensiones del PCC_o durante el transitorio.	126
4.44. Señales de control de $VSC_{i,o}$ durante el transitorio.	127
4.45. Señales de control de $VSC_{i,o}$ antes del transitorio.	127
4.46. Señales de control de $VSC_{i,o}$ después del transitorio.	127
4.47. Variable de control θ y V_{C2}	128
4.48. Variable de control θ y V_{C2} antes de la inversión.	128
4.49. Variable de control θ y V_{C2} después de la inversión.	129
4.50. Corriente y tensión de la fase a de entrada al PCC_i	129
4.51. Corriente y tensión de la fase a de salida al PCC_o	129
4.52. Potencia activa total y reactiva de entrada/salida.	130
4.53. Potencia activa total y reactiva de entrada/salida durante el escalón.	130
4.54. Corrientes de entrada al PCC_i y tensión V_{C1} en estado estacionario.	131
4.55. Corrientes de entrada al PCC_o y tensión V_{C2} en estado estacionario.	131
4.56. Tensión PWM de la fase a	131
4.57. Tensiones de entrada durante el inicio del <i>swell</i>	132
4.58. Tensiones de entrada durante el <i>swell</i>	132
4.59. Corrientes del PCC_i durante el inicio del <i>swell</i>	133
4.60. Corrientes en el PCC_o y C_2	133
4.61. Señales de control $VSC_{i,o}$ al inicio del <i>swell</i>	134
4.62. Señal de control θ al inicio del <i>swell</i> y tensión V_{C2}	134
4.63. Corriente en el condensador C_i y corrientes de entrada al convertidor.	134
4.64. Corriente en el condensador C_i y corrientes del PCC_i	134
A.1. Convertidor SST monofásico.	141

ÍNDICE DE TABLAS

I.2.	Comparación de topologías SST.	13
I.3.	Topologías SST reportadas.	15
1.1.	Esquemas PWM para convertidor de 5 niveles	30
2.1.	Parámetros del convertidor	48
2.2.	Parámetros de simulación	60
2.3.	Parámetros del convertidor.	65
3.1.	Parámetros de simulación.	77
3.2.	Armónicos en corriente del PCC_i	80
3.3.	Parámetros de simulación.	90
4.1.	Parámetros del simulador RTS.	108
4.2.	Parámetros de simulación.	109
4.3.	Parámetros de eHS	112



EN las últimas décadas la producción de energía eléctrica en países industrializados se ha basado en un esquema centralizado, en el cual la generación se realiza generalmente en una serie de estaciones centrales y la energía se transporta a través de líneas de transmisión hasta los usuarios finales. Este es un esquema altamente confiable y puede llegar a ser muy eficiente en la producción energética. Sin embargo, existen diversos problemas asociados a dicho esquema. Los primeros son de carácter ambiental y están relacionados con el uso de combustibles como petróleo, gas y carbón como fuente primaria de energía en la mayoría de las centrales generadoras [4]. Otros problemas son de carácter técnico y están asociados a las largas distancias que existen entre la producción y los consumidores finales, lo que implica pérdidas en la transmisión de la energía eléctrica.

El consumo de energía mundial en el año 2015 fue de 168.5 GWh, con una tendencia al alza debido al ritmo de vida moderno [4], lo cual abre un importante mercado a la competencia en la generación eléctrica buscando la reducción en los costos de producción.

Una alternativa que se ve impulsada por las nuevas políticas internacionales en la apertura de mercados eléctricos es la incorporación de sistemas de generación distribuida (DER por sus siglas en inglés), teniendo la flexibilidad de incorporar energías renovables y no renovables a lo largo del sistema eléctrico de potencia, existiendo ventajas como el descongestionamiento de las líneas de transmisión, la reducción de las distancias de transmisión y la capacidad de llegar a sitios de difícil acceso geográfico y/o técnico [5].

A pesar de que no existe una clara y única definición del concepto de generación distribuida, algunas definiciones se basan en la ubicación de los generadores. Por ejemplo, el Consejo de Grandes Sistemas Eléctricos (CIGRE, por sus siglas en inglés) [6], define los esquemas DER como generación no planificada centralmente o despachada, usualmente conectada a la red de servicios públicos de media tensión (MV, por sus siglas en inglés) y se considera menor que 50~100 MW de generación. Otra definición es la del Instituto de Investigación de Energía Eléctrica (EPRI), donde se involucra la ubicación y la capacidad de generación, considerando desde

pocos kW hasta 50 MW. En IEEE Std 1547-2003 [7] la generación distribuida se define como instalaciones de generación eléctrica conectadas a un área de sistema de energía eléctrica a través de un punto de conexión común (PCC).

Sin embargo, aunque las nuevas tendencias de generación ubican a los sistemas DER como el futuro, su incorporación posee efectos generalmente asociados a su naturaleza intermitente; en el caso de energías renovables, las cuales que pueden comprometer la estabilidad de la red eléctrica [8]. Algunos efectos son visibles en países cuya apertura eléctrica favoreció la alta penetración de DER. Entre los principales problemas se destacan: la complejidad de los sistemas de control y protecciones necesarios para mantener la estabilidad de la red [9, 10], altos costos de inversión inicial [11], la posibilidad de aparición de fenómenos de fluctuación en tensión en la red eléctrica ocasionados por la naturaleza intermitente de algunas fuentes de generación renovable [12], la necesidad de esquemas de monitorización, y la incorporación de tecnologías de la información [10].

Entre las energías renovables con una mayor madurez tecnológica que se aplican a sistemas DER destacan la solar basada en paneles fotovoltaicos y la eólica, esto es debido a la constante mejora en las tecnologías asociadas. Para las turbinas eólicas se reportan eficiencias pico de 97.5% para capacidades de generación de 3.6 MW operando a velocidad nominal [13], y en paneles solares se alcanzan eficiencias pico de 25.2% en paneles de nueva generación [14]. La reducción en los costos de fabricación del orden del 80% del valor comercial para paneles fotovoltaicos [15], y un 33% para las turbinas [16] en la última década, dan oportunidad a que dichas energías sean competitivas en el mercado de generación eléctrica.

La energía eólica mantiene su tendencia de crecimiento; para finales del 2017 se considera una capacidad total instalada a nivel mundial de 539 GW, siendo países como China, Estados Unidos, Japón y Alemania líderes en la inversión de dichos sistemas. En la actualidad la generación mediante energía solar a través de paneles fotovoltaicos tiene 402 GW de capacidad total instalada siendo Alemania, China e Italia líderes en la incorporación de dichos sistemas [17].

En el caso de México se alcanzó el 24.12% de la generación nacional por fuentes de energía limpias, durante el primer trimestre del 2018; correspondientes al 23.87 GW de capacidad instalada [18]. Además, se provee que dichos esquemas de generación lleguen al 35% de generación para el 2024, de acuerdo a [19].

Una parte de vital importancia es la interconexión de sistemas DER a la red eléctrica, lo cual se logra generalmente a través de convertidores de electrónica de potencia. Los cuales en conjunto con los sistemas de control tienen la función de acondicionar la energía eléctrica

generada y transferirla a la red eléctrica central, gestionando la inyección de energía y los niveles de compensación reactiva requerida.

Existen diversos tipos de convertidores de potencia reportados para su uso en sistemas DER en la red eléctrica central. Cada convertidor se diseña de acuerdo a la capacidad de la fuente de generación, capacidad de compensación y prestaciones requeridas para cumplir los lineamientos de interconexión con la red, entre otros aspectos. Aunado a esto existen topologías que pueden estructurar arreglos modulares, y el incremento en la capacidad de procesamiento de potencia es flexible al incorporar convertidores en serie/paralelo con el fin de distribuir el manejo de la generación, pudiendo alcanzar mayores niveles de potencia.

Dichas topologías modulares también pueden implementarse de una manera multi-puerto. Esta es una característica ideal cuando se incorporan diversas fuentes de generación operando simultáneamente, teniendo control del flujo de potencia de cada fuente de generación y la posibilidad de realizar tareas de gestión del flujo de energía. Algunas topologías son flexibles para la operación con fuentes tanto en corriente directa (CD) como en corriente alterna (CA), y cuentan con la capacidad de incorporar almacenamiento.

I.1. Esquemas de conexión en baja frecuencia a la red eléctrica

Uno de los convertidores más implementados dentro de las interconexiones de sistemas DER a la red eléctrica central es el convertidor *Back – to – Back* (BTB), siendo una de las topologías preferidas para la interconexión de aerogeneradores [20].

I.1.1. Convertidor BTB

El convertidor BTB basa su estructura en la unión de dos convertidores fuente de tensión o convertidores fuente de corriente (*VSC* o *CSC* por sus siglas en inglés respectivamente) mediante un enlace de CD. Dichos convertidores pueden transformar una tensión o corriente de alterna en directa y viceversa, teniendo el *VSC* un mayor uso debido al tipo de aplicaciones hacia las cuales está dirigido. Pueden ser estructurados mediante diversas topologías, por otro lado el uso de estructuras basadas en el puente completo permite conformar arreglos modulares y en

algunos casos multipuerto como se muestran en la Figura I.1. Sin embargo, cada módulo emplea una fuente de tensión independiente en comparación con topologías basadas en un enlace de CD único.

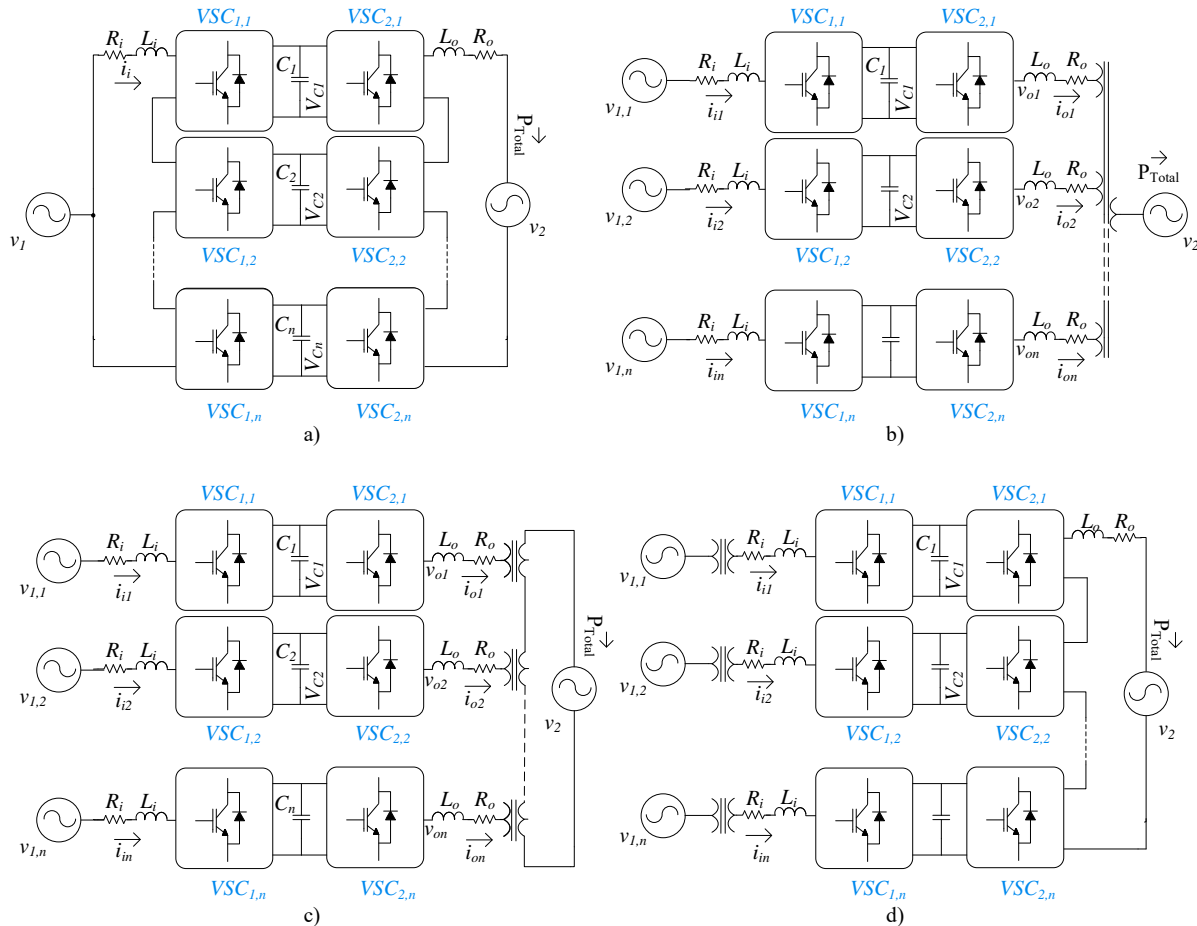


Figura I.1. Convertidores BTB modulares multinivel a) Entrada y salida serial. b) Entrada paralela salida paralela aislada. c) Entrada paralela salida serie aislada. d) Entrada paralela aislada salida serie.

En la Figura I.1 a) se muestra un arreglo modular con entrada y salida en serie, con capacidad de manejar altos niveles en tensión para el arreglo en conjunto; se puede implementar para la interconexión de sistemas en alta tensión a media tensión, posee la ventaja de poder incrementar la capacidad de manejo de potencia al incorporar nuevas celdas en serie.

En la Figura I.1 b) muestra una estructura modular multipuerto. Es posible incorporar diversas fuentes de tensión en alterna operando simultáneamente. Una aplicación para dicha topología es con aerogeneradores de distintas características. Una ventaja que surge debido a la operación del rectificador de frente activo y la incorporación de un bus de CD es que las fuentes de tensión de entrada pueden ser diferentes en nivel de tensión, frecuencia y fase; la tensión en

cada bus de CD puede ser ajustada siempre y cuando se encuentre dentro de los límites de la región de operación del convertidor.

La Figura I.1 c) muestra un arreglo multipuerto de entrada y salida estructurado mediante un arreglo de transformadores en serie, de la misma manera que la topología presentada en la Figura I.1 b) las fuentes de tensión pueden ser diferentes en tensión, frecuencia y fase. La estructura de salida brinda aislamiento magnético, sin embargo el uso de transformadores de baja frecuencia hace que el arreglo se incremente en cuestiones de volumen y peso.

La Figura I.1 d) muestra una topología similar a la Figura I.1 c), sin embargo el acoplamiento se maneja en la entrada de manera multipuerto, teniendo la posibilidad de incorporar sistemas de generación no sincronizados. La salida en serie permite generar una salida en media tensión.

Una ventaja inherente de las topologías modulares basadas en el convertidor *BTB* mostradas en la Figura I.1 es que cada uno de los módulos se controla de una manera independiente; puede existir un algoritmo externo que gestione la operación de cada módulo brindando un grado de seguridad al sistema. Además es posible controlar cada *VSC* de manera independiente ya que el condensador asociado al enlace de CD permite desacoplar las dinámicas entre los módulos. También es posible la incorporación de módulos redundantes como medida de seguridad, y de esta manera en presencia de una falla en un módulo el sistema puede lograr una reconfiguración, poniendo en operación celdas que se encontraban en reserva.

El acoplamiento magnético de convertidores de electrónica de potencia como los mostrados en la Figura I.1 b), I.1 c) e I.1 d), se implementa a través de transformadores convencionales en baja frecuencia. Dicho tipo de transformadores son confiables, económicos y poseen un nivel elevado de eficiencia; sin embargo, presentan algunas limitaciones como son: la sensibilidad ante componentes de corriente directa, la falta de protección contra sobretensiones o niveles bajos de tensión, no existe un control sobre el factor de potencia y tienen un desempeño pobre ante componentes de corriente directa que pudiesen presentar las fuentes de tensión. Por otro lado dichas topologías presentan una buena oportunidad como caso de estudio debido a las ventajas del procesamiento de la energía en dos etapas al incluir un elemento de almacenamiento de energía en un bus de CD. Además brinda al arreglo la capacidad de realizar compensación reactiva, y en el caso particular de Figura I.1 b), I.1 c) y I.1 d) ésta se realiza de manera independiente para cada uno de los puertos, haciendo posible realizar dicha compensación en la medida que cada una de las fuentes de generación de entrada lo requiera.

I.2. Acoplamiento en alta frecuencia

Este tipo de convertidores posee ciertas ventajas en comparación con topologías con acoplamiento en baja frecuencia, entre las que destaca la reducción del peso y volumen del transformador. Además, dependiendo de la estructura empleada es posible realizar labores como la corrección del factor de potencia, inyección de armónicos, entre otros.

I.2.1. Topologías de conversión directa CA-CA

La Figura I.2 muestra algunos de los convertidores con enlace en alta frecuencia reportados en la literatura [21, 22]; poseen la característica general de incorporar conversión CA/CA de entrada y salida además de una etapa intermedia basada en un transformador en media/alta frecuencia.

La Figura I.2 a) muestra una topología compuesta de un convertidor CA/CA de entrada y de salida, posee flujo bidireccional de potencia y aislamiento eléctrico; al tener un enlace de alta frecuencia se logra reducir el volumen del transformador. Es necesario el uso de filtros de potencia debido a la conmutación del convertidor CA/CA, y existen transitorios elevados de corriente ocasionados por las inductancias de acoplamiento reducidas.

La Figura I.2 b) muestra el mismo convertidor de la Figura I.2 a), pero empleando una estructura *interleaved*, con la posibilidad de incorporar de múltiples ramas, incrementando así la capacidad de procesamiento de energía; se conserva el aislamiento eléctrico y el flujo bidireccional de potencia.

La Figura I.2 c) presenta un convertidor *push-pull* de onda completa. Dicha topología se implementa para sistemas eléctricos de baja tensión de entrada y salida [23], sin embargo con la incorporación del puente completo de salida mostrado en la Figura I.2 d), es posible estructurar una salida multinivel. Se tienen ventajas en cuanto al incremento de la eficiencia, por la conversión CA/CA con una sola etapa.

Las Figuras I.2 e) y I.2 f) muestran los convertidores de medio puente de entrada. Cabe mencionar que el convertidor I.2 e) posee intrínsecamente una salida baja en tensión ocasionado por el arreglo del convertidor de salida.

En las Figuras I.2 g) y I.2 h) se observan los convertidores de onda completa con salida de

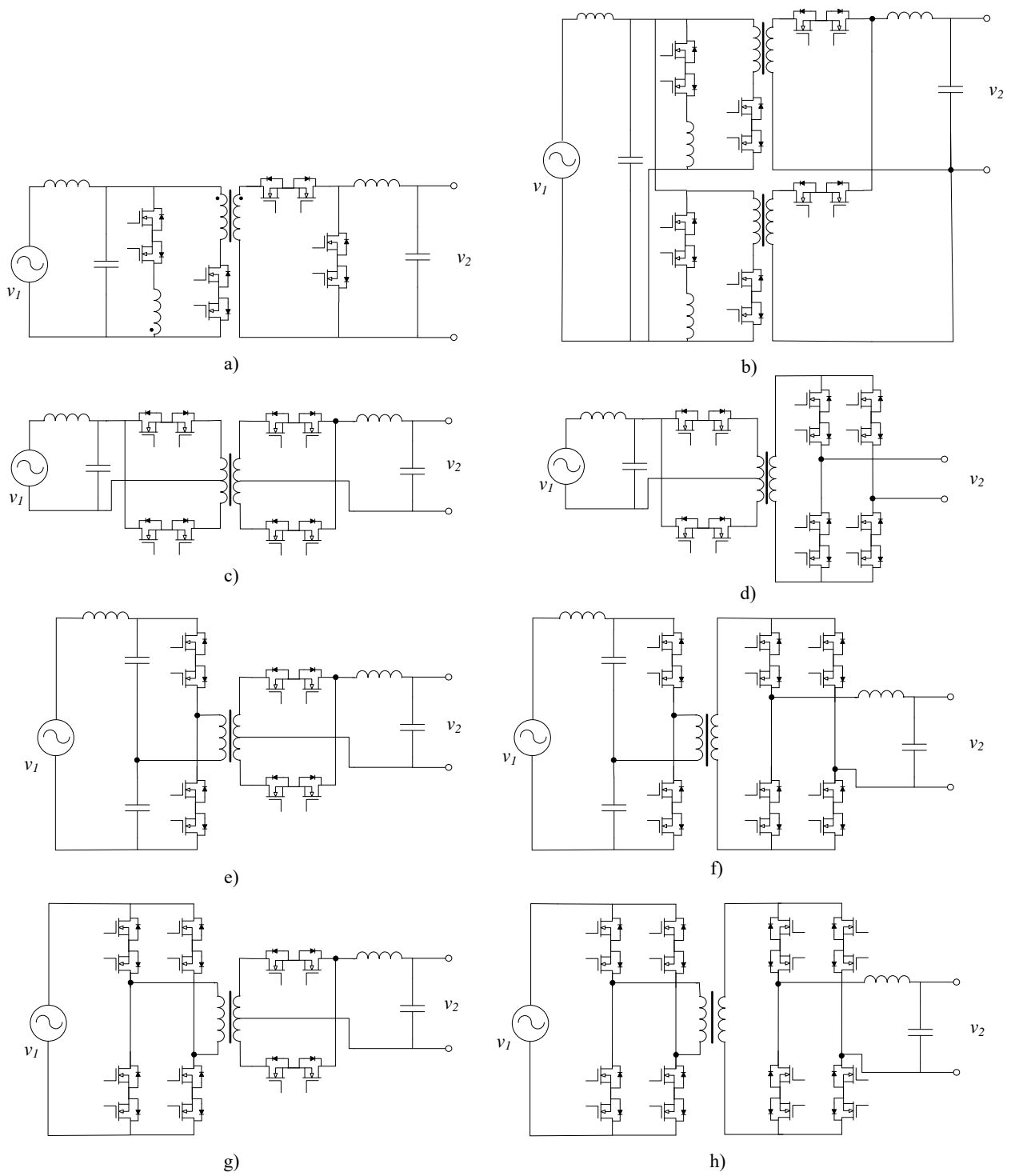


Figura I.2. Convertidores en alta frecuencia.

medio puente y de puente completo respectivamente, presentando ventajas contra las topologías I.2 a), I.2 b), I.2 c), I.2 d) y I.2 g) al poseer un puente completo y pudiendo extender los límites de tensión de entrada y de salida en que opera la topología.

Todas las configuraciones de la Figura I.2 tienen la restricción para compensación reactiva al tratarse de una conversión CA/CA directa.

Cabe destacar que el uso de transformadores de alta frecuencia en el caso particular de las topologías de la Figura I.2 logra la reducción del volumen de los mismos. Además, el procesamiento de la energía se realiza mediante un número reducido de etapas, el flujo de potencia es bidireccional, y se pueden alcanzar eficiencias relativamente altas.

I.2.2. Topologías sin transformador (*Transformerless*)

Las topologías denominadas *transformerless* tienen la característica principal de no contar con transformador de acoplamiento, realizando una conexión directa a la red eléctrica. Lo anterior permite lograr una mejora global del sistema debido a la eliminación de las pérdidas asociadas; sin embargo, dichas topologías no son aceptadas internacionalmente, ya que pueden no cumplir los estándares de regulación gubernamentales en diversos países. Por ejemplo en el caso de turbinas eólicas, la norma CIE/IEC 61400-21 [24] indica la conexión hacia la red de media tensión a través de un transformador; para paneles fotovoltaicos la interconexión en baja tensión no requiere el uso de aislamiento galvánico en el lado del inversor de acuerdo a CIE/IEC 62109-2 [25], y la norma UL 1741 [26].

En el caso de México la norma CFE G0100-04 regula la conexión de sistemas fotovoltaicos. Entre otros aspectos la norma indica el uso obligatorio de transformadores para brindar aislamiento. En la conexión de aerogeneradores la norma oficial mexicana obliga la incorporación de un transformador principal y uno de reserva, exigiendo además una THD en tensión menor al 3% [27].

I.3. Transformador de estado sólido (SST)

La aplicación a convertidores de potencia de transformadores de baja frecuencia se traduce en equipos voluminosos y pesados. Con la aplicación de transformadores con enlace

en media/alta frecuencia, se logra reducir el peso y volumen del mismo y además se agregan capacidades extendidas como la compensación de armónicos en tensiones, corrección de factor de potencia, compensación armónica, entre otros.

Dicha topología se denomina transformador de estado sólido y su desarrollo se encuentra asociado a la siguiente cronología.

- En 1970 se reporta el primer enlace en alta frecuencia CA/CA [28].
- En 1980 se propone el transformador de potencia de estado sólido CA/CA [29].
- En 1997 se presenta el primer SST sin enlace de CD [30].
- En 2002 se introduce la estructura SST de tres etapas [31].

En la literatura especializada se documentan cuatro configuraciones de transformador de estado sólido, de acuerdo al número de etapas de conversión y la disposición de las mismas en cada uno de los arreglos. La Figura I.3 muestra la estructura y clasificación generalizada de cada uno de los tipos de convertidores SST [32].

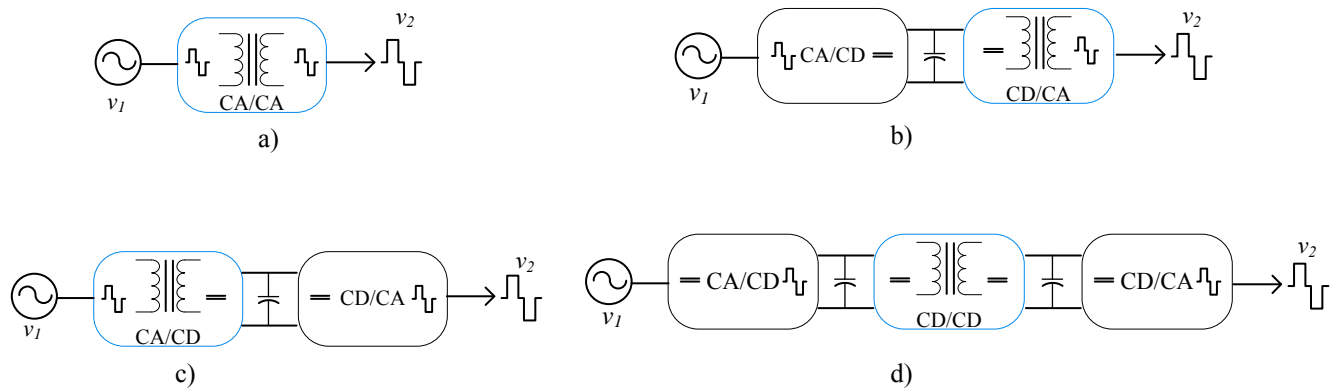


Figura I.3. Convertidores SST. a) Tipo A. b) Tipo B. c) Tipo C. d) Tipo D.

I.3.1. SST Tipo A

La Figura I.3 a) muestra la estructura generalizada de un SST de una etapa. Este tipo de topología brinda aislamiento galvánico en media o alta frecuencia. Al carecer de elementos con la capacidad de almacenar energía esta topología no puede compensar potencia reactiva. Además, no es posible realizar compensación ante transitorios de potencia en las fuentes de alimentación,

pero se logra una importante reducción del volumen del transformador [33]. La topología de la Figura I.4 muestra un convertidor SST tipo A basado en un convertidor *Flyback*, la conversión se realiza en una sola etapa de conversión en media o alta frecuencia [23]. La reducción del número de etapas de procesamiento genera un impacto directo en la eficiencia total del sistema, asociado a la operación en alta frecuencia que ocasionan pérdidas más elevadas por conmutación.

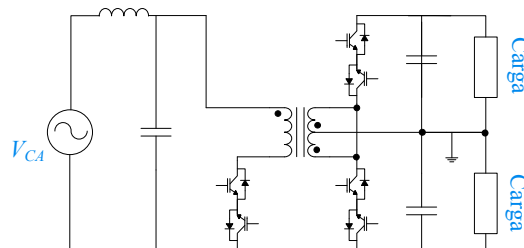


Figura I.4. Convertidor SST tipo A (*Flyback*).

La Figura I.5 muestra la estructura de puente completo para un transformador SST tipo A. Dicho arreglo puede manejar una tensión más elevada de entrada debido al mayor número de dispositivos por rama, en contraste con la topología mostrada en la Figura I.4, donde la tensión en los dispositivos se duplica siendo una limitante para la estructura.

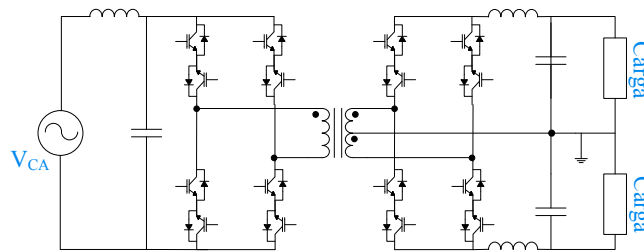


Figura I.5. Convertidor SST tipo A.

Ventajas del convertidor tipo A

- Conversión CA/CA directa
- Acoplamiento de alta tensión a baja tensión
- Reducción del volumen del transformador
- Aislamiento galvánico

Desventajas del convertidor tipo A

- No posee la capacidad de compensación reactiva
- En la topología *Flyback* el esfuerzo en tensión se duplica en la entrada
- Existen rizos en corriente elevados por las inductancias de acoplamiento reducidas

I.3.2. SST Tipo B y C

Las topologías de la Figuras I.3 b) e I.3 c) poseen un condensador y un bus de CD, pudiendo manejar compensación reactiva. En la Figura I.3 b) cuyo diagrama extendido se muestra en la Figura I.6, presenta el transformador de acoplamiento en la etapa de salida, y en la Figura I.3 c) se localiza en la entrada. Ambas topologías poseen características similares; y la ubicación de la etapa de conversión aislada depende principalmente de la aplicación.

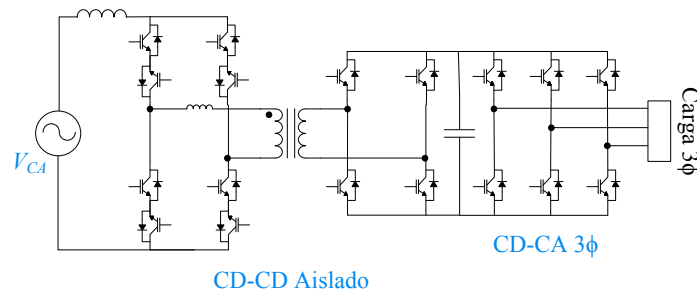


Figura I.6. Convertidor SST tipo B.

Ventajas de los convertidores tipo B y C

- Conversión CA/CA con una etapa de CD
- Acoplamiento de alta tensión a baja tensión
- Reducción del volumen del transformador y aislamiento galvánico.
- Capacidad de compensación reactiva

Desventajas de los convertidores tipo B y C

- El incremento de etapas puede conllevar a una menor eficiencia
- Existen rizos en corriente elevados

I.3.3. SST tipo D

La configuración mostrada en la Figura I.3 d) se compone de un convertidor de tres etapas; un número mayor de etapas brinda más grados de libertad con respecto a la Figura I.3 a) como lo son:

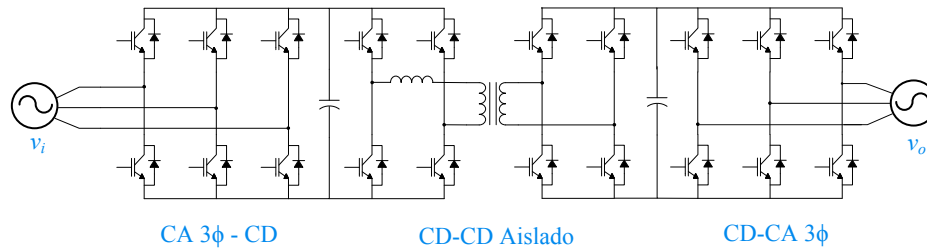


Figura I.7. Convertidor SST tipo D.

- Una mayor velocidad de respuesta ante transitorios en las fuentes de alimentación.
- Compensación reactiva.

Sin embargo, el número de etapas incrementa las pérdidas del sistema debido a la interconexión en serie de las mismas, siendo la eficiencia total del arreglo el producto de las eficiencias de cada etapa de conversión. Es posible estructurar cada una de las topologías mostradas en la Figura I.3 d) con diversos tipos de convertidores de potencia. Al incorporar estructuras de puente completo se pueden realizar arreglos como los mostrados en la Figura I.1; la estructura de una celda se muestra en la Figura I.7, la conexión puede ser trifásica y/o monofásica de entrada/salida.

I.3.4. Comparación de topologías

En la Tabla I.2 se listan las características principales de cada una de las estructuras, donde la topología SST tipo D presenta la mayor flexibilidad, y se toma como la topología base en este trabajo de investigación. Las pérdidas asociadas pueden ser más elevadas debido al mayor número de etapas.

I.3.5. Topologías SST tipo D modulares

Un caso de interés es el uso de arreglos modulares en los convertidores de electrónica de potencia, con la posibilidad de extender las capacidades de manejo de tensión y/o corriente para los puertos de entrada y/o salida respectivamente. Si la aplicación demanda el uso de niveles elevados en tensión es factible incorporar un arreglo de conexión en serie como el presentado en la Figura I.1 a), donde la tensión de entrada v_i se procesa con la contribución de cada módulo del arreglo en serie. Por otro lado la Figura I.1 b) muestra el ejemplo de un arreglo modular que

Tabla I.2. Comparación de topologías SST.

Capacidad	SST Tipo A	SST Tipo B	SST Tipo C	SST Tipo D
Flujo Bidireccional de potencia activa	✓	✓	✓	✓
Compensación de potencia reactiva	×	✓	✓	✓
Capacidad para cargas en CD	×	✓	✓	✓
Capacidad de incorporar almacenamiento	×	✓	✓	✓
Operación en alta tensión en CD	NA	NA	NA	✓
Operación en baja tensión en CD	NA	P	B	E
Control FP	×	✓	✓	✓
Frecuencia Independiente	×	✓	✓	✓
Configuración modular	✓	✓	✓	✓
Regulación de I_{Ent}	NA	B	E	E
Regulación de I_{Sal}	NA	E	B	E
Eficiencia	B	B	B	P

✓: Si puede ×: No puede NA: No aplica E: Excelente B: Bueno P: Pobre

toma energía de diversas fuentes de generación, y no es necesaria su operación en sincronía para transferir la potencia hacia la salida (v_o).

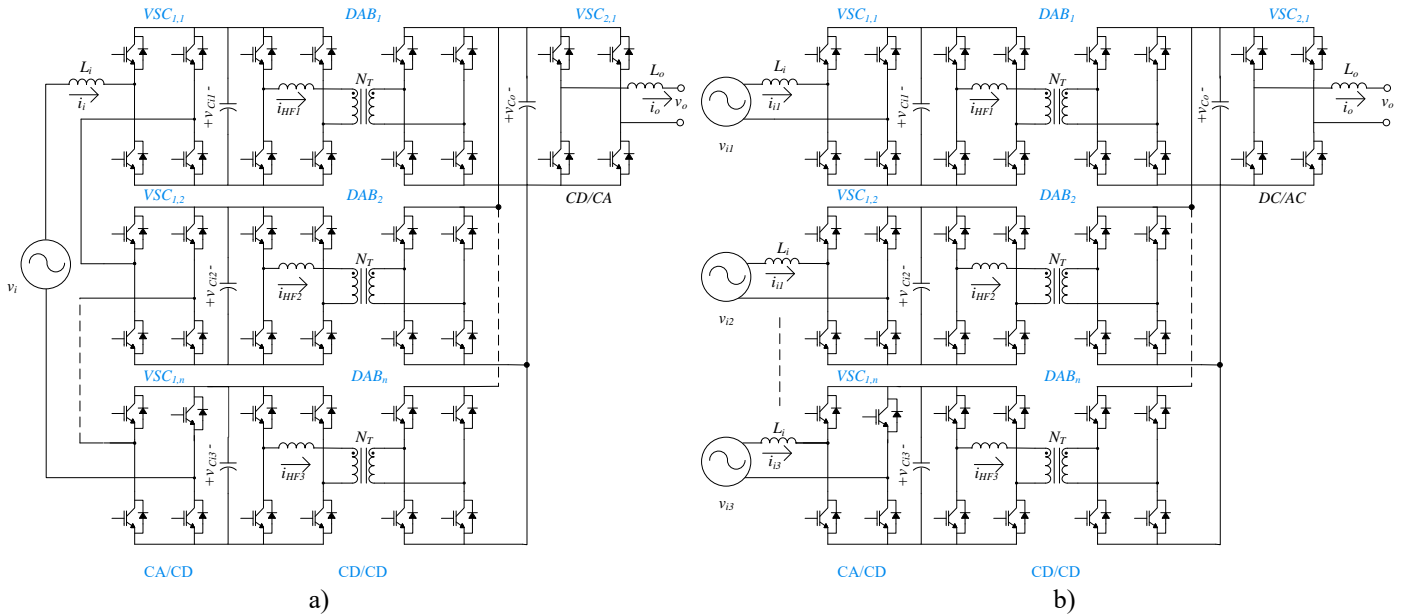


Figura I.8. Convertidor modular SST tipo D.

Para las estructuras de la Figura I.8 el sistema de control puede ser independiente para cada una de las fuentes, teniendo la flexibilidad de controlar la potencia que aporta cada uno de los puertos de entrada.

I.3.6. Revisión de convertidores SST

La Figura I.9 muestra los convertidores SST reportados en los últimos 10 años por diversas instituciones líderes a nivel mundial [34], mostrando la frecuencia de operación contra la potencia máxima alcanzada. La tendencia muestra que la operación de los SST no sobrepasa los 20 kHz; a potencias menores a 1 kW es posible operar en alta frecuencia, por otro lado para regímenes de potencia más elevados las pérdidas por conmutación y las de recuperación inversa de los diodos se incrementan, siendo necesario acotar la frecuencia de conmutación.

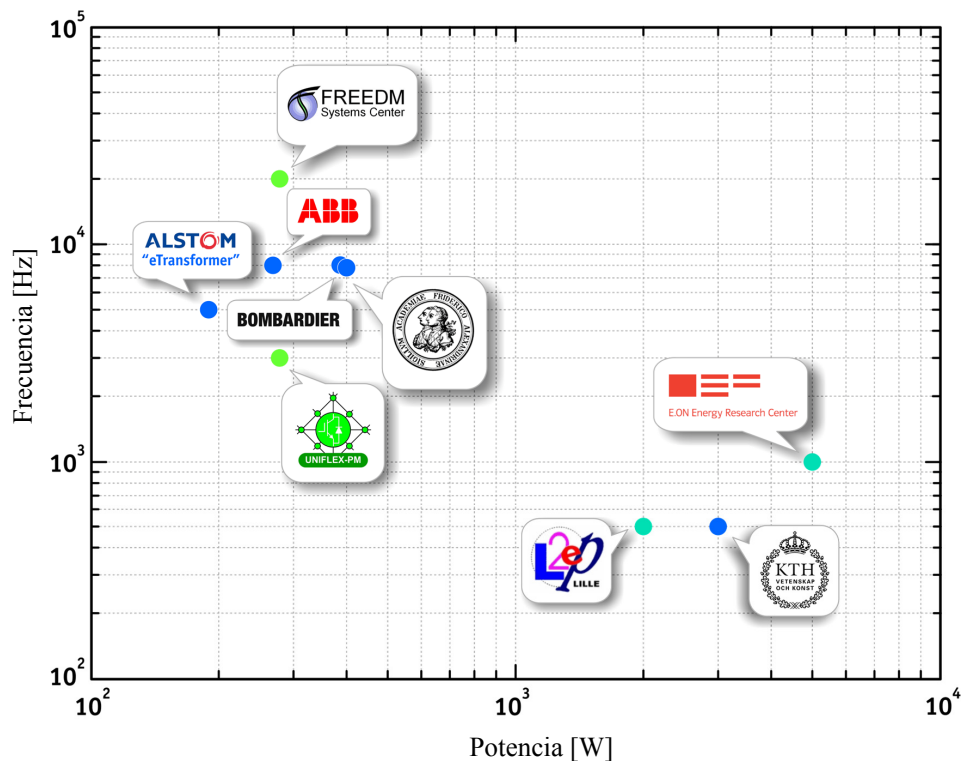


Figura I.9. Convertidores SST reportados.

La Tabla I.3 muestra una comparación de los transformadores de estado sólido para diversas aplicaciones [32, 35–38]; se puede observar la tendencia de los sistemas comerciales SST es tipo D, los cuales poseen una buena eficiencia, no tan elevada en comparación con las topologías SST tipo B y C, siendo posible alcanzar eficiencias superiores al 90% mediante el uso de topologías modulares multipuerto.

Tabla I.3. Topologías SST reportadas.

Características	Uniflex [36]	Epri [38]	GE [37]	ABB [35]
Potencia	300 KVA	45 KVA	1 MVA	1.2 MVA
Fases	3	1	1	1
Tensión CA	3.3 KV	2.4 KV	13.8 KV	15 KV
Frecuencia	2 kHz	20 kHz	20 kHz	1.8 kHz
Aislamiento por aceite	×	✓	✓	✓
Compensación de reactiva	✓	✓	×	✓
Protección <i>sag</i>	✓	✓	×	✓
Regulación de tensión	✓	✓	✓	✓
Bus de CD común	×	✓	✓	✓
Almacenamiento de energía	✓	✓	✓	✓
bidireccional	✓	×	✓	×
Eficiencia	92 %	96 %	96~98 %	95 %
Complejidad del control	alta	media	fácil	media
SST	Tipo D modular Puente H	Tipo D Modular NPC	ND	Tipo B Modular

✓: Si puede ×: No puede ND: Información no disponible

I.3.7. Aplicaciones del convertidor SST

Debido a las prestaciones del convertidor SST, lo convierten en una opción atractiva en diversos campos como lo son:

- Energías Renovables
 - Solar
 - Eólica
 - Mareomotriz
- Transformadores para tracción
- Acondicionadores de calidad de la energía
- Microredes de CA

I.3.7.1. Energía eólica

La generación eléctrica mediante este método involucra muchos retos dada la naturaleza intermitente del recurso, generando problemas en la conexión de los aerogeneradores con la red eléctrica central. Es común que las conexiones de estos sistemas requieran de topologías para la compensación y acondicionamiento de la generación para lograr su interconexión en un sistema de generación distribuido. Dadas las ventajas que presentan las topologías basadas en SST, es posible incorporar esquemas como los mostrados en la Figura I.10 [39], donde se muestran algunas de las topologías típicas basadas en convertidores y transformadores convencionales, y su posible mejora con un esquema con SST.

La Figura I.10 a) muestra un sistema eólico basado en un generador tipo jaula de ardilla, el cual necesita un sistema de compensación (generalmente un STATCOM) para lograr la incorporación a la red cuando la velocidad del viento no es la nominal. En la Figura I.10 b) se muestra la incorporación de una turbina con generador basado en un sistema de inducción doblemente alimentado. Por último en la Figura I.10 c) se muestra una turbina con un generador síncrono con excitación eléctrica.

En todos los arreglos es evidente que las dimensiones y peso de la implementación se verán reducidos debido al SST. Además, con la capacidad de compensación de SST se logra reducir en algunos casos el número de etapas de procesamiento [40] de varias etapas a una sola etapa.

I.3.7.2. Transformadores de tracción

El control de velocidad de motores en media tensión para tracción es un tema fundamental en la industria moderna. El uso de convertidores de electrónica de potencia hace posible la regulación de velocidad y el control del par de forma eficiente. El uso de BTB permite que, además de regular la velocidad, sea posible reincorporar la energía que el motor genera cuando entra en una etapa regenerativa (Figura I.11 a)). En aplicaciones de media y alta potencia es necesario operar en sistemas de media tensión, donde en la mayoría de los casos implican el uso

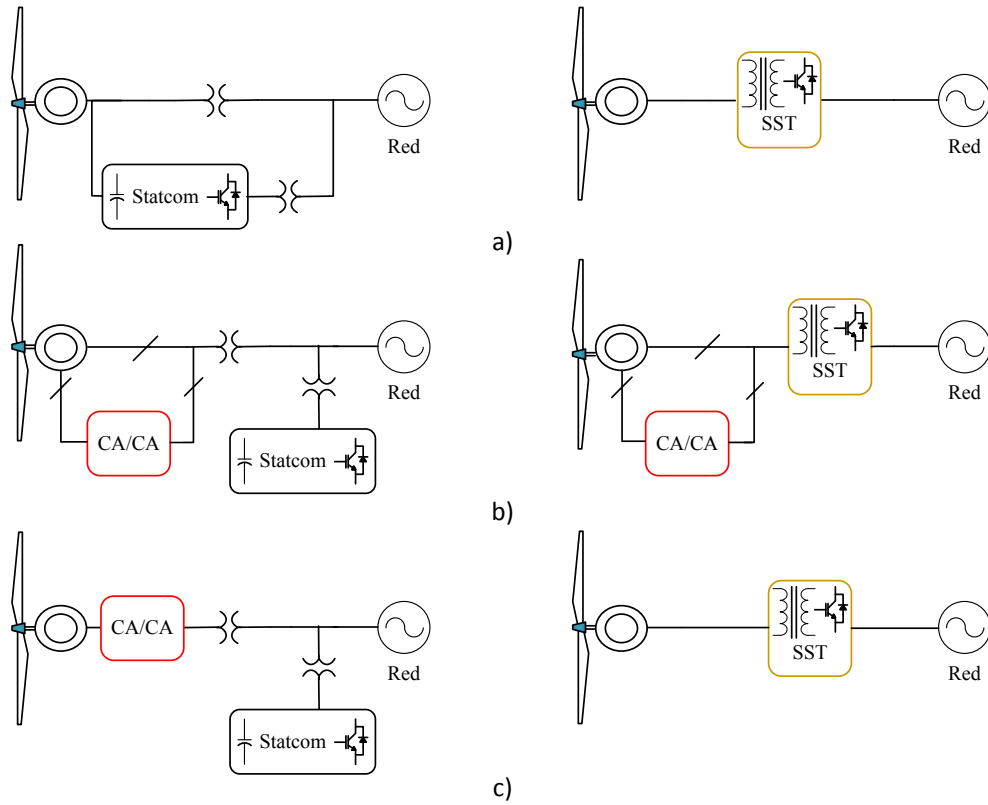


Figura I.10. Aplicación para energía eólica.

de transformadores de baja frecuencia.

En motores para tracción conectados a líneas de media tensión en la estructura mostrada en la Figura I.11 a), la conexión de entrada de la topología se realiza en baja frecuencia (16.7~ 25 Hz) lo cual se traduce en transformadores altamente voluminosos. Con la implementación de un SST (Figura I.11 b)) es posible estructurar una entrada serie para manejar la media tensión de entrada (3~4 kV), manteniendo el aislamiento galvánico mediante el convertidor CD/CD intermedio [32].

I.3.7.3. Sistemas UPFC

El Controlador Unificado de Flujos de Potencia (UPFC) se implementa en líneas de transmisión de corriente alterna, para controlar el flujo de potencia en tiempo real y operar como compensador dinámico. Nace de la combinación de un compensador síncrono estático

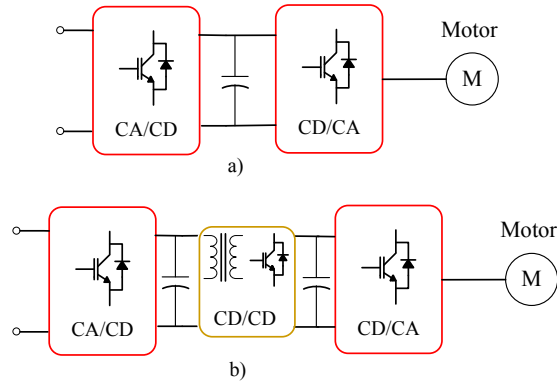


Figura I.11. Aplicación para transformadores de tracción.

(STATCOM) con un compensador en serie síncrono (SSSC).

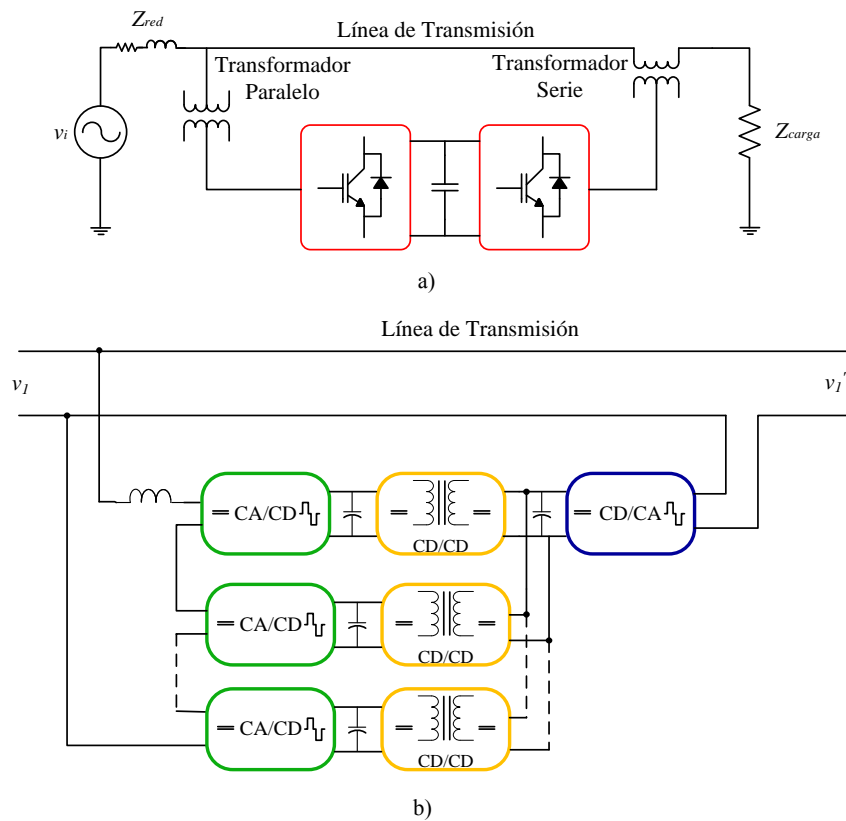


Figura I.12. Sistemas UPFC.

La topología basada en un sistema BTB-UPFC se muestra en la Figura I.12 a). Sin embargo, las aplicaciones de SST hacen posible estructurar un arreglo modular con tres etapas de procesamiento, con un enlace en alta frecuencia como se muestra en la Figura I.12 b), además de ser un sistema modular que brinda todas las ventajas de los transformadores SST.

I.3.7.4. Microredes

Dadas las ventajas que posee la topología SST en comparación con la topología BTB convencional, existe un gran interés en el estudio de la implementación del SST en sistemas que operan bajo el concepto de microredes. De esta forma se logra la incorporación de múltiples sistemas de generación operando en modo conjunto con la red eléctrica. Con la conexión de sistemas de almacenamiento de energía distribuida (*DEESD* por sus siglas en inglés) es posible pensar en una operación más eficiente en un régimen de operación modo isla. La configuración mostrada en la Figura I.13 maneja un bus de CD donde se interconectan las cargas de CD y las fuentes de generación de corriente directa incorporándose mediante convertidores CD/CD, a través del convertidor SST de tres etapas se alimentan las cargas de CA y se realiza la conexión con la red.

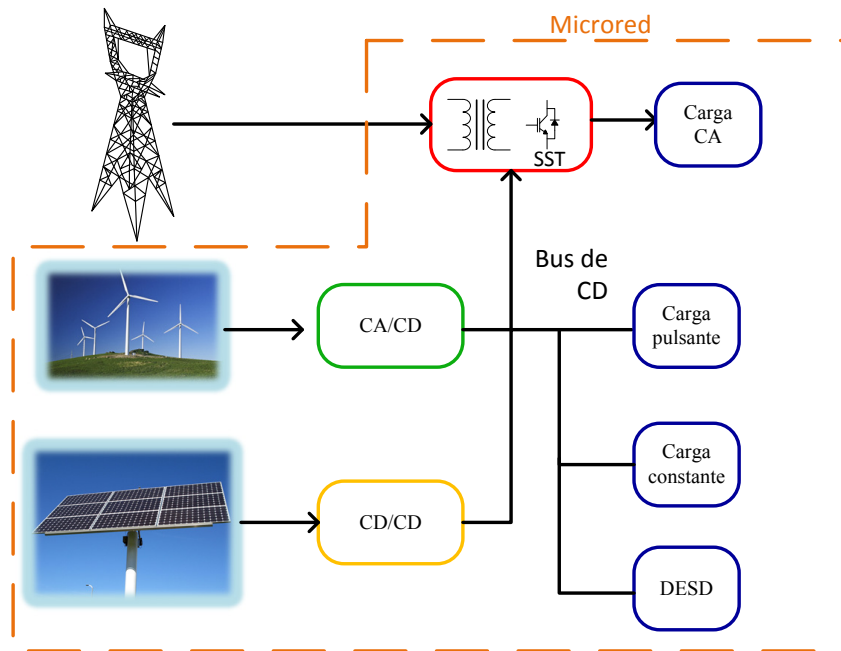


Figura I.13. Aplicación SST con microred.

La Figura I.14 ilustra una posible conexión de un sistema modular multipuerto mono-fásico para una microred, la cual es capaz de incorporar múltiples fuentes de generación sin la necesidad de que estas se encuentren similares en aspectos de fase, frecuencia y amplitud. Además la incorporación de sistemas de almacenamiento de energía distribuida (*DESD* por sus siglas en inglés) logra que se pueda operar de manera autónoma con un mayor nivel de

seguridad ante el caso de desconexión con la red. Existe además la posibilidad de incorporar algoritmos de gestión de energía en esquemas donde la inyección de energía a la red posee un beneficio económico variable [41]. Siendo un sistema flexible que puede incrementar el número de módulos conectados al arreglo en función del crecimiento de la microred. Además es posible incorporar la etapa de inversión de salida mediante convertidores serie/paralelo para incrementar la capacidad de potencia procesada.

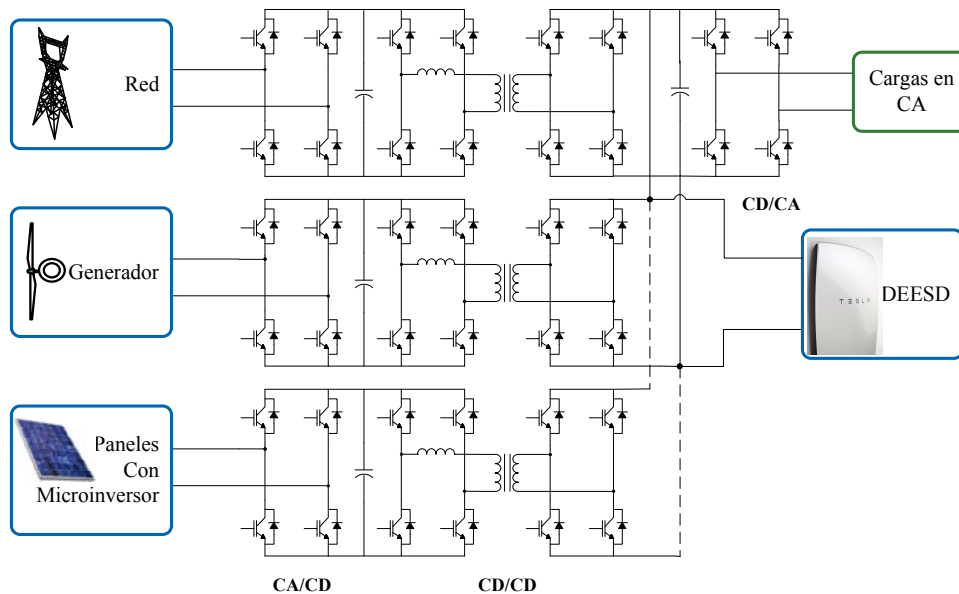


Figura I.14. Aplicación SST-D con microred monofásica.

I.4. Topología de estudio

De acuerdo a la revisión presentada se emplea el convertidor SST-D como topología seleccionada para el presente trabajo de investigación (Figura I.3 d)); esto se debe a sus características las cuales se presentan a continuación.

1. Modularidad
2. Capacidad de estructurar entradas multipuerto
3. Compensación reactiva independiente en cada puerto

4. Flujo bidireccional de potencia

5. Aislamiento en alta frecuencia

Dicha topología ha tenido un gran nivel de interés en las última décadas especialmente en sistemas de transmisión de potencia [31, 32, 38, 40, 42–47], debido a las prestaciones que presentan dichos convertidores. Así mismo posee un gran campo de oportunidad en redes inteligentes [48, 49] y aplicaciones de transformadores para locomoción [50–56]

Al comparar esta estructura con las topologías convencionales basadas en transformadores de baja frecuencia, se tiene peso, volumen y dimensiones reducidas; además de la capacidad para lograr la regulación de la tensión, filtrado de componentes armónicas y compensación reactiva.

Por otro lado, al incorporar un enlace CD/CD en media frecuencia es posible lograr el aislamiento galvánico requerido por algunas normas, aunado a la reducción del volumen del transformador y de los elementos pasivos del convertidor. Además, se pueden estructurar diversos arreglos en conexión como los presentados en la Figura I.1, sin embargo existe la desventaja de que al ser un arreglo de conexión en serie la eficiencia total es el producto de las eficiencias de cada una de las tres etapas de conversión.

I.5. Objetivo

Analizar a la topología del transformador de estado sólido con aislamiento eléctrico en media frecuencia, para su uso como un sistema de interconexión entre fuentes de generación de CA, explorando su capacidad de estructurar distintas configuraciones en un sistema que pueda adaptarse con el fin de operar en redes eléctricas modernas.

I.5.1. Objetivos específicos

- Estudiar al SST como un sistema que gestione la incorporación de fuentes de generación en CA, con aislamiento en media frecuencia.
- Realizar el estudio del SST multinivel modular como un sistema de acoplamiento de media a baja tensión.
- Operar al convertidor SST en un esquema de incorporación de distintas fuentes de generación DER.
- Implementar el esquema del SST en una plataforma de simulación en tiempo real.

I.5.2. Alcances del trabajo

- Se considera el acoplamiento de la configuración del SST trifásico mediante un filtro LCL.
- SST como un sistema integral para lograr el balance de cargas.
- Se explora para la conexión de media a baja tensión la capacidad de compensación armónica.

I.6. Hipótesis de investigación

Con base en la revisión de la literatura especializada, y la selección de la topología de estudio ya discutida, la hipótesis general de la investigación es:

“Es posible lograr la integración de una topología modular de un transformador de estado sólido, con un esquema de conversión CA/CD/CA con aislamiento en media frecuencia, como un sistema que puede operar la transferencia de potencia entre alimentadores brindando servicios auxiliares hacia las fuentes de CA, empleando esquemas de control independientes entre las etapas de conversión”

Uno de los aspectos primarios del presente trabajo consiste en evaluar a la topología SST en distintas configuraciones, con el fin de lograr operar en distintos niveles de tensión y realizar el acoplamiento de distintas fuentes de generación.

I.7. Organización del trabajo de tesis

En el Capítulo. 1 se presenta la operación de la topología SST con aislamiento en media frecuencia, mostrando su principio de funcionamiento, el modelado matemático, el diseño de los componentes pasivos que conforman a la topología. Subsecuentemente se extiende dicho análisis a una estructura multi-celda.

En el Capítulo 2 se muestra el análisis de la estructura de control propuesta para el convertidor considerando el caso monofásico. De la misma manera se presentan diversos escenarios de simulación, como el caso de conexión de media tensión a baja, y mitigación armónica.

En el Capítulo 3 se analiza al esquema SST operando en un esquema trifásico, discutiendo sus ventajas y las consideraciones del control para la operación. Además, se analiza la incorporación de un filtro LCL a la topología y un método basado en frecuencia para la sintonización de los elementos pasivos del filtro.

El Capítulo 4 se muestran resultados de simulación para el esquema trifásico operando a 1 MVA, y las condiciones necesarias para realizar la simulación en una plataforma en tiempo-real.

Finalmente se presentan las conclusiones del presente trabajo de investigación.

OPERACIÓN DE LA TOPOLOGÍA CA/CD/CA CON AISLAMIENTO EN MEDIA FRECUENCIA

La Figura 1.1 muestra la topología SST seleccionada. La estructura corresponde al arreglo de conversión de tres etapas (tipo D) y se compone por dos convertidores fuentes de tensión (VSC_i y VSC_o), interconectados a través de un convertidor $CD-CD$ aislado operando en media frecuencia. Con el fin de transferir energía de la fuente V_i hacia V_o se emplean tres etapas. En la primera VSC_i se comporta como un rectificador de frente activo regulando la tensión en condensador de entrada C_1 ; posteriormente el convertidor intermedio transfiere la energía al condensador de salida C_2 , y finalmente el convertidor VSC_o opera como un inversor ajustando la amplitud, frecuencia y fase de la tensión de salida para realizar el intercambio de potencia a través del inductor de acoplamiento L_o . Para aplicaciones donde el flujo de potencia es en una sola dirección la etapa del convertidor VSC_i , se puede sustituir por un rectificador de diodos.

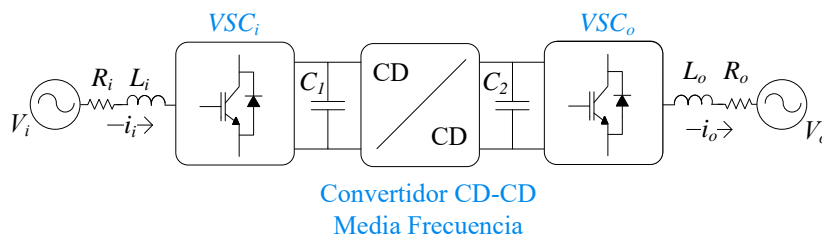


Figura 1.1. Convertidor SST de tres etapas.

La estructura interna de los convertidores *VSC* puede ser conformada a través de diversos arreglos, tales como: Medio Puente, Puente Completo (Puente H), Punto Neutral de Enclavamiento (NPC por sus siglas en inglés), Capacitor Flotante (CF), Convertidores Multinivel Modulares (MMC, por sus siglas en inglés) [57]. El convertidor en CD-CD en media frecuencia se puede estructurar por diferentes estructuras como el convertidor reductor (*Buck*), convertidor elevador (*Boost* en inglés) y las configuraciones reductoras-elevadoras (*Buck – Boost*) inversoras y no inversoras [58].

La configuración de puente H para los convertidores *VSC* brinda diversas ventajas: la posibilidad de realizar una conexión en serie/paralelo de la entrada/salida con el fin de incrementar la capacidad de manejo de energía en alta tensión/corriente respectivamente; se pueden aprovechar las capacidades inherentes a la estructura *VSC* tales como, compensación reactiva independiente de entrada/salida de la configuración, compensación armónica y corrección de factor de potencia.

Por otro lado la incorporación de una etapa de conversión *CD – CD* brinda diversas ventajas contra las topologías mostradas en la Figura I.1, por una parte la operación en media frecuencia logra la reducción del valor del condensador de salida C_2 de la Figura 1.1, obteniendo una mejor respuesta dinámica ante transitorios. Sin embargo, la incorporación de dicha etapa puede generar mayores niveles de pérdidas debido a la frecuencia de conmutación de los dispositivos de estado sólido.

Existen aplicaciones en las cuales es necesario la incorporación de aislamiento galvánico, como las mostradas en la Figura I.1 b) y I.1 c). Una alternativa para lograr el aislamiento galvánico es la implementación de un convertidor *CD – CD* aislado.

Una de las topologías más implementadas como convertidor CD-CD es el convertidor doblemente alimentado (DAB por sus siglas en inglés), debido a su sencillez, su capacidad para el manejo de potencia en forma bidireccional, y la posibilidad de incorporar técnicas de conmutación a tensión cero y corriente cero (*ZVS* y *ZCS*) [59].

1.1. Análisis de la topología

La Figura 1.2 presenta la estructura del SST con una etapa intermedia de conversión CD-CD basada en un convertidor DAB. V_i representa la entrada de tensión de la topología y V_o es la tensión de salida, $R_{i,o}$ representan las resistencias asociada a los inductores de entrada y salida $L_{i,o}$, y $C_{1,2}$ son los condensadores que funcionan como elemento temporal de almacenamiento entre las etapas de conversión.

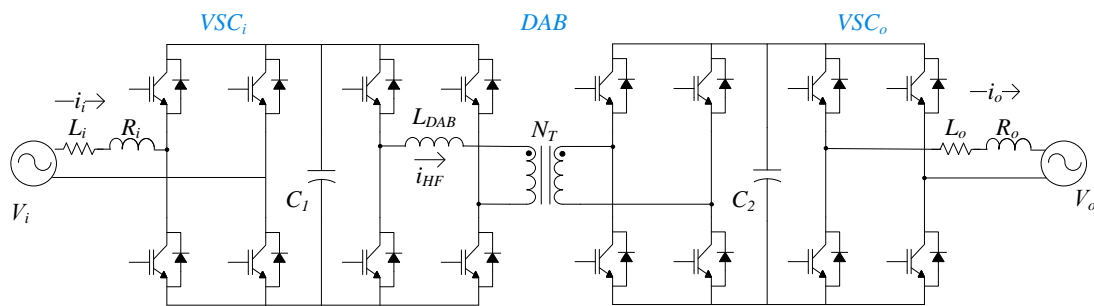


Figura 1.2. Esquema de convertidor SST monofásico.

Para el análisis de la topología se considera que los dispositivos de conmutación son ideales, por lo tanto no poseen pérdidas asociadas a la operación de los mismos. Además se asume que las etapas se encuentran desacopladas entre ellos, es decir; desde el punto de vista del convertidor CD-CD intermedio, VSC_i opera como una fuente de tensión constante, y a su vez VSC_o considera al convertidor CD-CD como una fuente de tensión, dicha condición se garantiza mediante un dimensionamiento apropiado de los elementos pasivos, simplificando de esta manera el estudio al tener modelos desacoplados por etapa de conversión.

1.1.1. Convertidores VSC

Los convertidores de entrada y salida de la topología SST se componen por convertidores en una estructura fuente de tensión en configuración Puente H. Dicho arreglo puede transformar una tensión de CA en CD y viceversa, lo cual permite conjuntamente con el convertidor DAB

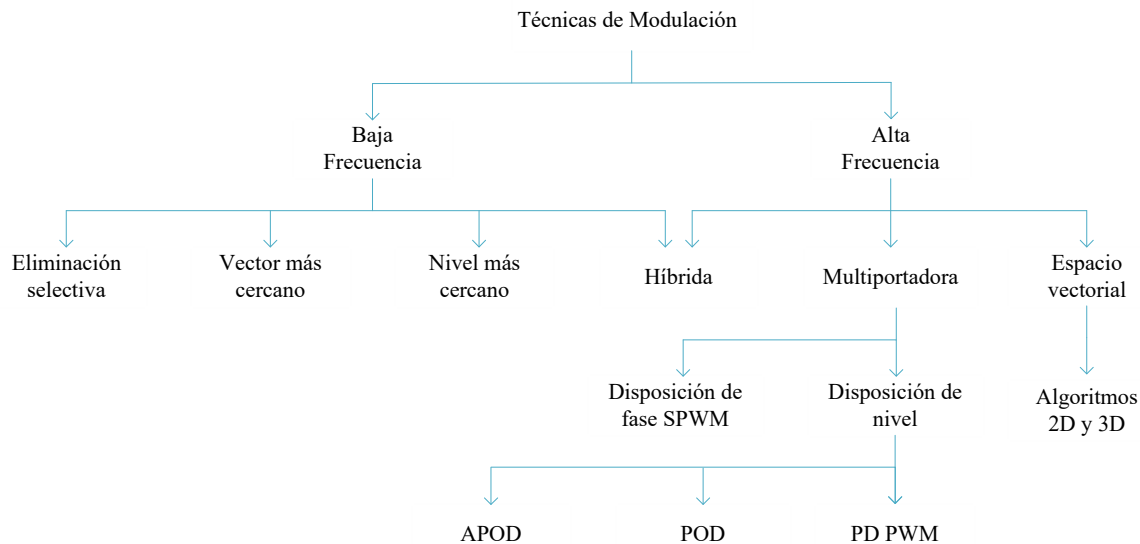


Figura 1.3. Técnicas de modulación clásicas.

operar flujo de energía en modo bidireccional. A continuación se presenta la operación, diseño y análisis de los convertidores VSC_i y VSC_o .

1.1.1.1. Modulación

Una parte fundamental para el control de los VSC es la técnica de modulación, con la que se sintetiza la forma de onda deseada para realizar la transferencia de potencia entre los convertidores y la red [60]. La Figura 1.3 presenta las principales estrategias de modulación reportadas en la literatura.

Dentro de las técnicas presentadas en la Figura 1.3, para el control de convertidores VSC , son de particular interés los esquemas de multiportadora. Para esquemas monofásicos su operación se basa en la comparación de $(m-1)$ señales portadoras triangulares con frecuencia f_{sw} y amplitud máxima V_t ; donde m es el número de niveles que puede generar el convertidor, con respecto a una señal moduladora sinusoidal de la forma $u_n = V_p \text{sen}(\omega_p t + \phi)$. Como resultado se sintetiza de la tensión v_{pwm} entre las terminales del convertidor; con una frecuencia de conmutación asociada a la señal portadora, y posee una componente fundamental cuya amplitud y frecuencia dependen de la señal moduladora con ganancia del bus de CD.

En técnicas de modulación sinusoidal por portadora se definen dos índices. El primero es el índice de modulación en amplitud $m_a = \frac{V_p}{V_i}$, el cual se desea mantener con una relación $m_a < 1$, para operar en la región lineal del convertidor. El segundo es el índice de modulación en frecuencia $m_f = \frac{f_{sw}}{f_p}$, donde éste representa la relación que se tiene entre la frecuencia de conmutación y la frecuencia fundamental del VSC.

La Tabla 1.1, presenta las diferentes estrategias multiportadora para un convertidor multinivel de 5 niveles con un índice $m_a = 0.7$ y $m_f = 35$. A partir de los datos mostrados, se opta por la elección de una técnica de modulación SPWM para el control de los convertidores VSC de la topología.

Con el conocimiento previo de la técnica de modulación es posible derivar el modelo matemático del convertidor, el cual se implementa para el dimensionamiento y diseño del control para los convertidores VSC.

1.1.1.2. Modelo matemático

Con el fin de caracterizar la dinámica de la operación de los VSC se emplea el modelo promedio; considerando que las componentes asociadas a la conmutación se pueden despreciar, tomando solo en cuenta la componente fundamental. La Figura 1.4 muestra el esquema de un convertidor VSC. En la Figura 1.4 a) se presenta el modelo equivalente de tensiones del convertidor interconectado a la red. En la Figura 1.4 b) se presenta el circuito de la corriente que se inyecta a los condensadores por parte de los convertidores VSC, cuyo valor promedio es $u_{i,o}i_{i,o}$ donde el término $u_{i,o}$ representa cada una de las señales moduladoras sinusoidales de la técnica SPWM.

Considerando a $v_{pwm_i,o}$ como la tensión resultante de la técnica de modulación operado en conjunto con el convertidor, con un comportamiento discreto en amplitud definido por: $v_{pwm_i,o} \in \{V_{C1,2}, 0, -V_{C1,2}\}$, y su componente fundamental está dada por $u_{i,o}V_{C1,2}$. Con el fin de facilitar el análisis se propone realizar el modelado de dicha variable a través de su componente fundamental [61].

Tabla 1.1. Esquemas PWM para convertidor de 5 niveles

Nombre	Circuito	Esquema	Patrón PWM	Espectro armónico	Características
PD					<ul style="list-style-type: none"> ✓ Operación en todos los CM ✓ Esquema simple de implementación ✓ Esquema ideal para NPC ✗ Pobre desempeño con Puente H ✗ Distribución asimétrica de pérdidas
POD					<ul style="list-style-type: none"> ✓ No genera armónico en f_{sw} ✓ Operación con NPC ideal ✗ Mayor distorsión línea-línea en 3ϕ
APOD					<ul style="list-style-type: none"> ✓ Operación deal para NPC y CF ✗ No útil para modulaciones mayores de 3 niveles ✗ Cancelación parcial de bandas laterales armónica en operación 3ϕ
SPWM					<ul style="list-style-type: none"> ✓ Aplicación para MMC y Puente H ✓ Balance natural de tensión ✗ No aplicable a NPC y CF.

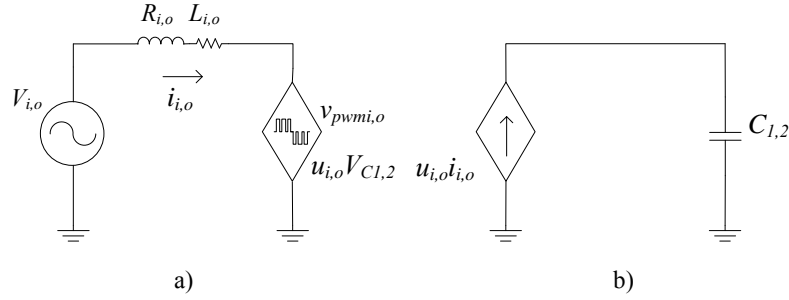


Figura 1.4. Modelo promedio del convertidor VSC. a) Convertidor con la red. b) Interacción con el bus de CD

Considerando solo la componente fundamental de la tensión v_{pwm} para cada uno de los convertidores como $v_{pwm i,o} \approx u_{i,o} \cdot V_{C1,2}$, se llega a:

$$L \frac{di_i}{dt} = u_i V_{C1} - V_i + R_i i_i, \quad (1.1)$$

$$L \frac{di_o}{dt} = u_o V_{C2} - V_o + R_o i_o, \quad (1.2)$$

$$C_1 \frac{dV_{C1}}{dt} = u_i i_i - i_{cd}, \quad (1.3)$$

$$C_2 \frac{dV_{C2}}{dt} = u_o i_o + i_{cd}. \quad (1.4)$$

Con el fin de simplificar los análisis de los convertidores se opta su representación en el marco de referencia dq . Considerando que la tensión de las fuentes $V_{i,o}$ con la forma $V_{i,o} = V_{mi,mo} \text{sen}(\omega t + \theta)$. El desarrollo se presenta en el Apéndice A, teniendo como resultado:

$$L_i \frac{di_i^d}{dt} = -R_i i_i^d + \omega L_i i_i^q + V_i^d - u_i^d V_{C1}, \quad (1.5)$$

$$L_i \frac{di_i^q}{dt} = -R_i i_i^q - \omega L_i i_i^d + V_i^q - u_i^q V_{C1}, \quad (1.6)$$

$$L_o \frac{di_o^d}{dt} = -R_o i_o^d + \omega L_o i_o^q + V_o^d - u_o^d V_{C2}, \quad (1.7)$$

$$L_o \frac{di_o^q}{dt} = -R_o i_o^q - \omega L_o i_o^d + V_o^q - u_o^q V_{C2}, \quad (1.8)$$

$$C \frac{dV_{C1,2}}{dt} = \frac{(u_{i,o}^d i_{i,o}^d + u_{i,o}^q i_{i,o}^q)}{2}. \quad (1.9)$$

1.1.1.3. Dimensionamiento de C_1 y $L_{i,o}$

Una parte fundamental para la correcta operación de los convertidores VSC es el correcto diseño de las componentes pasivas del convertidor ($L_{i,o}$ y C_1).

Para el dimensionamiento de los condensadores se emplea el procedimiento de [62], donde la metodología se basa en el suministro de la energía de la componente generada al doble de la frecuencia, a través de la energía proporcionada por el condensador; considerando el caso a potencia nominal, se tiene:

$$C_1 = \frac{P_o}{\omega V_{C1} \Delta V_{C1}}, \quad (1.10)$$

$$C_1 = \frac{P_o}{2\pi f V_{C1} \Delta V_{C1}}, \quad (1.11)$$

donde f corresponde a la frecuencia fundamental de la corriente de entrada, y el valor (1.11) es el valor mínimo para garantizar el rizo en tensión ΔV_{C1} propuesto.

Para el inductor de enlace se parte del modelo promedio de la Figura 1.4 a) y se llega a:

$$|V_{pwm i,o}| = |V_{i,o} \angle 0 - j\omega L_{i,o} i_{i,o}| = \left| U_{i,o} \frac{V_{C1,2}}{\sqrt{2}} \right|. \quad (1.12)$$

Considerando la región lineal de operación, es decir $|U_{i,o}| < 1$ igualando términos y despejando en términos de los inductores de enlace se obtiene:

$$\sqrt{V_{i,o}^2 + (\omega L_{i,o} I_{i,o})} \leq \frac{V_{C1,2}}{\sqrt{2}}, \quad (1.13)$$

$$L_{i,o} \leq \frac{1}{\omega I_{i,o}} \sqrt{\frac{V_{C1,2}^2 - 2V_{i,o}^2}{2}}. \quad (1.14)$$

1.1.1.4. Capacidad de transferencia de potencia

Debido a la estructura de tres etapas del SST uno de los principales temas durante el diseño por cada etapa es la capacidad de manejo de potencia; esto se debe a que al ser una

conexión en serie, cada etapa de conversión debe ser capaz de operar a la potencia nominal. Partiendo del análisis de potencias en dq la transferencia de potencia de los convertidores VSC se encuentra dada por [63]:

$$P_i = -\frac{V_i^d U_i^q V_{C1}}{2\omega L_i}, \quad (1.15)$$

$$Q_i = \frac{(V_i^d)^2 - U_i^d V_{C1} V_i^d}{2\omega L_i}, \quad (1.16)$$

$$P_o = \frac{V_o^d U_o^q V_{C2}}{2\omega L_o}, \quad (1.17)$$

$$Q_o = \frac{(V_o^d)^2 - U_o^d V_{C2} V_o^d}{2\omega L_o}. \quad (1.18)$$

Considerando la variación de las componentes de la señal de control en el marco dq se tiene que los límites de la transferencia de potencia activa y compensación reactiva, están dados por:

$$-\frac{V_i^d V_{C1}}{2\omega L_i} \leq P_i \leq \frac{V_i^d V_{C1}}{2\omega L_i}, \quad (1.19)$$

$$\frac{(V_i^d)^2 - V_{C1} V_i^d}{2\omega L_i} \leq Q_i \leq \frac{(V_i^d)^2 + V_{C1} V_i^d}{2\omega L_i}, \quad (1.20)$$

$$-\frac{V_o^d V_{C2}}{2\omega L_o} \leq P_o \leq \frac{V_o^d V_{C2}}{2\omega L_o}, \quad (1.21)$$

$$\frac{(V_o^d)^2 - V_{C2} V_o^d}{2\omega L_o} \leq Q_o \leq \frac{(V_o^d)^2 + V_{C2} V_o^d}{2\omega L_o}. \quad (1.22)$$

Se observa que la transferencia de potencia activa opera de forma simétrica, y para la potencia reactiva el convertidor posee una mayor capacidad de cederla que de absorberla.

1.1.2. Convertidor DAB

Una vez desarrollado el dimensionamiento de los convertidores VSC de la topología, es necesario contar con el diseño de los elementos pasivos del convertidor DAB. Como primer

paso es necesario definir la técnica de modulación, la cual se encuentra directamente asociada al modelo de transferencia de potencia.

1.1.2.1. Técnica de modulación DAB

La Figura 1.5 presenta la estructura del convertidor DAB implementado en la topología SST. La activación de los dispositivos de conmutación puede generar tres niveles de conmutación en la tensión del devanado primario del transformador tal que $v_{ac1} \in \{V_{C1}, 0, -V_{C1}\}$.

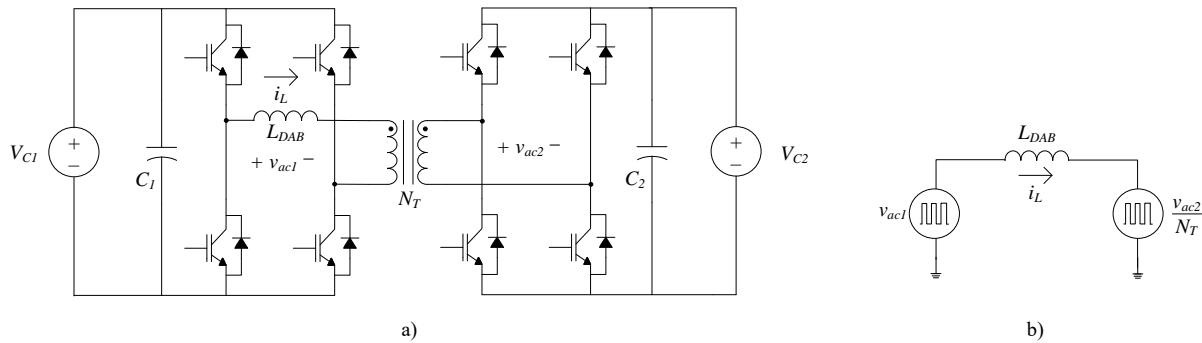


Figura 1.5. Convertidor DAB a) Circuito eléctrico. b) Circuito equivalente con modulación CPS.

Dentro de la literatura especializada se han reportado diversas técnicas de modulación para el control de convertidores DAB, entre las que se encuentran la modulación trapezoidal, triangular y por corrimiento de fase [64] (CPS, por sus siglas en inglés). También se reportan técnicas híbridas como las basadas en tres y dos puntos (TPS [65] y DPS [66]).

Dentro de las técnicas reportadas una de las más implementadas es la técnica CPS, esto se debe a la facilidad de implementación de la misma; además brinda la capacidad de usar estrategias ZVS y ZCS, por lo cual se opta por el uso de esta técnica.

1.1.2.2. Dimensionamiento de C_2 y L_{DAB}

Con el conocimiento previo de la técnica de modulación CPS presentada en la Figura 1.6 se puede obtener la cota superior del inductor con el siguiente análisis.

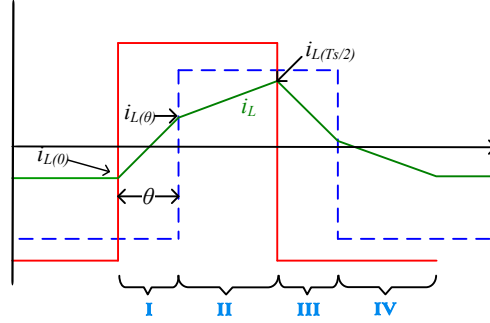


Figura 1.6. Modulación CPS.

Considerando que la tensión equivalente a través del inductor mostrada en la Figura 1.5

b) se tiene:

$$v_t = v_{ac1} - \frac{v_{ac2}}{N_T}. \quad (1.23)$$

Se define la corriente en el inductor como:

$$i_L(t) = i_L(t_0) + \frac{1}{L_{DAB}} \int_{t_0}^{t_1} v_t(t) dt. \quad (1.24)$$

Considerando que el ciclo de trabajo es de 50%, la señal posee simetría de media onda, es decir:

$$v_{ac1}(t + T_s/2) = -v_{ac1}(t), \quad (1.25)$$

$$v_{ac2}(t + T_s/2) = -v_{ac2}(t), \quad (1.26)$$

$$i_L(t + T_s/2) = -i_L(t). \quad (1.27)$$

La potencia del puerto primario se puede definir como:

$$P_1 = \frac{1}{T_s} \int_0^{T_s} p_1(t) dt = \frac{2}{T_s} \int_0^{T_s/2} v_{ac1}(t) \cdot i_L(t) dt = \frac{2V_i}{T_s} \int_0^{T_s/2} i_L(t) dt, \quad (1.28)$$

donde i_L es la corriente circulando por el inductor L_{DAB} . Por tanto es posible realizar el análisis de las regiones I y II de la Figura 1.6 y considerar simetría.

$$I: i_L(t) = i_{L(0)} + (V_{C1} + N_T V_{C2}) t / L_{DAB}, \quad (1.29)$$

$$II: i_L(t) = i_{L(\theta)} + (V_{C1} - N_T V_2) (t - t_1) / L_{DAB}, \quad (1.30)$$

$$i_{L(0)} = \frac{\pi(N_T V_{C2} - V_{C1}) - 2\theta N_T V_{C2}}{4\pi f_{DAB} L_{DAB}}. \quad (1.31)$$

Simplificando se llega a:

$$P = \frac{N_T V_{C1} V_{C2} \theta (\pi - |\theta|)}{2\pi^2 f_{DAB} L_{DAB}} \quad \forall -\pi < \theta < \pi. \quad (1.32)$$

Encontrando $\frac{\partial P}{\partial \theta} = 0$, el valor máximo para $\theta > 0$ está dado por:

$$\frac{\partial P}{\partial \theta} = \frac{N_T V_{C1} V_{C2}}{2\pi^2 f_{DAB} L_{DAB}} (\pi - 2\theta) \quad \theta > 0, \quad (1.33)$$

$$\frac{\partial P}{\partial \theta} = \frac{N_T V_{C1} V_{C2}}{2\pi^2 f_{DAB} L_{DAB}} (\pi - 2\theta) = 0 \quad \text{para } \theta = \frac{\pi}{2}. \quad (1.34)$$

Sustituyendo $\frac{\pi}{2}$ en (1.32) se obtiene la máxima transferencia de potencia, siendo simétrica en magnitud para $\theta < 0$ y se puede concluir que:

$$P_{i\text{máx}} = \frac{N_T V_{C1} V_{C2}}{8 f_{DAB} L_{DAB}} \quad \text{para } \theta = \pm \pi/2. \quad (1.35)$$

Partiendo de (1.35) se observa que la transferencia de potencia se ve limitada por la frecuencia de operación y el inductor de enlace, y la cota máxima del inductor para una potencia nominal P_{nom} es:

$$L_{DAB} \leq \frac{N_T V_{C1} V_{C2}}{8 f_{DAB} P_{nom}}. \quad (1.36)$$

Por otro lado el dimensionamiento del condensador obedece al procedimiento presentado en la Sección 1.1.1.3, resultando en:

$$C_2 = \frac{P_o}{2\pi f_{DAB} V_{C2} \Delta V_{C2}}. \quad (1.37)$$

1.1.2.3. Región de operación

Partiendo de (1.32) es posible conocer como opera la transferencia de potencia del convertidor DAB, la cual se muestra en la Figura 1.7. Como se aprecia en la Figura 1.7 a) existen dos soluciones que para el mismo nivel de potencia (como ejemplo, $\frac{\pi}{4}$ y $\frac{3\pi}{4}$); sin embargo, solo se considera el valor que se encuentra en el intervalo ($-\frac{\pi}{2} < \phi < \frac{\pi}{2}$), debido a que dicho valor asocia la menor corriente necesaria para realizar la transferencia de potencia.

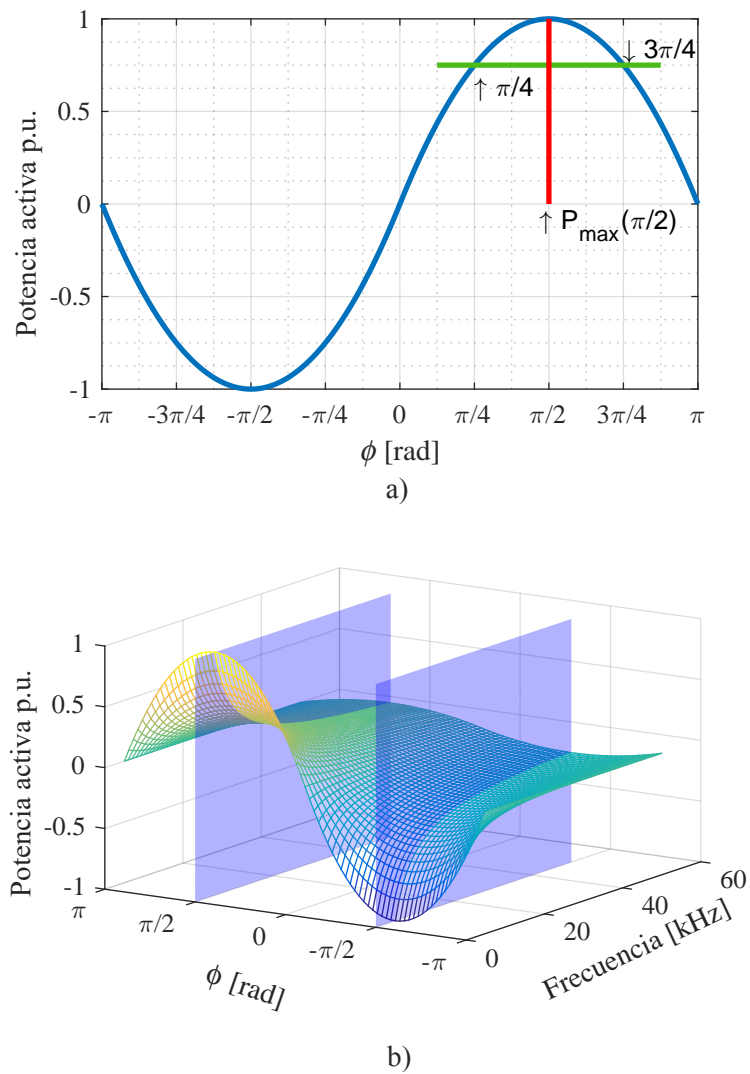


Figura 1.7. Región de operación DAB.

Por otro lado en la Figura 1.7 b) se presenta la variación de la transferencia de potencia contra la frecuencia de operación, teniendo que para valores más elevados en potencia es necesario la reducción de la frecuencia de conmutación del convertidor o de la inductancia L_{DAB} .

1.2. Discusión

En el presente capítulo se realizó el dimensionamiento del convertidor SST, el cual juega un papel fundamental en la operación de la topología; la apropiada selección de los elementos pasivos de cada etapa de conversión asegura el desacoplo de las dinámicas entre ellas. Dicha característica representa una ventaja en el desarrollo de estrategias de control, las cuales pueden operar de manera independiente para cada etapa.

DESARROLLO Y EVALUACIÓN DEL SISTEMA DE CONTROL EN CONFIGURACIÓN MONOFÁSICA

Con el conocimiento previo para el dimensionamiento de los elementos pasivos de cada etapa de conversión de acuerdo al manejo de potencia requerida, es posible establecer el esquema de control. El objetivo fundamental es mantener la operación del convertidor con el fin de cumplir los objetivos de control.

Una ventaja que se tiene al realizar el dimensionamiento presentado en el Capítulo 1 es el desacople de la dinámica entre las etapas de conversión; dicha característica es ideal para la elaboración de esquemas de control independientes para cada convertidor que conforma al SST.

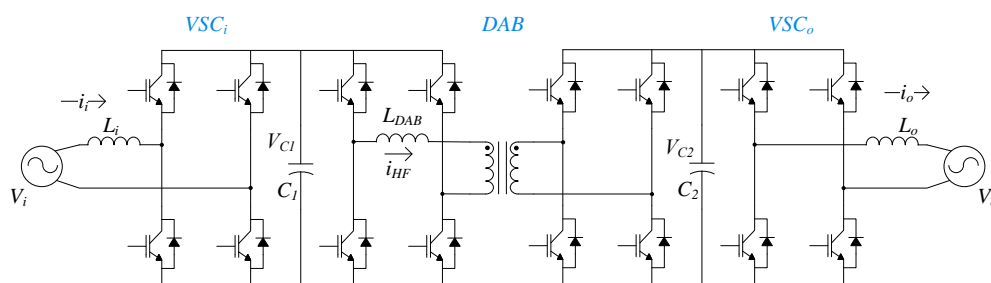


Figura 2.1. Convertidor SST de tres etapas monofásico.

2.1. Objetivos de control

Los objetivos de control para el control de cada etapa de conversión son:

- | | | |
|--|---|---|
| <p>▷ Para VSC_i:</p> <ul style="list-style-type: none"> ▪ Regulación de la tensión en el condensador C_1. ▪ Compensación reactiva para V_i. | <p>▷ Para VSC_o:</p> <ul style="list-style-type: none"> ▪ Regulación de la potencia total P_o. ▪ Compensación reactiva para V_o. | <p>▷ Para el convertidor DAB:</p> <ul style="list-style-type: none"> ▪ Regulación de la tensión V_{C2}. |
|--|---|---|

A continuación se presenta el desarrollo para cada una de los esquemas de control por etapa.

2.2. Estrategia de control para VSC_i y VSC_o

Los convertidores VSC son una alternativa atractiva para su aplicación como etapas de conversión CA-CD. Esto se debe a su baja distorsión en corriente y su capacidad de proveer regulación de tensión de salida en CD, incorporando además la capacidad de regular la potencia activa. Para lograr los objetivos de control en los VSC existen diversos esquemas que han sido reportados en la literatura especializada.

Una clasificación de las estrategias clásicas empleadas en el control de convertidores VSC se muestran en la Figura 2.2 [67]. Dentro de ellas la más empleada es el control orientado a tensión (VOC, por sus siglas en inglés). Dicho esquema puede ser empleado en un marco de referencia fijo o síncrono. Una ventaja de emplear un marco síncrono como la transformada dq es que el problema de seguimiento de referencias variantes en tiempo se convierte a un problema de regulación. Esto es una ventaja para los controladores PI (entre otros), que pueden alcanzar dinámicas de error en estado estacionario $e_{ss} = 0$ en tareas de regulación.

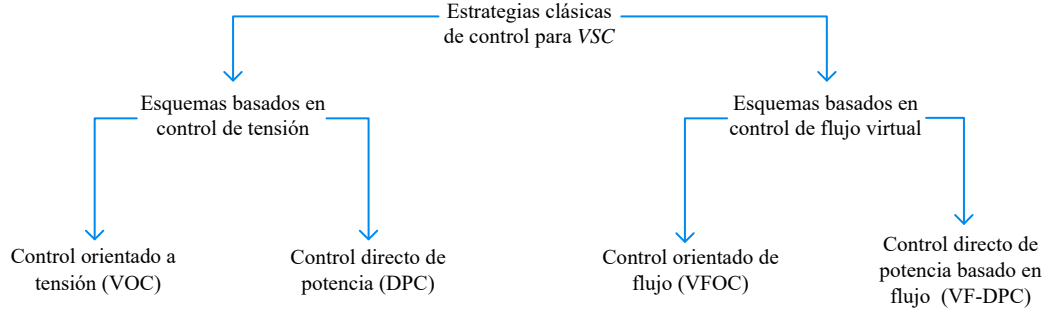


Figura 2.2. Esquemas de control clásicos para VSC.

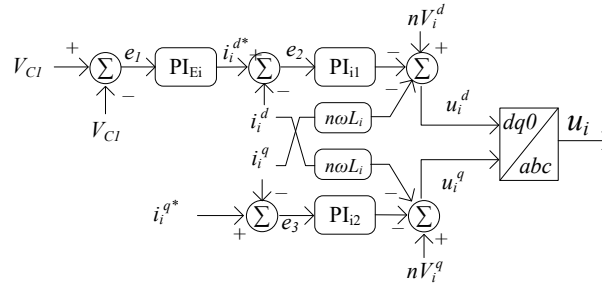


Figura 2.3. Estructura de los lazos de control.

La estructura de control se presenta en la Figura 2.3, y cuenta con dos lazos en cascada. El lazo externo se encarga de la regulación de la tensión V_{C1} , y genera la referencia en corriente i_i^{d*} a través del error de seguimiento en tensión e_1 . Posteriormente el lazo interno obtiene el error en corriente e_2 con la corriente del convertidor, de la misma manera dicho lazo incorpora la separación de las dinámicas de las perturbaciones indicadas en (2.4) donde $n = \frac{1}{V_{C1}}$. Para el lazo inferior la generación de la corriente de referencia i_i^{q*} se realiza a través de la ecuación 2.1:

$$\begin{bmatrix} i_{i,o}^{d*} \\ i_{i,o}^{q*} \end{bmatrix} = \frac{-2}{(V_{i,o}^d)^2 + (V_{i,o}^q)^2} \begin{bmatrix} V_{i,o}^d & V_{i,o}^q \\ V_{i,o}^q & -V_{i,o}^d \end{bmatrix} \begin{bmatrix} P_{i,o}^* \\ Q_{i,o}^* \end{bmatrix}. \quad (2.1)$$

El análisis para la derivación de la estructura de control parte de las ecuaciones en dq del sistema dadas por:

$$\begin{aligned} L_i \frac{di_i^d}{dt} &= -R_i i_i^d + \omega L_i i_i^q + V_i^d - u_i^d V_{C1}, \\ L_i \frac{di_i^q}{dt} &= -R_i i_i^q - \omega L_i i_i^d + V_i^q - u_i^q V_{C1}, \\ C_1 \frac{dV_{C1}}{dt} &= \frac{1}{2} (u_i^d i_i^d + u_i^q i_i^q) - i_{cd}. \end{aligned} \quad (2.2)$$

Considerando (2.3), es visible que las variables I_i^d e I_i^q se encuentran relacionadas, por lo cual se realiza el desacoplo de sus dinámicas:

$$L_i \frac{di_i^d}{dt} + R_i i_i^d = V_i^d + \omega L_i i_i^q - u_i^d V_{C1}. \quad (2.3)$$

Considerando a la variable de control u_i^d como la salida de un controlador PI localizado en el lazo interno del VOC, donde K_{pi} y K_{ii} representan las ganancias del mismo. La acción de control se define como:

$$u_i^d = \underbrace{K_{pi} (i_i^{d*} - i_i^d) + K_{ii} \int (i_i^{d*} - i_i^d) dt}_{\text{Respuesta del control}} + \underbrace{\frac{V_i^d}{V_{C1}}}_{\sigma_1} + \underbrace{\frac{\omega L_i i_i^q}{V_{C1}}}_{\sigma_2}, \quad (2.4)$$

donde σ_1 es la señal de perturbación asociada a la tensión de entrada y σ_2 corresponde a la señal de desacoplo. Ambas se introducen al lazo de control con el fin de ser desacopladas, como se muestra en la Figura 2.4.

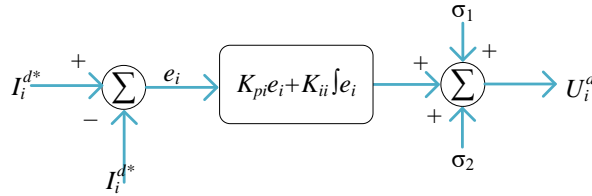


Figura 2.4. Estructura del lazo interno de U_i^d .

Sustituyendo (2.4) en (2.3):

$$L_i \frac{di_i^d}{dt} + R_i i_i^d = V_i^d + \omega L_i i_i^q - \left(K_{pi} (i_i^{d*} - i_i^d) + K_{ii} \int (i_i^{d*} - i_i^d) dt + \frac{V_i^d}{V_{C1}} + \frac{\omega L_i i_i^q}{V_{C1}} \right) V_{C1}, \quad (2.5)$$

$$L_i \frac{di_i^d}{dt} + R_i i_i^d = \left(K_{pi} (i_i^d - i_i^{d*}) + K_{ii} \int (i_i^d - i_i^{d*}) dt \right) V_{C1}. \quad (2.6)$$

Agrupando términos y aplicando la transformada de Laplace se tiene:

$$\frac{I_i^d(s)}{I_i^{d*}(s)} = \frac{-V_{C1} (K_{pi}s + K_{ii})}{L_i s^2 + (R_i - K_{pi} V_{C1})s - K_{ii} V_{C1}}. \quad (2.7)$$

Realizando la metodología presentada de (2.3 - 2.7) y desacoplando la componente directa de la corriente como en (2.4) se tiene:

$$\frac{I_i^q(s)}{I_i^{q*}(s)} = \frac{-V_{C1}(K_{pi}s + K_{ii})}{L_i s^2 + (R_i - K_{pi}V_{C1})s - K_{ii}V_{C1}}. \quad (2.8)$$

En relación al lazo externo de la tensión para la carga del capacitor solo es necesaria la componente directa de la corriente, siendo posible despreciar la componente de cuadratura. De la misma manera que se desarrolló el controlador en corriente, se realiza el desacoplo de la señal correspondiente a la corriente que se extrae de V_{C1} , por lo que se tiene:

$$C_1 \frac{dV_{C1}}{dt} = \frac{1}{2} u_i^d i_i^d, \quad (2.9)$$

donde el término $u_i^d I_i^d$ es la variable de control definida como la corriente promedio que entra al condensador, la cual es diferente de la corriente de entrada al sistema. Con el fin de tener una aproximación de la misma se resuelve la ecuación de la corriente i_i^d en estado estacionario (I_i^d), teniendo:

$$0 = -R_i I_i^d + V_i^d - U_i^d V_{C1}, \quad (2.10)$$

$$U_i^d = \frac{-R_i I_i^d + V_i^d}{V_{C1}^*}. \quad (2.11)$$

Considerando el bajo impacto que posee el elemento resistivo asociado al inductor, se desprecia. Sustituyendo se llega a:

$$2C_1 \frac{dV_{C1}}{dt} = \frac{V_i^d}{V_{C1}^*} I_i^d. \quad (2.12)$$

La señal de control es la referencia en corriente que entra al condensador la cual se multiplica por la ganancia (2.12) y se define como:

$$I_i^{d*} = K_{pe}(V_{C1}^* - V_{C1}) + K_{ie} \int (V_{C1}^* - V_{C1}) dt. \quad (2.13)$$

Sustituyendo (2.13) en (2.12) se tiene:

$$2C_1 \frac{dV_{C1}}{dt} = \frac{V_i^d}{V_{C1}} \left(K_{pe}(V_{C1}^* - V_{C1}) + K_{ie} \int (V_{C1}^* - V_{C1}) dt \right). \quad (2.14)$$

Aplicando la transformada de Laplace y agrupando se tiene:

$$2C_1 s V_{C1}(s) = \frac{V_i^d}{V_{C1}^*} \left(K_{pe} [V_{C1}^*(s) - V_{C1}(s)] + K_{ie} \frac{V_{C1}(s)^* - V_{C1}(s)}{s} \right), \quad (2.15)$$

$$V_{C1}(s) \left(\frac{2C_1 s V_{C1}^*}{V_i^d} + K_{pe} + \frac{K_{ie}}{s} \right) = V_{C1}^*(s) \left[K_{pe} + \frac{K_{ie}}{s} \right], \quad (2.16)$$

$$\frac{V_{C1}(s)}{V_{C1}^*(s)} = \frac{V_i^d (K_{pe} s + K_{ie})}{2C_1 s^2 V_{C1}^* + K_{pe} V_i^d s + K_{ie} V_i^d}. \quad (2.17)$$

A partir de las ecuaciones (2.7), (2.8) y (2.16) se realiza la sintonización de las ganancias de los controladores.

2.3. Control del DAB

La obtención del control se basa en el modelo a pequeña señal presentado en [68], donde las ecuaciones de estado se encuentran dadas por:

$$\mathbf{A} = \begin{bmatrix} \frac{-1}{RC_2} & \frac{-4 \operatorname{sen}(D\pi)}{\pi C_2} & \frac{-4 \cos(D\pi)}{\pi C_2} \\ \frac{2 \operatorname{sen}(D\pi)}{\pi L_{DAB}} & \frac{R_{DAB}}{L_{DAB}} & \omega_s \\ \frac{2 \cos(D\pi)}{\pi L_{DAB}} & -\omega_s & \frac{-R_{DAB}}{L_{DAB}} \end{bmatrix}, \quad (2.18)$$

$$\mathbf{B} = \begin{bmatrix} \frac{4}{C_2} (I_{oI} \operatorname{sen}(D\pi) - I_{oR} \cos(D\pi)) \\ \frac{2V_{C20}}{L_{DAB}} \cos(D\pi) \\ \frac{-2V_{C20}}{L_{DAB}} \operatorname{sen}(D\pi) \end{bmatrix}, \quad (2.19)$$

$$\mathbf{C} = \begin{bmatrix} 1 & 0 & 0 \end{bmatrix}, \quad (2.20)$$

donde R es una resistencia que representa la potencia activa demandada al convertidor, ω_s es la frecuencia angular del convertidor DAB, I_{oI} e I_{oR} , representan la parte imaginaria y real de la corriente de salida del convertidor, cuyo cálculo se desarrolla en [69].

2.4. Sintonización de los lazos de control

Uno de los aspectos más importantes en el desempeño de la estructura de control es la sintonización del mismo. Dentro de las estrategias para el cálculo de las ganancias de

los controladores una de las más implementadas es el criterio de separación de anchos de banda [67]. En el cual, el desempeño de la estrategia de control se basa primordialmente en el funcionamiento del lazo interno; haciendo que el ancho de banda del lazo externo (BW_e) tenga una respuesta dinámica más lenta, para que su referencia sea relativamente constante desde el punto de vista del lazo interno y su ancho de banda (BW_i).

Dentro de la literatura especializada se indica como adecuada una separación de al menos un factor de 9 entre las respuestas de ambos lazos. Además se debe tener una separación de BW_i respecto a la frecuencia de conmutación del VSC_i [70], proponiendo:

$$\frac{BW_i}{BW_e} \geq 10, \quad (2.21)$$

$$\frac{f_{sw}}{BW_i} \geq 10. \quad (2.22)$$

Dicha separación se obtiene al igualar (2.7), (2.8) y (2.16) a la ecuación general de segundo orden, obteniendo del polinomio característico las ganancias de control que colocan las frecuencias angulares deseadas.

Partiendo de la ecuación (2.8) se puede definir que que las ganancias que cumplen con los criterios de estabilidad de Routh Hurwitz están limitadas por:

$$K_{ii} < 0, \quad (2.23)$$

$$K_{pi} < \frac{R_i}{V_{C1}}. \quad (2.24)$$

Considerando (2.7) es posible observar que el modelo es de segundo orden y posee la forma de la ecuación general; por lo cual la sintonización se realiza a través del método de sustitución directa mediante:

$$s^2 + 2\xi\omega_n s + \omega_n^2 = L_i s^2 + (R_i - V_{C1}K_{pi})s - V_{C1}K_{ii}. \quad (2.25)$$

Agrupando términos se tiene:

$$2\xi\omega_n = \frac{R_i - V_{C1}K_{pi}}{L_i}, \quad (2.26)$$

$$\omega_n^2 = -\frac{K_{ii}V_{C1}}{L_i}. \quad (2.27)$$

Por lo cual proponiendo ω_n y un factor de amortiguamiento ξ las ganancias quedan dadas por:

$$K_{pi} = \frac{-2L_i\xi\omega_n - R_i}{V_{C1}}, \quad (2.28)$$

$$K_{ii} = \frac{\omega_n^2 L_i}{V_{C1}}. \quad (2.29)$$

Considerando a (2.8) es posible observar que la ecuación posee la misma estructura que (2.7) por lo cual la sintonización del lazo interno para (2.7) funciona para (2.8).

Para el lazo externo se considera:

$$s^2 + 2\xi\omega_n s + \omega_n^2 = s^2 + \left(\frac{K_{pe} V_i^d}{2C_1} \right) s + \frac{K_{ie} V_i^d}{2C_1}. \quad (2.30)$$

Por lo cual, las ganancias que hacen que el polinomio cumpla con los criterios de estabilidad son:

$$K_{pe} > 0, \quad (2.31)$$

$$K_{ie} > 0. \quad (2.32)$$

Realizando el mismo procedimiento que para el lazo interno se define ω_n y ξ , tal que:

$$K_{pe} = \frac{4C_i\xi\omega_n}{V_i^d}, \quad (2.33)$$

$$K_{ie} = \frac{2C_1\omega_n^2}{V_i^d}. \quad (2.34)$$

Para el control del convertidor DAB la sintonización se realiza mediante el esquema de la Figura 2.5 con $G(s) = \mathbf{C}(s\mathbf{I} - \mathbf{A})^{-1}\mathbf{B}$; el procedimiento entero para la obtención del modelo del DAB se reporta en [71]. Se propone además que la frecuencia de corte f_d del lazo cumpla con $f_i > f_d > f_o$.

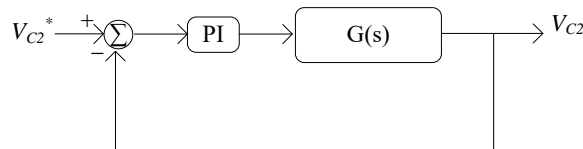


Figura 2.5. Estructura del control DAB.

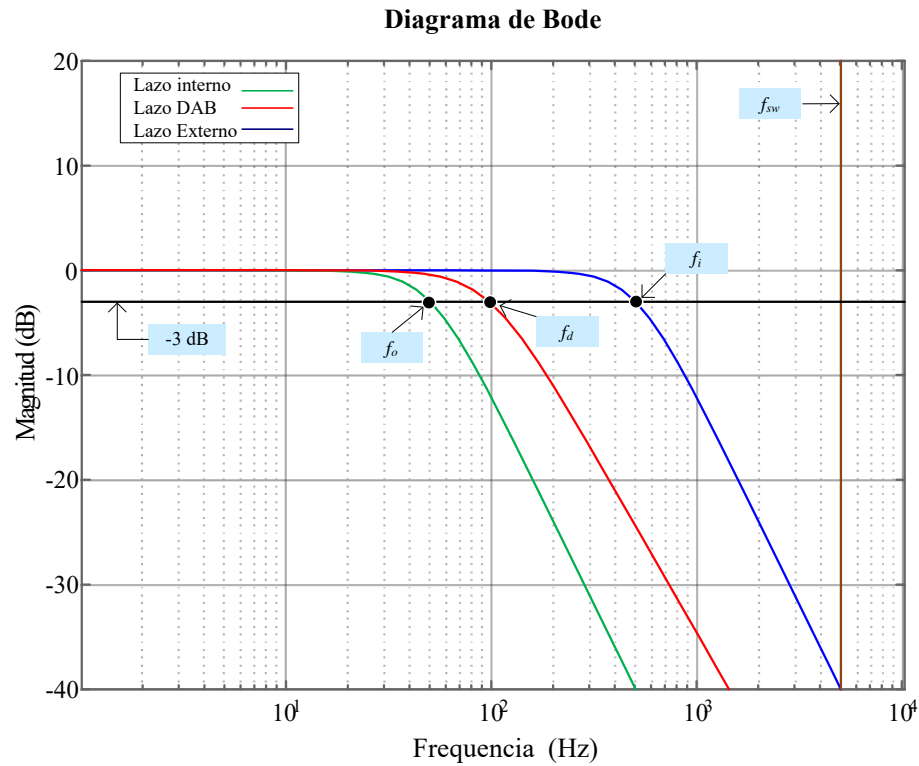


Figura 2.6. Respuesta en frecuencia de los lazos de control.

La Figura 2.6 presenta una posible sintonización para un convertidor conmutando a una frecuencia f_{sw} , donde las frecuencias naturales de oscilación de la respuesta por lazo se denominan f_o y f_i , para el lazo externo e interno respectivamente y f_d para el lazo del convertidor DAB.

2.5. Validación del esquema de control

Con el objetivo de comprobar el desempeño del esquema de control de la Figura 2.7, se realiza el dimensionamiento mostrado en el Capítulo 1 para una celda SST de 3 kVA. Los parámetros de la simulación se presentan en la Tabla 2.1, y se proponen 3 casos de simulación.

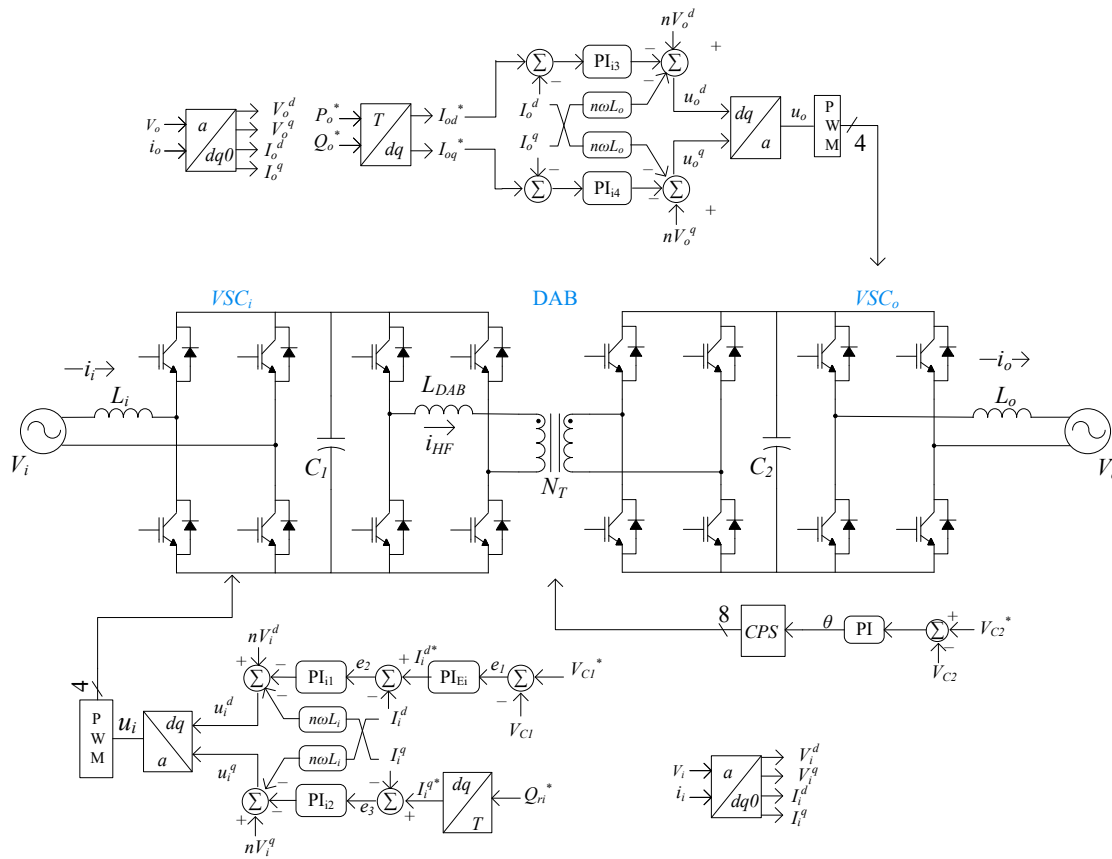


Figura 2.7. Esquema de control monofásico.

Tabla 2.1. Parámetros del convertidor

Parámetro	Símbolo	Valor	Unidades
Capacidad del convertidor	S_C	3	kVA
Tensión de entrada	V_i	127	V
Tensión de salida	V_o	127	V
Tensión de CD	V_{C1}	300	V
Tensión de CD	V_{C2}	300	V
Inductor de entrada	L_i	5	mH
Inductor de salida	L_o	5	mH
Inductor del DAB	L_{DAB}	100	μ H
Condensador del bus	C_1	2200	μ F
Condensador del bus	C_2	480	μ F
Frecuencia de red	f_{red}	50	Hz
Frecuencia de conmutación	f_{SDAB}	20	kHz
Relación de transformación	N_T	5	-
Frecuencia de conmutación	f_{sw}	5.05	kHz
Ganancia K_p de los lazos internos	K_{pi}	-0.03	-
Ganancia K_i de los lazos internos	K_{ji}	-40.08	-
Ganancia K_p del lazo externos	K_{pe}	1.3	-
Ganancia K_i del lazo externo	K_{ie}	160.4	-

2.5.1. Caso I

Se demanda al control seguir un escalón en potencia activa igual a la potencia nominal desde $t = 0$ s, el cual se suaviza mediante un filtro de primer orden; además, se indica al control mantener una potencia reactiva de entrada y salida en 0 VAR. La Figura 2.8 presenta los resultados de la simulación propuesta. En la Figura 2.8 a) se muestra el resultado del seguimiento de la referencia de potencia activa P_o^* por parte del controlador, teniendo un sobretiro del 5.1 % y un error en estado estacionario $e_{ss} = 0$. Por otra parte, en las Figuras 2.8 b) y 2.8 c) se presenta la tarea de regulación del controlador para la potencia reactiva de salida y entrada alrededor de la referencia indicada.

Las corrientes de entrada y salida comparadas contra sus tensiones se indican en las Figuras 2.8 d) y 2.8 e); se observa que en ambos casos se encuentran en fase y la potencia reactiva es cero; las corrientes no presentan sobretiros durante el arranque. Por otro lado la Figura 2.8 f), muestra la corriente del transformador de enlace i_{HF} , la cual no posee sobretiro. Por último en la Figura 2.8 g) se muestran las tensiones correspondientes a los condensadores C_1 y C_2 y su regulación en la referencia indicada.

2.5.2. Caso II

Para el Caso II se propone que el control inicialmente opere con una referencia $P_o^* = 1.5$ kW y cuando $t = 0.1$ s la referencia se invierte, cambiando el sentido del flujo de potencia.

La Figura 2.9 a) muestra los resultados del seguimiento en potencia; cuando $t = 0.1$ s la referencia cambia su signo causando la inversión del flujo de potencia, se tiene un sobretiro negativo del 6.8%. Las Figuras 2.9 b) y 2.9 c) indican las potencias reactivas de entrada y salida, las cuales se mantienen próximas a 0 VAR como se fijó en la referencia a seguir por el control.

La Figura 2.9 d) y 2.9 e) muestran las corrientes de entrada y salida del convertidor y sus respectivas tensiones, como se puede apreciar las corrientes presentan un cambio de signo cuando la referencia en potencia se invierte, desfasando las corrientes 180° . La corriente del

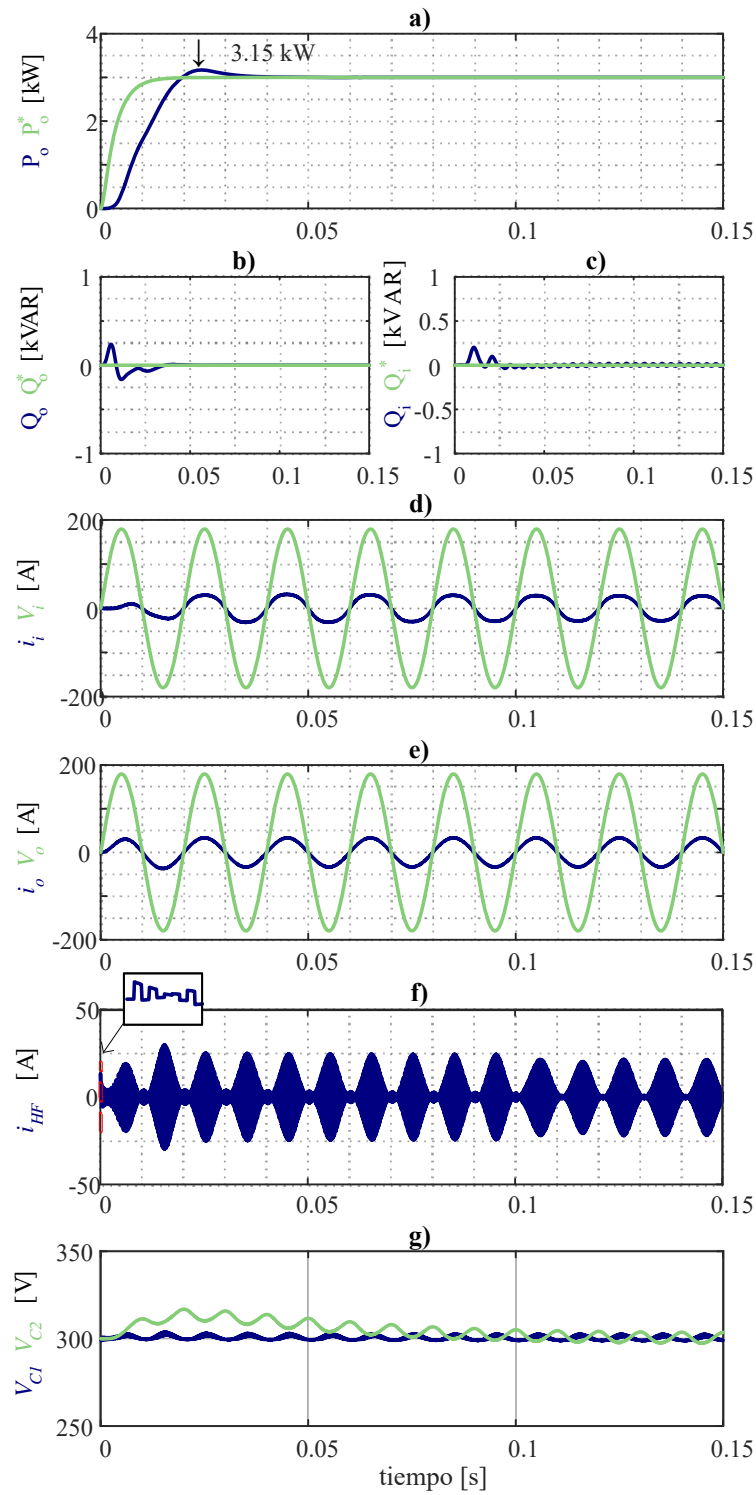


Figura 2.8. Resultados del control monofásico para el Caso I.

transformador i_{HF} se indica en la Figura 2.9 f). Finalmente las tensiones de los condensadores C_1 y C_2 se presentan en la Figura 2.9 g), donde se presenta un transitorio correspondiente al 5% del valor nominal cuando el flujo de potencia se invierte.

2.5.3. Caso III

En el Caso III de simulación se demanda al convertidor mantener la transferencia de potencia activa fija en una referencia $P_o^* = 2.5$ kW, y seguir las referencias de las potencias reactivas en $Q_i^* = -0.5$ kVAR; y $Q_o^* = 0.5$ kVAR. Cuando $t = 0.1$ s las referencias cambian de signo invirtiendo el valor de la compensación reactiva de entrada y salida.

En la Figura 2.10 a) se presenta el seguimiento de la referencia en potencia para el caso III, la cual se mantiene durante la simulación teniendo una oscilación durante el cambio en las referencias con un sobretiro que no supera el 5.2% del valor nominal. Las Figuras 2.10 b) y 2.10 c) muestran la potencia reactiva de entrada y salida, y el seguimiento de estas con sus respectivas referencias, observando que la topología tiene la capacidad de compensar potencia reactiva de manera independiente en cada puerto de conexión.

La Figuras 2.10 d) y 2.10 e) presentan las corrientes de entrada y salida, donde la corriente posee una reducción en su tensión pico correspondiente a un 0.8%, dicha variación también es perceptible en las corrientes del transformador indicada en la Figura 2.10 f). Finalmente en la Figura 2.10 g) se muestran las tensiones de los buses de CD, las cuales se mantienen reguladas en la referencia indicada.

2.6. Discusión

Aunque las tensiones de entrada y salida del convertidor DAB son en CD, la entrada y salida de la topología operan a frecuencia de red. Como resultado del proceso de conversión CA-CD surge un armónico de segundo orden en la tensión V_{C2} . Dicho armónico se encuentra

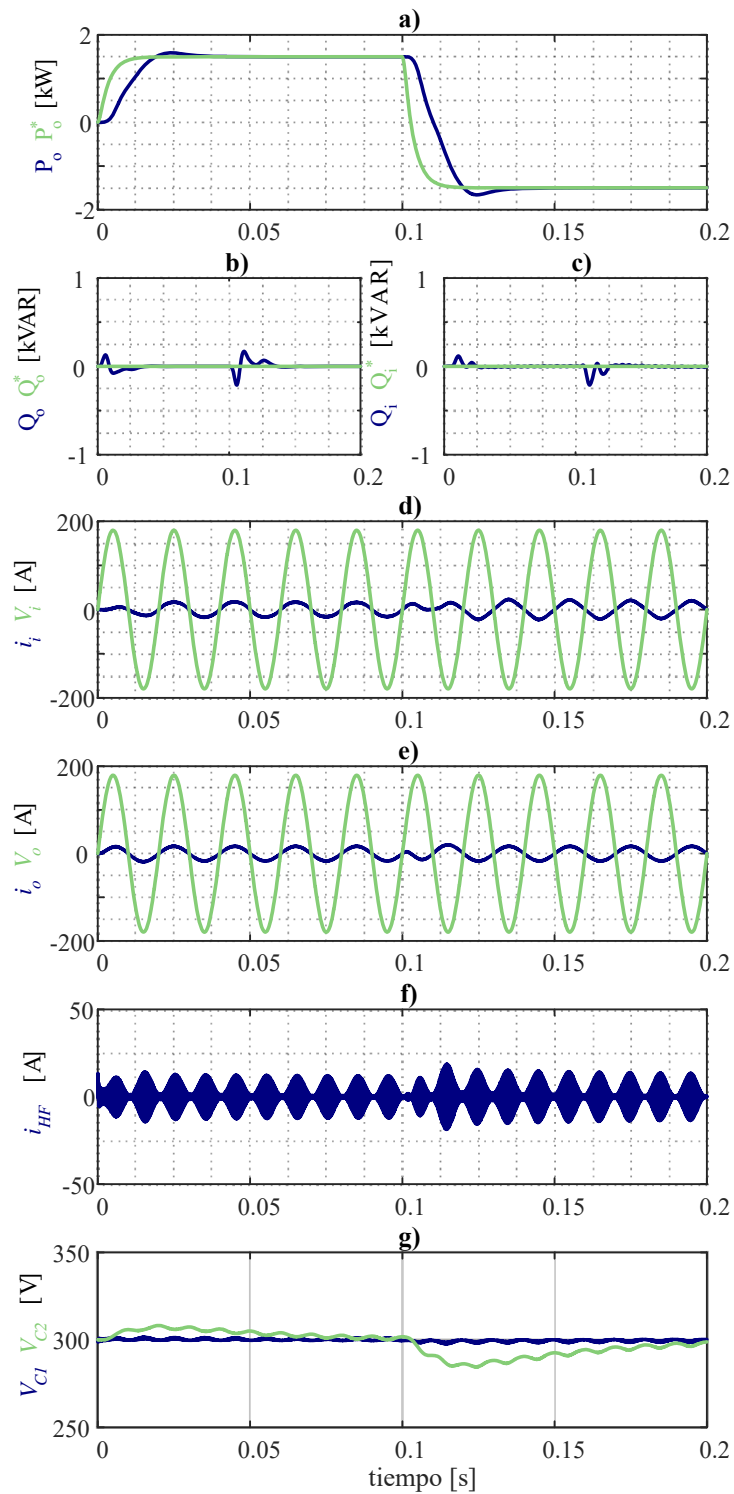


Figura 2.9. Resultados del control monofásico para el Caso II.

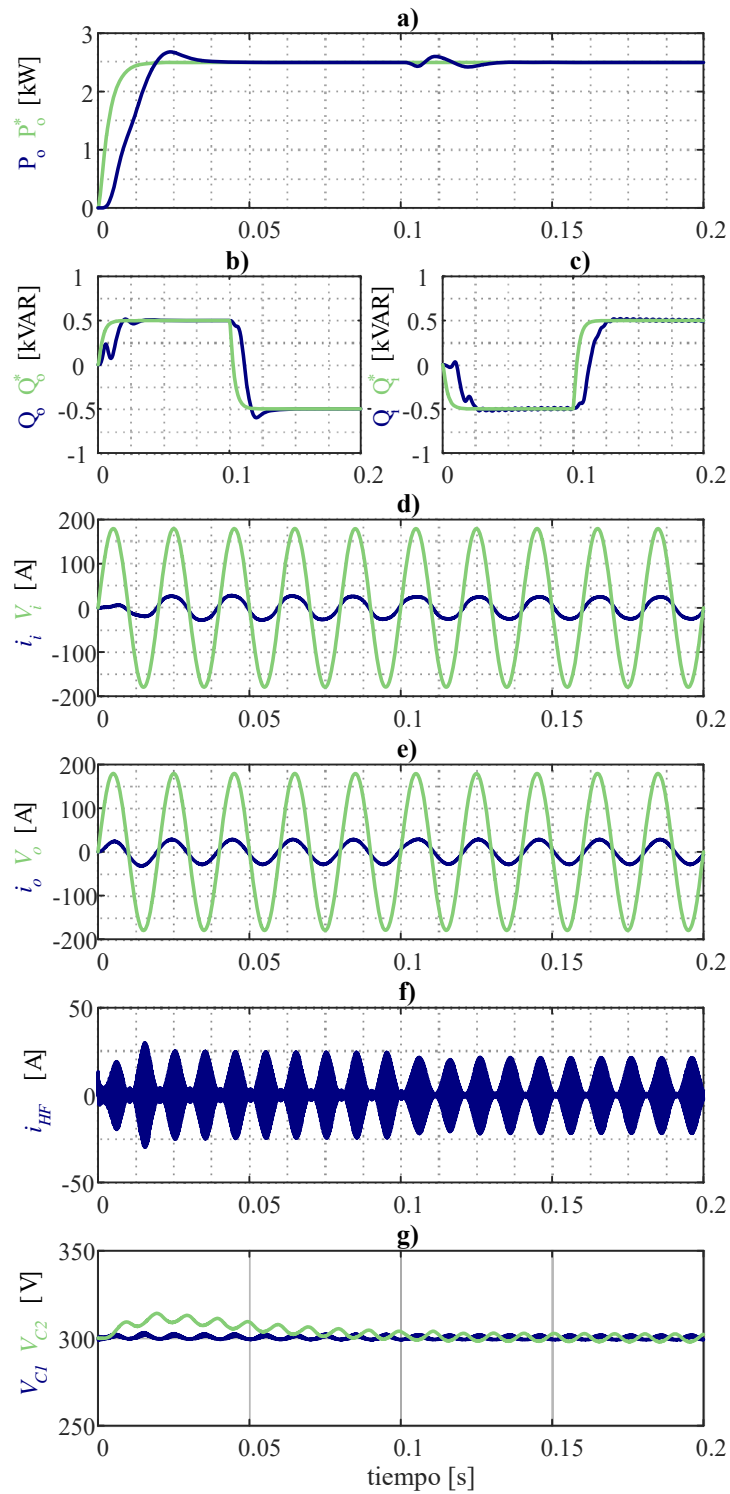


Figura 2.10. Resultados del control monofásico para el Caso III.

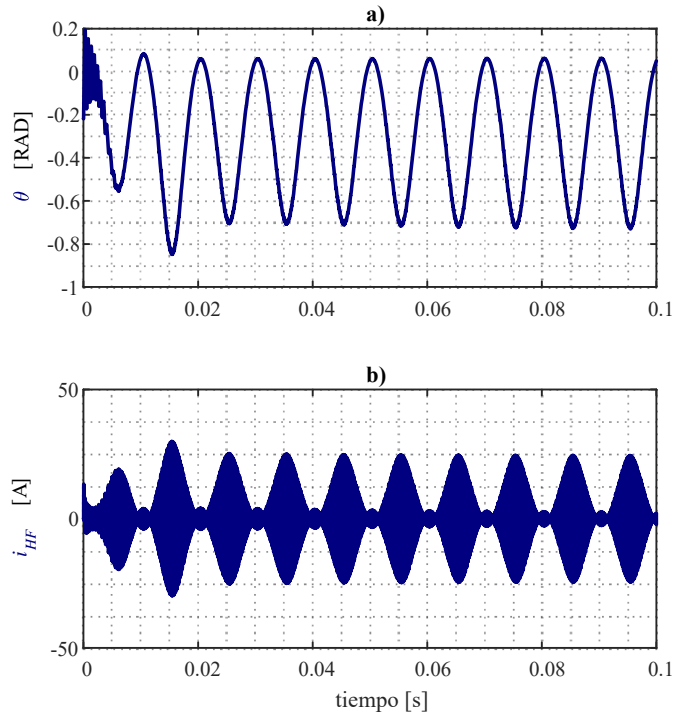


Figura 2.11. Componente de segundo orden en la señal de control θ .

asociado al nivel de potencia transferida, e incrementa el rizo en tensión de los buses de CD.

Convencionalmente esto se soluciona sobre-dimensionando los condensadores con el fin de minimizar el efecto de la potencia. Por otro lado, la aparición de la oscilación ocasiona que la salida del control PI implementado en la estrategia CPS se encuentre oscilando en el valor de ángulo de desfase tal como se muestra en la Figura 2.11 a), que corresponde a una transferencia de potencia activa de 2.5 kW y se ve el efecto como una señal envolvente en la corriente del transformador en la Figura 2.11 b).

Dicha oscilación causa problemas en el desempeño de los controladores PI debido a que su estructura está ideada para el control de referencias en CD. Una solución para mejorar el desempeño del PI se basa en el uso de controladores PI resonantes (PI-R). Dichos controladores hacen uso de un controlador PI convencional operando en paralelo con un oscilador sincronizado al doble de la frecuencia de red. Su estructura se muestra en la Figura 2.12; el PI se encarga de brindar la referencia en directa (S_v) y el oscilador brinda el armónico de segundo orden de la ley de control S_ω . FPA corresponde a un filtro paso alto y K es una ganancia para el control del

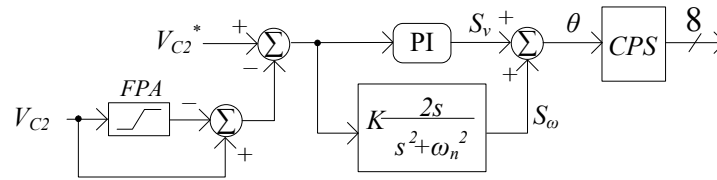


Figura 2.12. Esquema de control PI-R.

incremento del oscilador, el procedimiento de diseño e implementación se describen en [68].

2.6.1. Evaluación de estrategia de control PI-R

Considerando el control PI-R mostrado en la Figura 2.12 se realiza la simulación del convertidor SST, con los parámetros de la Tabla 2.1, y se considera una $K=30$, para una transferencia de potencia nominal $P_o^* = 2.5$ kW. Los resultados se muestran en la Figura 2.13 y las señales de control del convertidor DAB en la Figura 2.14.

La Figura 2.13 a) presenta la regulación de potencia activa en la referencia indicada; en las Figuras 2.13 b) y 2.13 c) se muestra la potencia reactiva en los puertos de entrada y salida de la topología, las cuales alcanzan adecuadamente los valores de sus referencias.

Las corrientes de entrada y salida con respecto a sus tensiones se ilustran en las Figuras 2.13 d) y 2.13 e). En la Figura 2.13 f) se presenta la corriente en el transformador, y en la Figura 2.13 g) se presentan las tensiones en los condensadores, teniendo una respuesta más rápida por parte de la tensión de V_{C2} , debido a que el control PI-R puede alcanzar la referencia indicada un 16% más rápido al tener una tarea de regulación, en comparación con el control PI.

Por otro lado en la Figura 2.14 a) se presenta la señal de control θ de la estructura de control de la Figura 2.12; se observa que posee el armónico de segundo orden, mientras que en la Figura 2.14 b) se muestra la aportación del controlador PI el cual brinda la señal del ángulo correspondiente para la transferencia de potencia S_v , mientras que la etapa oscilante brinda la referencia S_{ω} en la Figura 2.14 c).

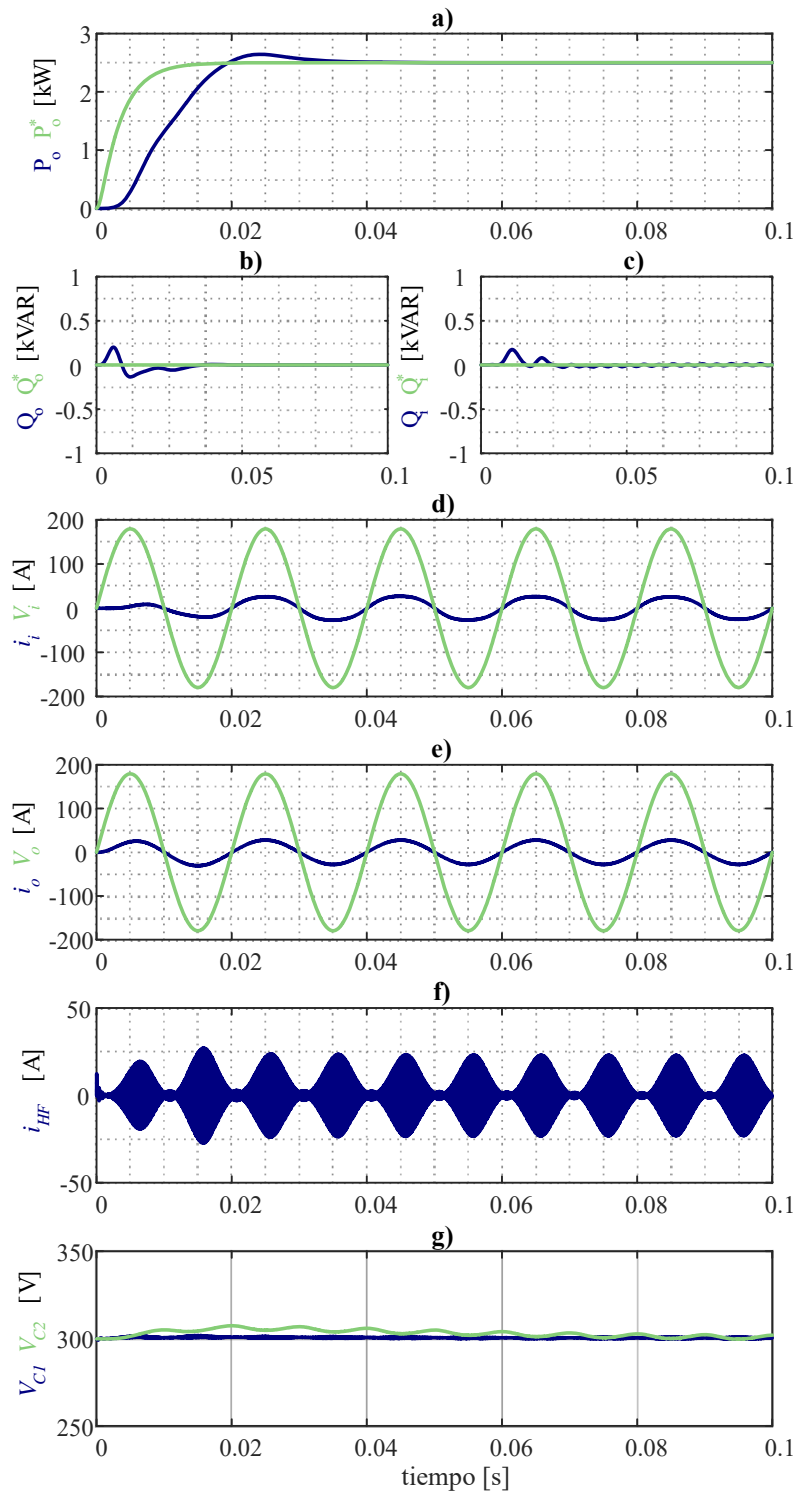


Figura 2.13. Resultados de simulación del control PI-R.

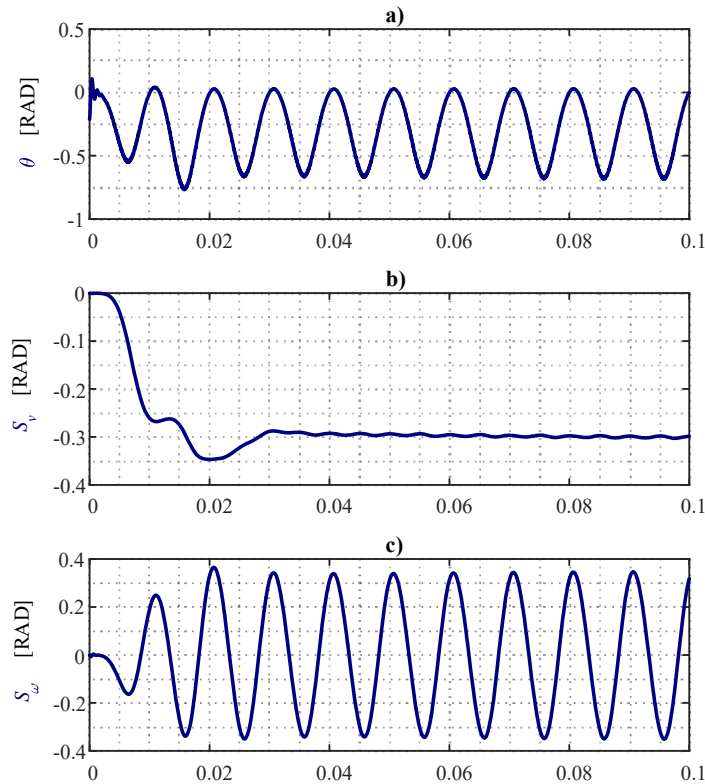


Figura 2.14. Señal de control θ con esquema PI-R.

2.7. Acoplamiento de media a baja tensión

A través de los años la operación del sistema eléctrico ha llevado al uso de distintos niveles de tensión; la distribución se sitúa entre 3.6 – 2.5 kV [72], mientras que las tensiones de los usuarios finales se ubica de 110 – 690 V. Aun cuando la topología en estudio es de gran interés para lograr el acoplamiento de media a baja tensión, la limitante principal para lograr la incorporación del SST a niveles operativos de una red de distribución radica en la tensión de la misma, debido a que los módulos de tecnologías de semiconductores como IGBT están limitados en tensión actualmente a valores de 4.5 a 6.5 kV.

Una solución a esta limitante es emplear la interconexión del SST con una estructura de arreglo de entrada en serie, la cual se presenta en la Figura 2.15, donde se muestra un arreglo generalizado para n celdas. Este tipo de arreglo permite manejar tensiones elevadas en el puerto de entrada al dividir dicha tensión entre las n celdas en cascada. Dicha topología ha sido amplia-

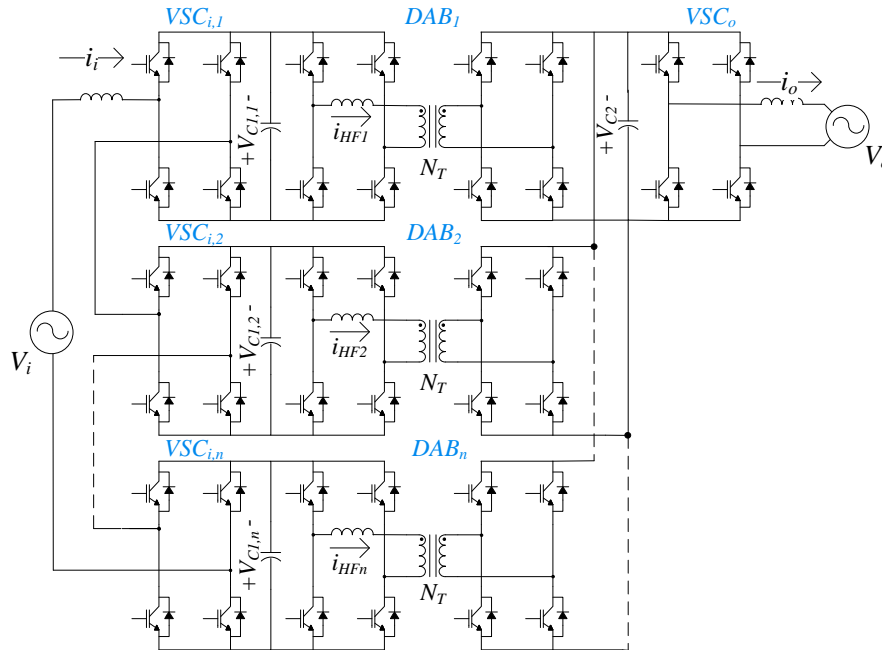


Figura 2.15. Conexión SST para el acoplamiento MV-LV.

mente estudiada dentro de la literatura especializada [38, 73–75], donde además de realizar la interconexión de los sistemas puede brindar servicios auxiliares para la estabilidad de la red.

Entre las capacidades extendidas que brinda el convertidor SST una de las de mayor interés es la compensación armónica, la cual es de gran importancia en la interconexión de sistemas de media a baja tensión. Las corrientes armónicas son principalmente causadas por cargas no lineales interconectadas a la red de servicio o distribución. Usualmente dichas corrientes son filtradas durante la etapa de control de convertidores en interconexión con la red, con el fin de evitar problemas en la operación. Sin embargo, el SST por su entrada y salida estructurada como VSC tiene la capacidad de compensar corrientes armónicas de manera independiente hacia la red, mitigando en parte las perturbaciones presentes en la misma.

Se han reportado diversos esquemas para lograr la compensación de corrientes armónicas con VSC en la literatura especializada. En [76] se presenta un esquema de compensación que requiere del uso de una etapa independiente de control para procesar el filtrado de las componentes armónicas. En [77] se propone el uso de un controlador PR en un marco de referencia $\alpha\beta$ para el control de componentes en baja frecuencia. En [78] se presenta un esquema de

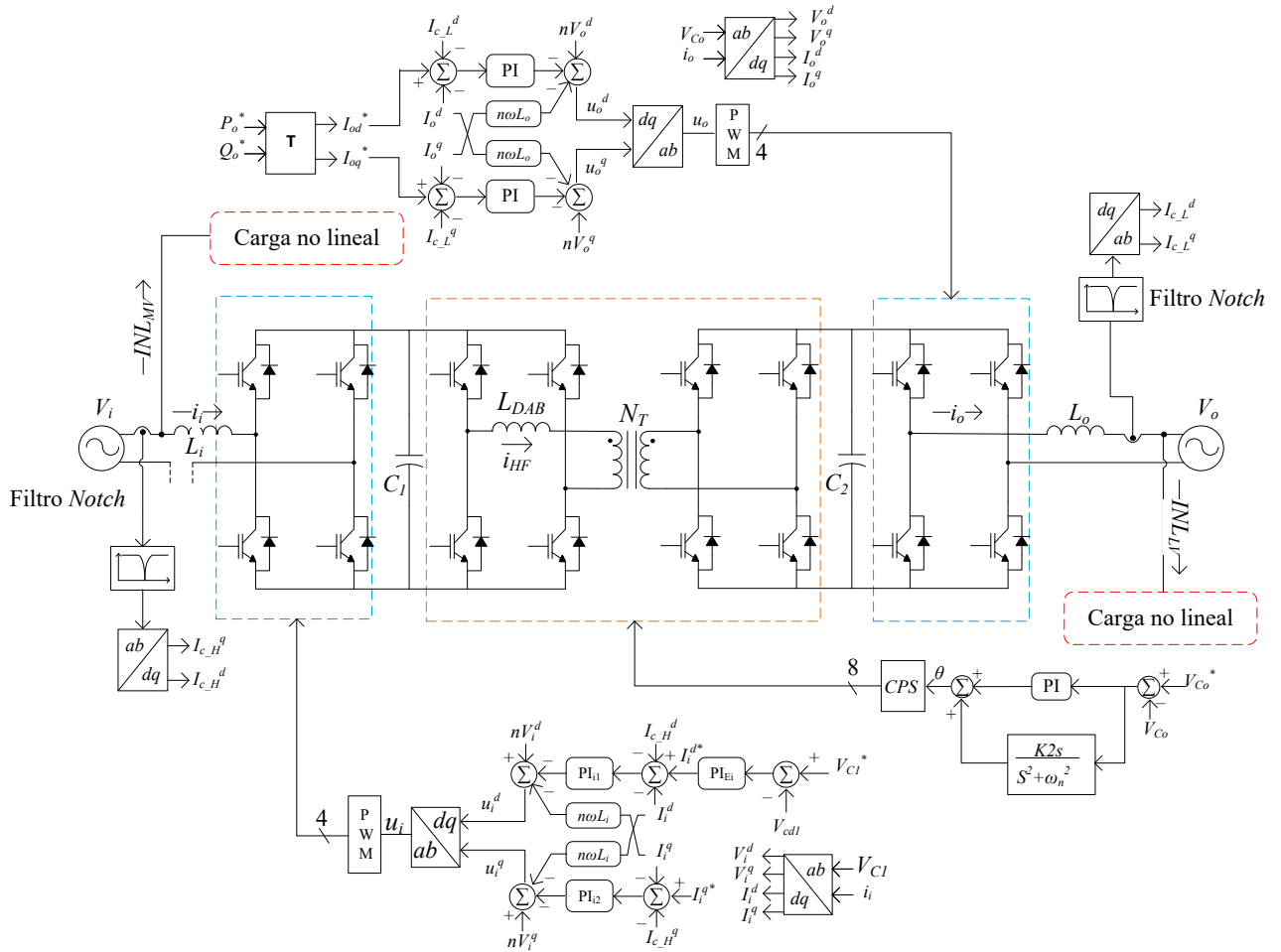


Figura 2.16. Esquema de control para acoplamiento MV-LV.

control predictivo para la compensación. En la mayoría de los casos la compensación requiere del incremento en la complejidad del control o el aumento del número de etapas.

Una alternativa simple que permite usar el esquema de control de la Sección 2.2, es el uso de la inyección directa de las componentes armónicas a la referencia del lazo interno. El esquema se presenta en la Figura 2.16, mostrando el control correspondiente a la celda superior de la Figura 2.15, los módulos inferiores solo precisan de la etapa de control correspondiente a sus respectivos convertidores VSC de entrada y el control DAB. El esquema de compensación armónica hace uso de un filtro *notch* sintonizado para eliminar la frecuencia fundamental de la corriente, posteriormente realiza la transformación *dq* para inyectar dicha señal para su compensación por el lazo interno de corriente.

Tabla 2.2. Parámetros de simulación

Parámetro	Valor	Parámetro	Valor
V_i	3.6 kV	f_{swVSCi}	5.05 kHz
V_o	127 V _{RMS}	f_{SDAB}	25 kHz
$V_{C1,2,3}$	1400 V	V_{C2}	300 V
L_i	30 mH	P_{max}	30 kW
L_o	3 mH	K_{pi}	-0.9
L_{DAB}	72 μH	K_{ii}	-129.23
C_i	2600 μF	K_{pe}	1.8
C_o	920 μF	K_{ie}	374
N_T	5		

2.7.1. Evaluación para el acoplamiento MV-LV

Con el fin de corroborar el desempeño de la estrategia de control en el acoplamiento de MV-LV se proponen 2 Casos de simulación, considerando el esquema presentado en la Figura 2.15 para tres celdas en cascada y el control de la Figura 2.16. Los parámetros empleados en la simulación se presentan en la Tabla 2.2.

2.7.1.1. Simulación Caso I

Para el Caso I de simulación se fija una referencia en potencia activa de la forma $P^* = [10 \ 15 \ 5 \ -5] \text{ kW}$, en los tiempos $t = [0 \ 0.33 \ 0.66 \ 0.99]$; se asume que no existe distorsión armónica en el sistema. Además, se demanda al control mantener una potencia reactiva de entrada y salida en 0 VAR. Los resultados de simulación se ilustran en la Figura 2.17.

La Figura 2.17 a) presenta el seguimiento de la potencia P_o a la señal de referencia P_o^* , la regulación tarda un ciclo de red con un sobretiro del 1.3%. En la Figura 2.17 b) se muestran las potencias reactivas de entrada y salida de la topología, y su estabilización alrededor de las referencias indicadas. Por otro lado en la Figura 2.17 c) quedan registradas las dinámicas de las corrientes de entrada y salida respectivamente, las cuales, poseen un tiempo de asentamiento menor a un ciclo de red. En la Figura 2.17 d) se presentan las tensiones de los condensadores $V_{C1,1}$, $V_{C1,2}$ y $V_{C1,3}$. El comportamiento de la tensión en el condensador C_2 se expone en la Figura

2.17 e). Por último, en la Figura 2.17 f) se exhiben la tensión de salida del convertidor V_o contra la corriente de salida i_o , logrando un factor de potencia unitario.

2.7.1.2. Simulación Caso II

Ahora se demanda al control seguir una referencia en potencia activa $P_o^* = 15$ kW, además de regular la potencia reactiva de entrada y salida en $Q_i = Q_o = 0$. Aunado a esto se pide al controlador compensar las corrientes no lineales de entrada y salida en los PCC presentadas en la Figura 2.18, donde f_n representa el armónico a frecuencia fundamental.

La Figura 2.19 a) muestra el resultado de la regulación de potencia activa en la referencia indicada desde $t = 0$. La Figura 2.19 b) ilustra la compensación de potencia reactiva, en la Figura 2.19 c) se indican la corriente de entrada del convertidor; una línea vertical en 0.15 s indica el inicio de la compensación por parte del convertidor.

Por otro lado la Figura 2.19 d) presenta la corriente en el punto de conexión común de entrada (PCC_i). Se observa como a partir del inicio de la compensación la corriente recupera una forma sinusoidal.

En las Figuras 2.19 e) y 2.19 f) se muestra el comportamiento de las corrientes de salida del convertidor y en el punto de conexión común de salida PCC_o ; se puede apreciar que el convertidor deforma su corriente de salida con el fin de compensar las corrientes del PCC_o . Por último en las Figuras 2.19 g) y 2.19 h) se presenta la distorsión total en corriente del PCC_i y PCC_o , donde se puede observar que cuando la topología compensa las corrientes no lineales la THD se reduce.

Considerando todo lo anterior el SST muestra ser una topología óptima para la interconexión de MV-LV, debido a que además de realizar el acoplamiento de las tensiones permite brindar servicios auxiliares hacia la red, tales como el filtrado de armónicos en corriente y la regulación de potencia reactiva.

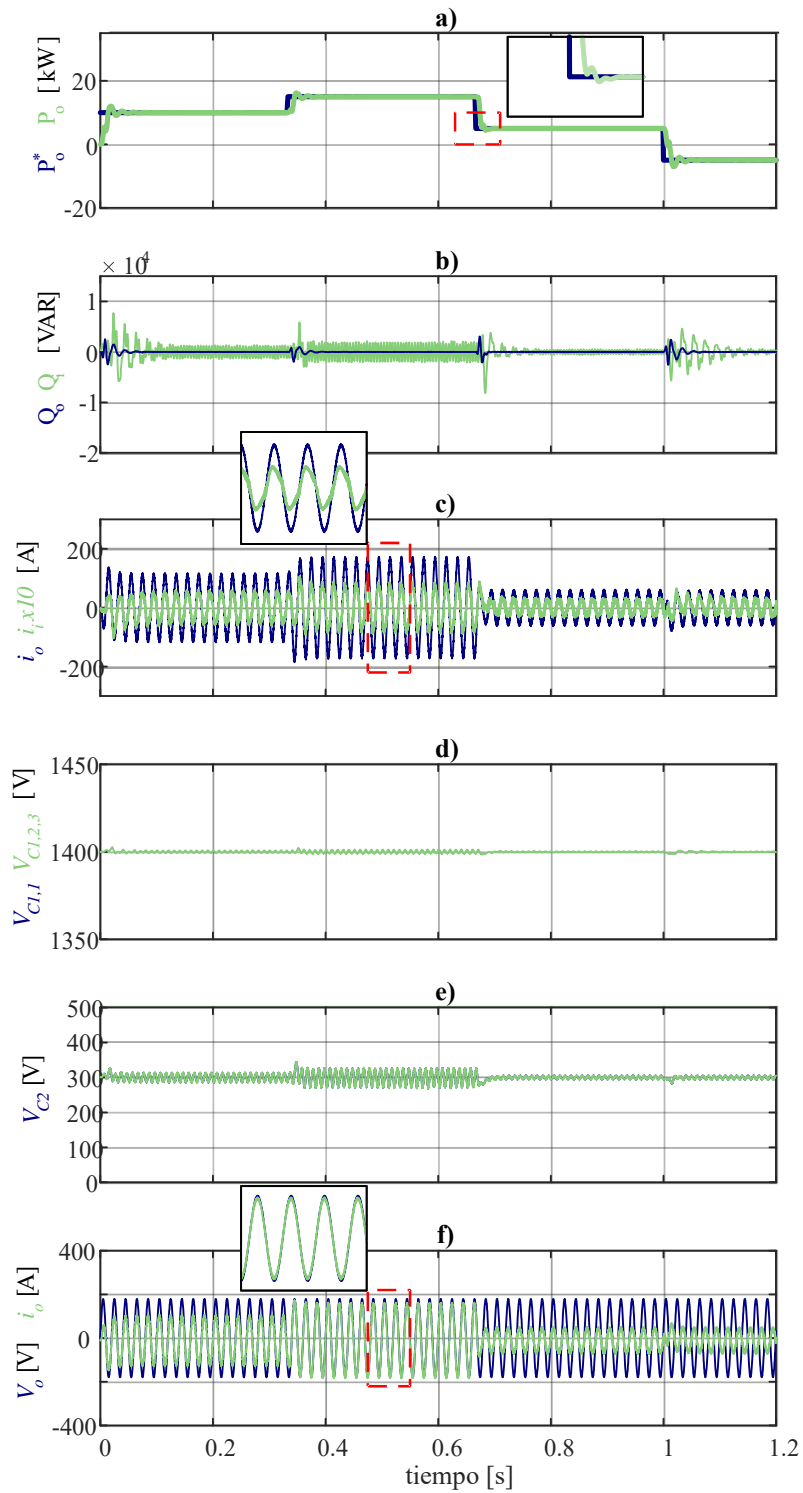


Figura 2.17. Resultados de simulación Caso I.

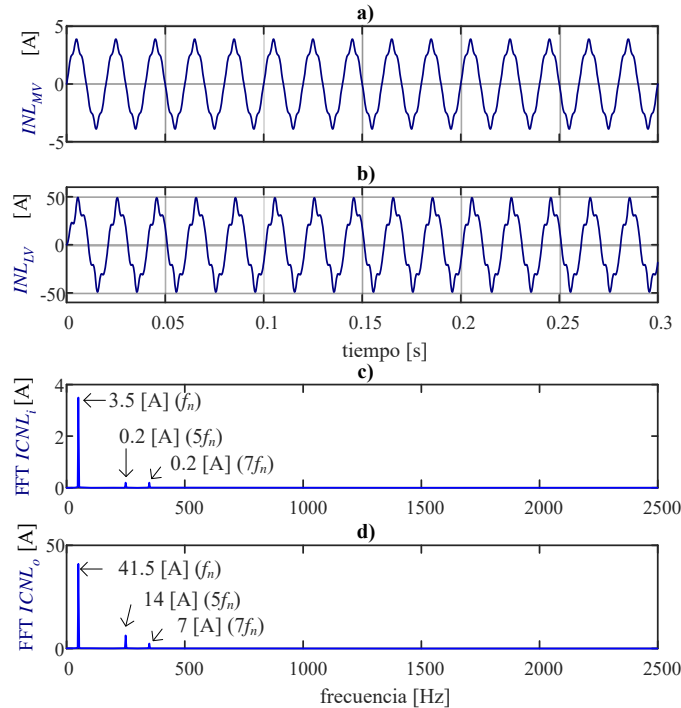


Figura 2.18. Corrientes no lineales de PCC_i y PCC_o .

2.7.2. Conexión de múltiples fuentes de generación

La Figura 2.20 muestra un arreglo de conexión con entrada en paralelo el cual sirve para la interconexión de múltiples fuentes de CA. Dicho esquema puede ser implementado para el acoplamiento de generación DER, donde no es necesario que las fuentes se encuentren sincronizadas entre ellas o que posean niveles de tensión similares.

Se tiene la ventaja en comparación con la Figura I.8 b) de que solamente es necesario un núcleo magnético para lograr la incorporación de los convertidores de entrada.

2.7.2.1. Evaluación con múltiples fuentes de generación

Con el fin de evaluar el desempeño de la configuración SST para el acoplamiento de fuentes de generación se propone realizar una simulación. Se consideran tres fuentes de CA operando a distintos niveles de tensión, donde la tensión V_{i1} se considera la red eléctrica. Los parámetros de simulación se presentan en la Tabla 2.3.

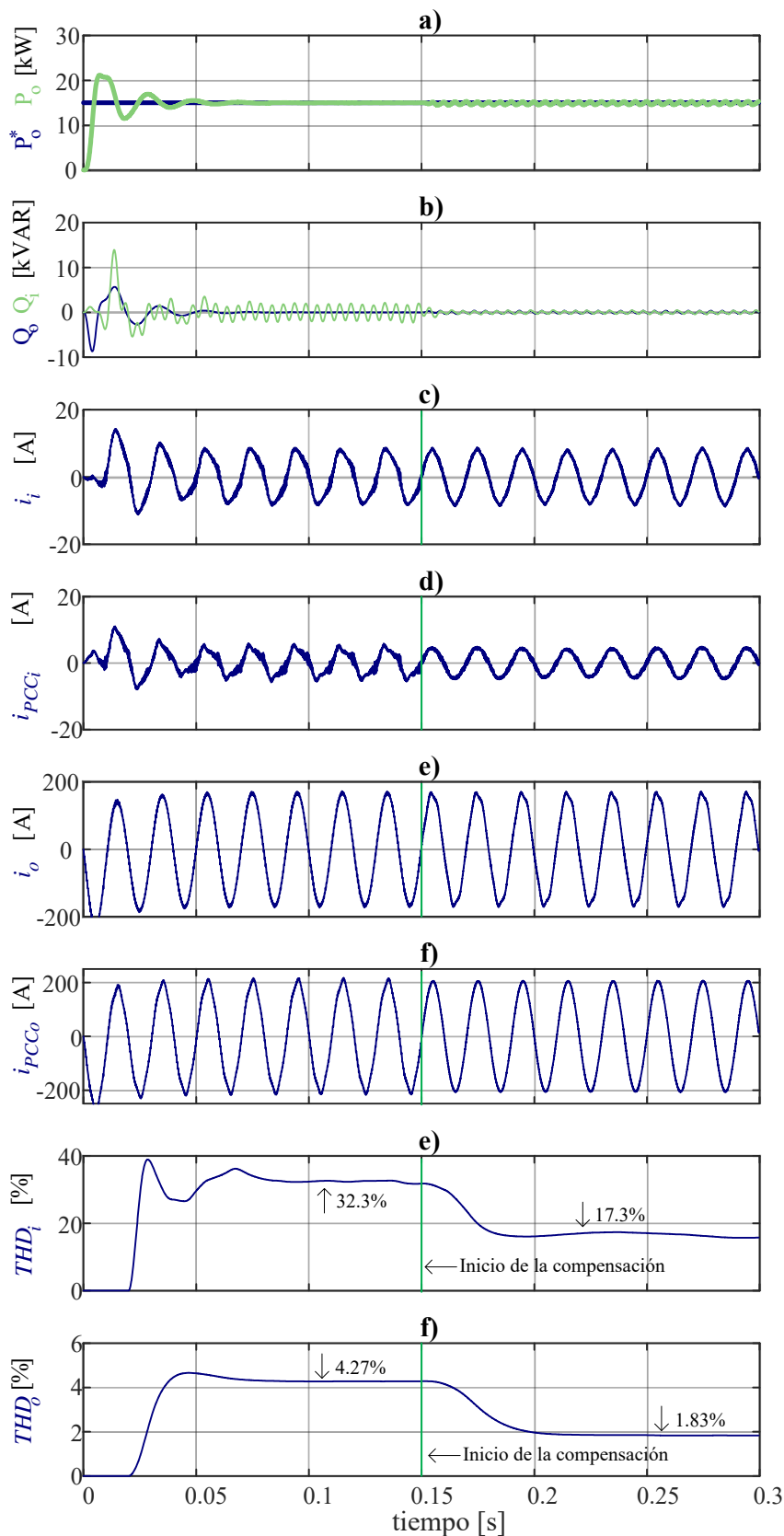


Figura 2.19. Resultados de simulación Caso II.

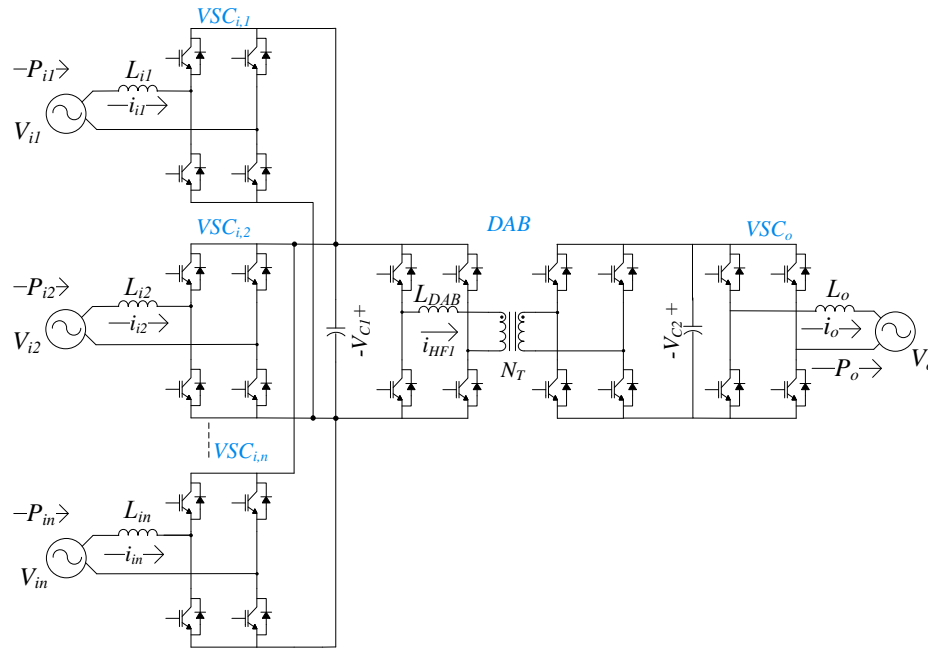


Figura 2.20. Esquema de conexión para múltiples fuentes de CA.

Tabla 2.3. Parámetros del convertidor.

Parámetro	Símbolo	Valor	Unidades
Capacidad del convertidor	S_c	15	kVA
Tensión de entrada	V_{i1}	127	V
Frecuencia de V_{i1}	f_{vi1}	50	Hz
Tensión de entrada	V_{i2}	135.7	V
Frecuencia de V_{i2}	f_{vi1}	50	Hz
Desfase de V_{i2} con V_{i1}	θ_{vi2}	0.5236	Rad
Tensión de entrada	V_{i3}	170	V
Frecuencia de V_{i1}	f_{vi3}	60	Hz
Tensión de salida	V_o	127	V
Tensión de CD	V_{C1}	600	V
Tensión de CD	V_{C2}	300	V
Inductor de entrada	L_{i1}	5	mH
Inductor de entrada	L_{i2}	3	mH
Inductor de entrada	L_{i3}	2.5	mH
Inductor de salida	L_o	5	mH
Inductor del DAB	L_{DAB}	75	μ H
Condensador del bus	C_1	6800 (total)	μ F
Condensador del bus	C_2	980	μ F
Frecuencia de conmutación DAB	f_{SDAB}	25	kHz

Para la simulación se considera que las fuentes V_{i2} y V_{i3} poseen generación variable en el tiempo. Se pide al control mantener la potencia de salida en la referencia $P_o^* = [3, 10]$ kW, en los tiempos $t = [0, 0.05]$ s. Se demanda al control de $VSC_{i,1}$ que suministre o absorba la potencia necesaria de V_{i1} para garantizar la potencia de salida.

El control para $VSC_{i,1}$, DAB y VSC_o posee la estructura del control propuesto en la Figura 2.7. Para los módulos $VSC_{i,2}$ y $VSC_{i,3}$ se implementa un control de potencia con una estructura idéntica al control de VSC_o de la Figura 2.7.

Los resultados de simulación se muestran en la Figura 2.21. En la Figura 2.21 a) se presentan las potencias de entrada para cada una de las fuentes de CA; se observa que hasta $t = 0.3$ s la red provee energía para garantizar la potencia de salida. Posteriormente, cuando las fuentes V_{i2} y V_{i3} tienen la capacidad de mantener la potencia de salida, el esquema de control de $VSC_{i,1}$ hace que la red eléctrica absorba el excedente con el fin de mantener el equilibrio de potencias entre las etapas de conversión.

La Figura 2.21 b) presenta el seguimiento de la referencia en potencia activa a la salida, se observa que la topología sigue apropiadamente a la referencia en todo momento teniendo un comportamiento suave. En las Figuras 2.21 c), d) y e), se muestran las tensiones de entrada V_{i1} , V_{i2} y V_{i3} . Por otro lado en las Figuras 2.21 f), g), y h) se presentan las corrientes que aportan cada una de las fuentes de entrada de la topología respectivamente. Por último en la Figura 2.21 se indican las tensiones en los buses de CD, donde en ambos casos se logra la regulación de la tensión en la referencia indicada.

2.8. Discusión

Como se pudo observar el control por desacoplo permite la estructuración de diversos arreglos, teniendo la ventaja de que los esquemas de control por etapa no necesitan compartir información entre ellos para realizar sus tareas de control asignadas. Esto se debe al desacoplo causado mediante el dimensionamiento de los elementos pasivos por cada etapa, y a la correcta

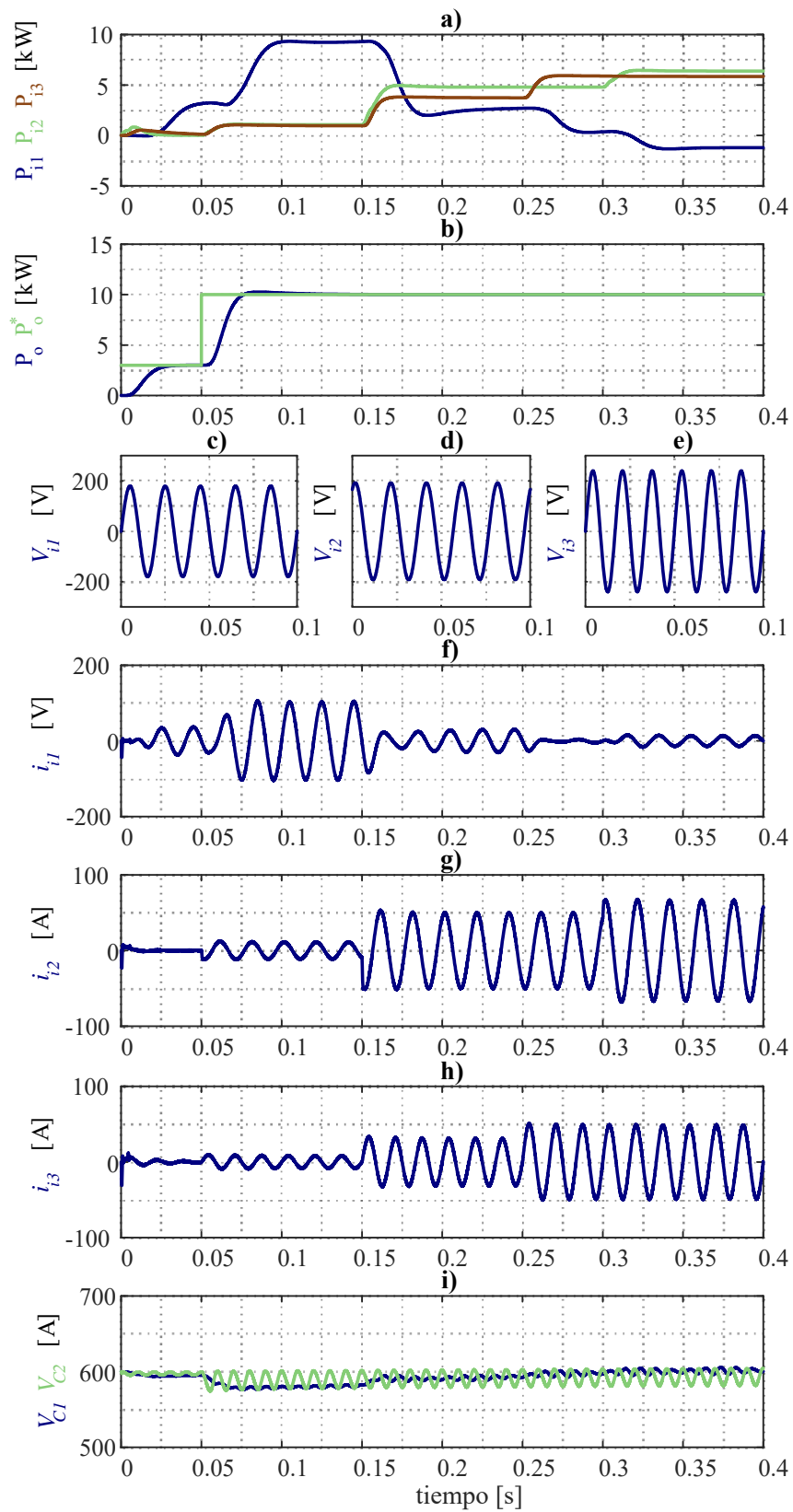


Figura 2.21. Resultados de simulación.

sintonización de los anchos de banda de los controladores. Esta característica es de interés debido a la capacidad de incrementar el número de celdas del arreglo, manteniendo la estabilidad durante la operación.

Sin embargo, uno de los inconvenientes de la operación radica en el esquema de conexión monofásica, el cual presenta la generación del armónico en segundo orden, siendo necesario el uso de estrategias de control más avanzadas para conseguir los objetivos de control.

Por otro lado, esquemas de operación en mayores niveles de potencia se usan preferentemente en conexión trifásica, la cual además de incrementar la capacidad de manejo de potencia del SST, elimina de forma natural la componente de segundo orden, haciendo que el esquema de control del DAB se simplifique.

CONTROL Y EVALUACIÓN DEL CONVERTIDOR CA/CD/CA EN UN ESQUEMA TRIFÁSICO

En el Capítulo 2 se abordó la problemática de la generación de un armónico que se presenta al doble de la frecuencia de red [68]. Dicho armónico se encuentra directamente ligado a la operación de los convertidores *VSC* y el nivel de potencia demandado a la topología, asociando problemas para el esquema de control del convertidor *DAB*. Así mismo incrementa la potencia aparente del convertidor, aumenta el rizo en tensión de los buses de *CD* intermedios y afecta la eficiencia global del sistema [66]. Por lo tanto es necesario el uso de estrategias de control más sofisticadas para el control del convertidor *DAB*, o en su defecto, el incremento en el valor de capacitancia de los condensadores C_1 y C_2 .

Debido a éstas y otras limitaciones propias de potencia en el esquema *SST* monofásico, está limitado en aplicaciones de altos niveles en potencia. Una solución viable para la mitigación de éste armónico se presenta en la operación trifásica de la configuración *SST*, donde la componente de segundo orden sigue presente en cada rama del convertidor. Sin embargo, el efecto global debido al desfase de $\frac{2\pi}{3}$ radianes entre las fases, genera la cancelación de la componente bajo condiciones balanceadas.

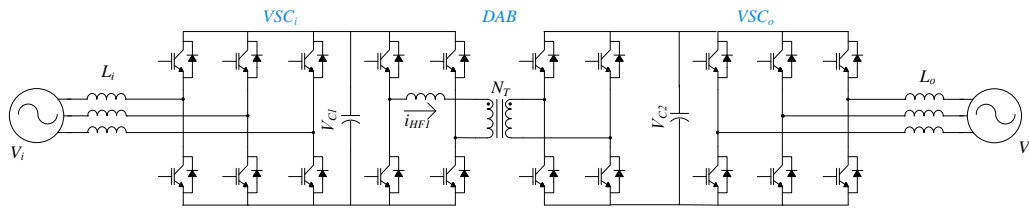


Figura 3.1. Convertidor SST trifásico

La operación en un esquema trifásico para el caso particular de los VSC presenta ventajas, entre las cuales destacan:

La reducción del valor de condensadores de enlace debido al incremento de la frecuencia operación del rectificador.

El incremento en la capacidad de manejo de potencia debido a que la potencia entregada a la salida se obtiene con la contribución de cada fase.

El incremento en la eficiencia global del sistema, asociado a la reducción de la corriente por rama [79], reduciendo las pérdidas de conducción.

Por lo anterior es de particular interés la aplicación del convertidor de estudio en un esquema trifásico. La Figura 3.1, presenta el esquema trifásico del SST; al igual que en el esquema monofásico, la configuración opera en tres etapas de conversión: CA/CD, CD/CD y CD/CA.

3.1. Principio de operación

El principio de operación del esquema trifásico tiene similitud con la operación de la topología SST monofásica presentada en el Capítulo 1. La transferencia de potencia sigue operando en tres etapas; sin embargo, el esquema de modulación de los convertidores VSC se modifica para la operación trifásica. El esquema se muestra en la Figura 3.2, donde ahora se hace uso de una sola señal triangular la cual se compara con cada una de las moduladoras (u_a , u_b y u_c). El resultado de cada comparación controla el interruptor superior de cada rama y el inferior

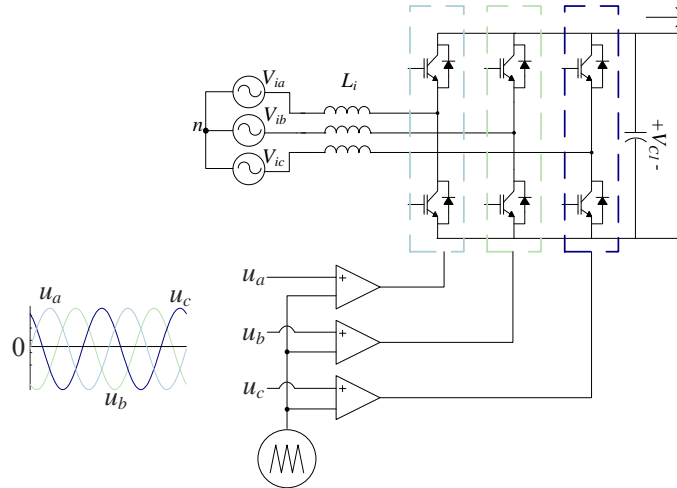


Figura 3.2. Esquema de modulación VSC trifásico.

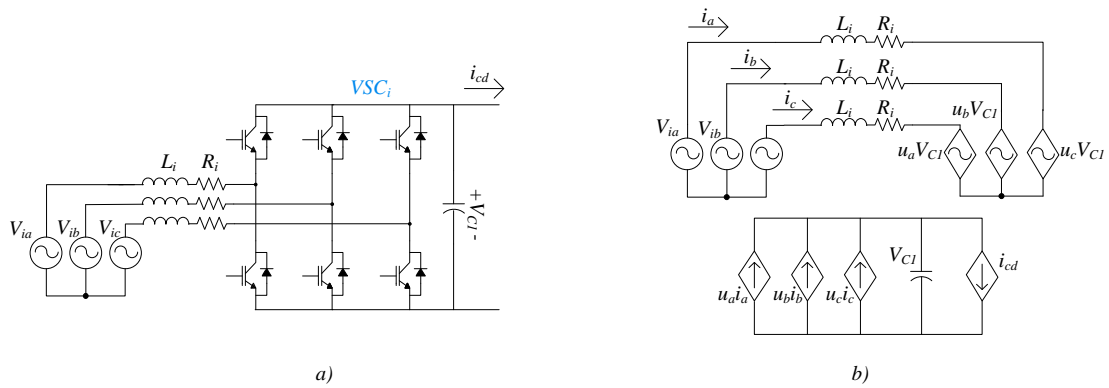


Figura 3.3. a) Esquema del convertidor VSC_i . b) Modelo promedio del convertidor.

como su complemento.

3.2. Modelo matemático

Considerando el esquema de la Figura 3.1, se aprecia que el modelo matemático para la etapa intermedia CD/CD no presenta cambios; sin embargo, para los convertidores VSC_i y VSC_o el modelo se transforma en un esquema trifásico, cuyo circuito equivalente a frecuencia fundamental para VSC_i se presenta en la Figura 3.3.

Al igual que en el esquema monofásico el circuito equivalente se basa en la componente fundamental de las señales de conmutación [80] y se llega a:

$$L_i \frac{di_a}{dt} = -R_i i_a + V_{ia} - u_a V_{C1}, \quad (3.1)$$

$$L_i \frac{di_b}{dt} = -R_i i_b + V_{ib} - u_b V_{C1}, \quad (3.2)$$

$$L_i \frac{di_c}{dt} = -R_i i_c + V_{ic} - u_c V_{C1}, \quad (3.3)$$

$$C_1 \frac{dV_{C1}}{dt} = \frac{1}{2} [u_a i_a + u_b i_b + u_c i_c] - i_{cd}. \quad (3.4)$$

3.2.1. Modelo matemático en $dq0$

El análisis para obtener la representación del modelo en $dq0$ es similar al caso monofásico; sin embargo, no es necesario realizar el desfase de las señales, debido a que el marco de referencia ortogonal se genera de forma natural en el sistema trifásico. La transformación del sistema abc a $dq0$ se define como:

$$\begin{bmatrix} x_d \\ x_q \\ x_0 \end{bmatrix} = \mathbf{T} \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix}, \quad (3.5)$$

donde \mathbf{T} es la matriz de transformación (3.6), la cual mapea los valores de las señales conservando el valor pico, y está dada por:

$$\mathbf{T} = \frac{2}{3} \begin{bmatrix} \text{sen}(\omega t) & \text{sen}(\omega t - \phi) & \text{sen}(\omega t + \phi) \\ \text{cos}(\omega t) & \text{cos}(\omega t - \phi) & \text{cos}(\omega t + \phi) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix}. \quad (3.6)$$

Aplicando la transformación $dq0$ detallada en el Apéndice A para VSC_i , resulta en:

$$L_i \frac{di_i^d}{dt} = -R_i i_i^d + L_i \omega i_i^q + V_i^d - \frac{1}{2} u_i^d V_{C1}, \quad (3.7)$$

$$L_i \frac{di_i^q}{dt} = -R_i i_i^q - L_i \omega i_i^d + V_i^q - \frac{1}{2} u_i^q V_{C1}, \quad (3.8)$$

$$C_1 \frac{dV_{C1}}{dt} = \frac{1}{2} \left[u_i^d i_i^d + u_i^q i_i^q \right] - i_{cd}. \quad (3.9)$$

Cabe mencionar que la obtención del modelo matemático de VSC_o , se consigue al intercambiar los subíndices i por o en las ecuaciones (A.34-A.36). Dichos modelos son empleados para la derivación del esquema de control y la sintonización del mismo.

3.3. Dimensionamiento de los elementos pasivos

Uno de los puntos más importantes en la operación del convertidor es el dimensionamiento de sus elementos pasivos. A continuación se describe de manera general su dimensionamiento.

Una de las ventajas de la operación del esquema SST trifásico es el incremento en la capacidad de manejo de potencia del convertidor; además, el condensador empleado reduce su tamaño en comparación con la topología monofásica. La selección apropiada de dicho elemento es necesaria para desacoplar las etapas de conversión.

El análisis para el cálculo del condensador se detalla en [81]:

$$C_1 \geq \frac{S}{2\omega V_{C1} \Delta V_{C1}}, \quad (3.10)$$

donde T_s corresponde al periodo correspondiente a la frecuencia de conmutación de VSC_i , y S es la potencia total aparente del convertidor, y ΔV_{C1} es el rizo máximo permitido de la tensión de CD V_{C1} .

El inductor opera un filtro de enlace en el acoplamiento del convertidor con la red

eléctrica, el procedimiento para su dimensionamiento se detalla en [82] y el valor está dado por:

$$L_i = \frac{V_{C1}}{2\pi f_{sw}\Delta I_i}. \quad (3.11)$$

Una parte fundamental para lograr la interconexión del SST a la red es el cumplimiento de los códigos de red. Una condición específica ocurre en convertidores operando a niveles más elevados en potencia, donde las frecuencias de conmutación no son altas y se necesita una impedancia de acoplamiento mayor con el fin de reducir los armónicos de corriente asociados a la conmutación.

Sin embargo, el acoplamiento a través de inductores (filtro L) asocia elementos de gran volumen y peso, teniendo mayores niveles de pérdidas debido a sus resistencias asociadas. El uso de un filtro L de acoplamiento en niveles más elevados de potencia deja de ser una alternativa adecuada [83, 84], siendo necesario el uso de filtros de mayor orden pero con elementos pasivos reducidos.

Una alternativa son los filtros LC y LCL, y se prefiere estos últimos debido a su mejor desempeño con una reducción notoria en sus elementos pasivos.

3.3.1. Filtro LCL

El filtro LCL es de particular interés para su aplicación en convertidores VSC interconectados a la red debido a su mejor desempeño ante perturbaciones en la red, así como la posibilidad de operar a frecuencias más bajas en comparación con los filtros L y LC [84]; sin embargo, existe una complejidad en la sintonización, debido a las frecuencias de resonancia del filtro.

El diseño del filtro LCL para delimitar armónicos de corrientes no es un tema trivial, debido a que no existe una metodología unificada para el cálculo de los elementos pasivos del mismo. Dentro de la literatura especializada se han reportado diversos métodos, dentro de los cuales los más comunes están basados en optimización [85]; donde el enfoque para el diseño se realiza con el fin de minimizar la variable deseada como la THD de entrada, corrientes armónicas, potencia construida, entre otros.

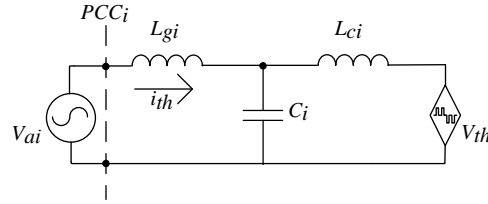


Figura 3.4. Circuito equivalente por fase con filtro LCL.

Diversos trabajos se basan en conservar la estabilidad de la red buscando que la operación del filtro no comprometa la operación del sistema eléctrico [86], otros esquemas se basan en diseños iterativos [83, 87] donde se busca obtener una THD en tensión reducida. Sin embargo, en la mayoría de los casos el diseño se realiza para un nivel de potencia específico. Por otro lado, un factor importante que debe considerarse en el diseño del filtro es la impedancia de la red (Z_{sc}), debido a que puede afectar la estabilidad del sistema.

Como primera aproximación se presenta el diseño del filtro sin considerar la impedancia de red, con el objetivo de mostrar el impacto de no considerar dicho elemento dentro del diseño.

La Figura 3.4, presenta el circuito equivalente de la fase a del VSC_i con la conexión a la red, donde la tensión conmutada del convertidor se representa por la variable V_{th} .

El análisis en estado estacionario la función de transferencia está dada por:

$$G(s) = \frac{i_{th}(s)}{V_{th}(s)} = \frac{1}{s^3 C_i L_{gi} L_{ci} + s(L_{gi} + L_{ci})}. \quad (3.12)$$

La entrada se encuentra dada por la tensión conmutada $V_{th}(s)$ y la salida es la corriente i_{th} la cual se mapea en el punto de conexión común PCC_i . El procedimiento de diseño se presenta para el dimensionamiento por fase para el convertidor VSC_i ; la metodología es la misma para el convertidor de salida. El diseño comienza con el dimensionamiento del inductor de entrada L_{ci} [88]:

$$L_{ci} \geq \frac{V_{C1}^*}{24 f_{sw} \Delta_i}, \quad (3.13)$$

donde f_{sw} corresponde a la frecuencia de conmutación de VSC_i , Δ_i es el máximo rizo en corriente deseado y V_{C1}^* es la tensión del bus de CD, cuyo valor mínimo necesario para la operación

de la topología trifásica dada por:

$$V_{C1,min} \geq \sqrt{6}V_{i,o(RMS)}. \quad (3.14)$$

Considerando (3.12), existen dos frecuencias de resonancia dadas por:

$$f_1 = \frac{1}{2\pi\sqrt{L_{gi}C_i}}, \quad (3.15)$$

$$f_2 = \frac{1}{2\pi}\sqrt{\frac{L_{ci} + L_{gi}}{L_{ci}L_{gi}C_i}}. \quad (3.16)$$

La frecuencia de resonancia f_1 se presenta del convertidor hacia la red, y f_2 se presenta desde la red hacia el convertidor. Si VSC_i sintetiza un armónico en tensión cercano a f_1 entonces se presentará una sobre corriente en el lado de la red, ocurriendo lo mismo desde la red hacia el convertidor para f_2 . Para el diseño se propone que $f_2 > f_1$ tal que:

$$f_2 = f_1 + \Delta_f. \quad (3.17)$$

Se propone que $\Delta_f < \frac{f_{sw}}{10}$ Hz, con el fin de tomar en cuenta el rango en que la frecuencia puede variar de acuerdo a variaciones paramétricas, y que además (3.17) se localice entre:

$$f_1 \in \left(\frac{f_{sw}}{2} - \delta_f, \frac{f_{sw}}{2} + \delta_f \right). \quad (3.18)$$

De (3.15), el valor del condensador del filtro está dado por:

$$C_i = \frac{1}{4f_1^2\pi^2L_{gi}}. \quad (3.19)$$

Substituyendo (3.19) en (3.16) resulta en:

$$\left(\frac{f_2}{f_1} \right)^2 = \frac{L_{ci} + L_{gi}}{L_{ci}}. \quad (3.20)$$

Reescribiendo (3.20):

$$L_{gi} = \left(\frac{f_2^2}{f_1^2} - 1 \right) L_{ci}. \quad (3.21)$$

Finalmente con el conocimiento del valor de L_{ci} y L_{gi} ((3.13) y (3.21)), es posible calcular el valor C_i con (3.19).

Tabla 3.1. Parámetros de simulación.

Parámetro	Símbolo	Valor	Unidades
Potencia nominal	P_n	10	kVA
Tensión de entrada 3 ϕ	V_i	127	V
Frecuencia de conmutación	f_{sw}	6.05	kHz
Frecuencia de red	f_{red}	50	Hz
Tensión de CD	V_{C1}	600	V

3.3.2. Ejemplo de diseño y comparación con filtro L

Para evaluar la metodología de diseño y comparar su desempeño con respecto al filtro L convencional, se presentan dos simulaciones en lazo abierto. Se considera únicamente el convertidor de VSC_i con una carga resistiva (R_L) que representa la potencia demandada en la transferencia de potencia, la cual se conecta en paralelo con el condensador C_1 . La primera simulación (Caso I) corresponde al convertidor operando con el filtro LCL con la metodología presentada; en el Caso II se considera el acoplamiento solo con un filtro L. Los parámetros de simulación se presentan en la Tabla 3.1.

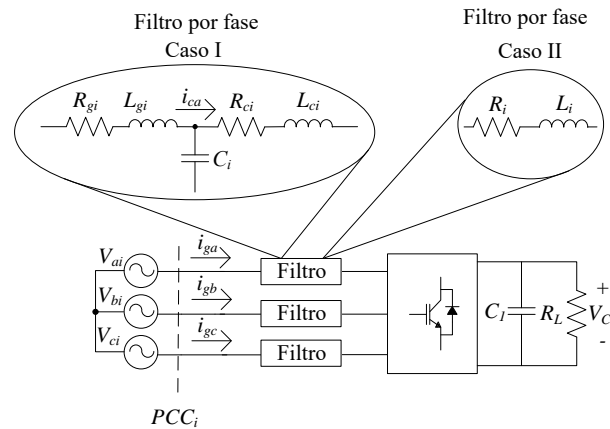


Figura 3.5. Esquema de simulación.

Considerando $f_{sw} = 6050$ Hz, $\delta = 25$, (3.18) se propone un valor $\Delta_f = 100$ Hz (3.17) y se tiene:

$$[f_1, f_2] = [3000, 3100] \text{ Hz.} \quad (3.22)$$

El inductor L_{ci} se calcula de (3.13), considerando un valor de rizo en corriente a potencia nominal $\Delta_i = 7\%$, resultando en $L_{ci} \geq 2.1$ mH. Para L_g el valor está dado por:

$$L_{gi} = L_{ci} \left(\frac{f_2^2}{f_1^2} - 1 \right) = 142.3 \mu\text{H}. \quad (3.23)$$

Partiendo de (3.23) el valor del condensador C_i se obtiene de (3.15):

$$C_i = \frac{1}{4\pi^2 f_1^2 L_g} = 19.77 \mu\text{F}. \quad (3.24)$$

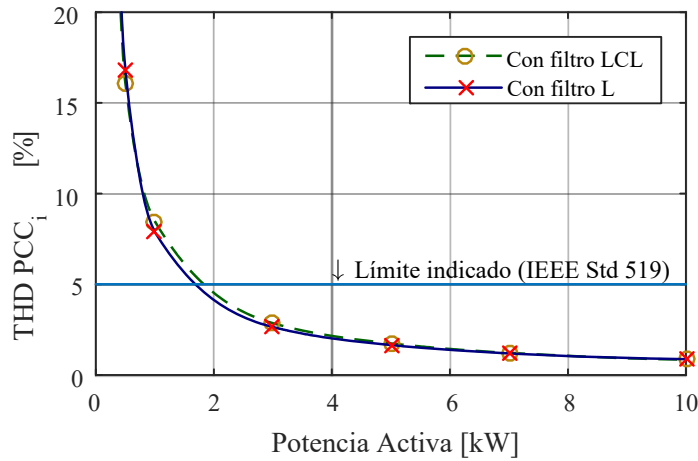
Una de las ventajas que posee el uso del filtro LCL contra el filtro L es la reducción en la potencia construida Q_{Cp} de los inductores, la cual asocia la energía procesada por el filtro. Dicho valor se relaciona directamente con la corriente nominal que circula a través del inductor, siendo proporcional al volumen físico del mismo. En términos generales para valores de tensión y corrientes sinusoidales la potencia construida total trifásica Q_{Cp} está dada por:

$$Q_{Cp} = 3L\omega I_{rms}^2, \quad (3.25)$$

donde L indica el valor del inductor, ω es la frecuencia angular de la red e I_{rms} es el valor eficaz de la corriente por fase que circula en el inductor.

Con el fin de tener un indicador para medir el desempeño del filtro, se realiza la extracción de las componentes armónicas de la corriente en el PCC_i ; y se estima la THD a través del estándar IEEE 19-2014 [89]. El valor del inductor del filtro L se estima de acuerdo a [82] teniendo $L_i = 7.5$ mH.

La Figura 3.6 muestra la THD_i a la entrada del PCC_i contra la transferencia de potencia activa. En ambos casos se realiza interpolación cúbica hermitiana (PCHIP, por sus siglas en inglés) debido a su mejor desempeño; teniendo una $THD_i = 0.85\%$ para el filtro LCL y una $THD_i = 0.86\%$ para el filtro a su potencia nominal de 10 kW, lo cual se encuentra dentro de los valores indicados en [89]. Sin embargo, en el caso del filtro L la potencia construida de un inductor ($Q_{Cp} = 4869$ VA) es más elevada que el valor total de la potencia construida de ambos inductores del filtro LCL ($Q_{Cp} = 1456$ VA). Aunado a esto se tiene el beneficio de que al ser elementos de valores reducidos poseen resistencias asociadas menores, logrando un incremento en la eficiencia global del sistema.

Figura 3.6. THD en corriente del PCC_i .

Con el fin de corroborar el desempeño del filtro en la mitigación armónica, se realiza el estudio de la ganancia del mismo con el fin de comparar los valores teóricos de los armónicos de la corriente del PCC_i contra los obtenidos mediante simulación. Partiendo de la función (3.12) se tiene:

$$G(j\omega) = \frac{1}{(j\omega)^3 L_{gi} L_{ci} C_i + j\omega(L_{ci} + L_{gi})}, \quad (3.26)$$

donde la ganancia de (3.26) es:

$$|G(j\omega)| = \frac{K_f}{\left| \frac{j\omega}{\omega_1} + \left(\frac{j\omega}{\omega_2} \right)^3 \right|}, \quad (3.27)$$

$$|G(\omega)| = \frac{K_f}{\left| \frac{\omega}{\omega_1} - \left(\frac{\omega}{\omega_2} \right)^3 \right|}, \quad (3.28)$$

con $\omega_1 = \frac{1}{L_{ci} + L_{gi}}$, $\omega_2 = \frac{1}{(L_{ci} L_{gi} C_i)^{\frac{1}{3}}}$, y K_f es el término agregado por la ganancia correspondiente a la conexión trifásica $K_f = \frac{1}{\sqrt{3}}$. La Tabla 3.2 presenta la comparación de los datos obtenidos, donde se observa que la máxima desviación es de 1.2% respecto a los datos medidos en la simulación y los calculados.

Tabla 3.2. Armónicos en corriente del PCC_i .

Armónico	Frec. [Hz]	Esperado [A]	Estimado [A]	Error [%]
119	5950	0.2410	0.2401	0.41
123	6150	0.2094	0.2078	0.76
241	12050	0.2090	0.2087	0.49
243	12150	0.0199	0.0202	1.2

3.3.3. Efecto de la impedancia de red

El diseño presentado para el filtro LCL considera a la red como un bus infinito; sin embargo, en situaciones operativas dicha condición no es realista debido a que la red posee un límite finito en la potencia que puede entregar, asociando de esta manera una impedancia equivalente $(|Z_{sc}| = \sqrt{L_r^2 + R_r^2})$.

Un efecto que posee la inductancia L_r sobre el filtro LCL es el desplazamiento de las frecuencias de resonancia f_1 y f_2 , debido a la interacción del mismo en su equivalente en serie con el inductor L_{gi} , donde las frecuencias resultantes están dadas por:

$$f_1 = \frac{1}{2\pi\sqrt{(L_{gi} + L_r)C_i}}, \quad (3.29)$$

$$f_2 = \frac{1}{2\pi\sqrt{\frac{L_{ci} + (L_{gi} + L_r)}{L_{ci}(L_{gi} + L_r)}C_i}}. \quad (3.30)$$

Tomando el ejemplo de diseño presentado en la Sección 3.3.2, considerando un sistema con una potencia de corto circuito $S_{cc} = 100$ kVA y un factor $\frac{X_L}{R_r} = 5$, es posible estimar los valores de la impedancia de red resultando en:

$$L_r = 1.5 \text{ mH}, \quad (3.31)$$

$$R_r = 0.095 \Omega. \quad (3.32)$$

Las frecuencias finales de resonancia se encuentran dadas por (3.29) y (3.30) en:

$$[f_1, f_2] = [883.1, 1178.9] \text{ Hz}. \quad (3.33)$$

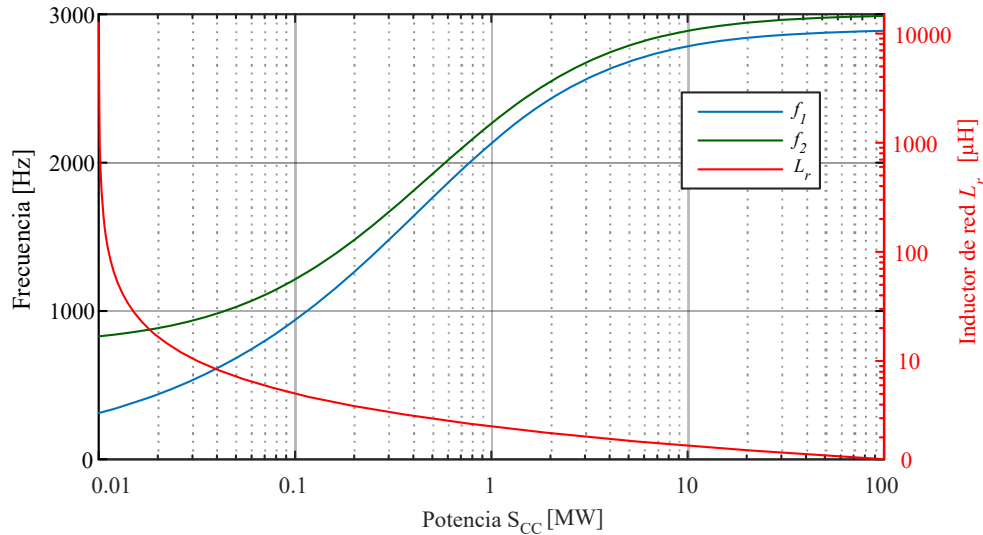


Figura 3.7. Frecuencias f_1 y f_2 contra S_{CC} .

En (3.33) se observa que los valores propuestos de resonancia tienen una desviación del 70.5% y 61.96% para las frecuencias f_1 y f_2 de (3.22) respectivamente. Es evidente que es necesario tomar en cuenta la impedancia de la red en el diseño del filtro, de otra manera las frecuencias de resonancia podrían generar problemas en la interacción con la red eléctrica. Dicho efecto se muestra en la Figura 3.7; la reducción de la potencia de corto circuito S_{CC} asocia un incremento en el inductor L_r , ocasionando que f_1 y f_2 se desplazan a menores valores, pudiendo coincidir con algún armónico característico y generando problemas de resonancia o amplificación.

3.3.4. Diseño del filtro considerando L_r

Del análisis anterior se desprende la necesidad de considerar la impedancia equivalente de la red para el análisis. Diferentes trabajos reportados [83, 90, 91] presentan metodologías de diseño; sin embargo consideran la red eléctrica como un bus infinito, lo cual no es un escenario siempre válido, particularmente cuando la potencia de corto circuito no es tan grande en comparación a la potencia nominal del convertidor.

Cabe destacar que uno de los principales efectos de la adición en serie del inductor L_r al

filtro LCL es la aparición de una cota mínima en la separación de las frecuencias de resonancia (Δ_f); si dicha separación no se cumple causa la aparición de efectos oscilatorios en las corrientes del PCC ante transitorios.

El caso crítico para el diseño surge cuando el diseño propuesto indica que $L_{gi} = 0$, para lo cual es necesario establecer la cota mínima de separación de Δ_f denominada Δ_c partiendo de (3.29 y 3.30):

$$0 = \left[\frac{f_2^2}{(f_2 - \Delta_c)^2} - 1 \right] L_{ci} - L_r, \quad (3.34)$$

$$\frac{L_r}{L_{ci}} = \left[\frac{f_2^2}{(f_2 - \Delta_c)^2} - 1 \right], \quad (3.35)$$

$$\Delta_c = -\sqrt{\frac{f_2^2}{\frac{L_r}{L_{ci}} + 1}} + f_2. \quad (3.36)$$

Con el conocimiento de la separación mínima que debe existir entre las frecuencias f_1 y f_2 y la inductancia de red se calculan las componentes del filtro mediante:

$$L_{gi} = \left(\frac{f_2^2}{f_1^2} - 1 \right) L_{ci} - L_r, \quad (3.37)$$

$$C_i = \frac{1}{4f_1\pi^2(L_{gi} + L_r)}. \quad (3.38)$$

Ahora se evalúan nuevamente los valores del filtro, considerando los parámetros de la Tabla 3.1, proponiendo $f_2 = 3100$ Hz, $S_{CC} = 100$ kVA, $L_c = 2.1$ mH, $V_f = 127$ V se estima $L_r = 1.5$ mH, teniendo un valor Δ_c de:

$$\Delta_c = -\sqrt{\frac{f_2^2}{\frac{L_r}{L_{ci}} + 1}} + f_2 = 735 \text{ Hz}. \quad (3.39)$$

Partiendo de (3.39) $\Delta_f = 800$ Hz, $f_1 = 2300$ Hz, los valores calculados para L_{gi} y C_i son:

$$L_{gi} = 204 \mu\text{H}, \quad (3.40)$$

$$C_i = 2.79 \mu\text{F}. \quad (3.41)$$

Cabe destacar que tomar en cuenta la impedancia de la red durante el diseño se traduce en tener un mejor control sobre el desplazamiento de las frecuencias de resonancia f_1 y f_2 .

3.3.4.1. Variaciones paramétricas

Un factor que puede afectar dichas frecuencias es la variación paramétrica de los elementos que componen al filtro. Las cuales son inherentes a los elementos pasivos del filtro. A continuación se muestra un análisis con el fin de determinar el efecto de dichas variaciones. Se considera la variación de los elementos del filtro (L_{gi} , L_{ci} , C_i), y del inductor de red L_r . Donde la variación de L_r se encuentra comprendida dentro de las proyecciones de [92], para una red eléctrica sin re-configuraciones.

Variación para f_1

Partiendo de (3.29) es posible suponer constantes δ_g , δ_r y δ_c que modifican el valor de cada uno de los inductores y capacitor respectivamente, teniendo la variación de f_1 (f_{1v}), dada por:

$$f_{1v} = \frac{1}{2\pi\sqrt{(L_{gi}\delta_g + L_r\delta_r)C_i\delta_c}}. \quad (3.42)$$

Desarrollando se puede llegar a:

$$f_{1v}^2 = \frac{1}{4\pi^2(L_{gi}\delta_g + L_r\delta_r)C_i\delta_c}, \quad (3.43)$$

$$f_{1v}^2 = \frac{1}{4\pi^2(L_{gi}\delta_c\delta_g + L_r\delta_r\delta_c)C_i}. \quad (3.44)$$

Suponiendo una variación paramétrica factible del $\delta_m = 1 \pm 0.05$ correspondiente al 5% del valor nominal; por lo cual es posible estimar el valor máximo y mínimo de la desviación que

tendrá f_1 proponiendo que $\delta_r = \delta_c = \delta_m$, teniendo:

$$f_{1v}^2 = \frac{1}{4\pi^2(L_{gi}\delta_m^2 + L_r\delta_m^2)C_i}, \quad (3.45)$$

$$f_{1v} = \sqrt{\frac{1}{\delta_m^2}} \cdot \sqrt{\frac{1}{4\pi^2(L_{gi} + L_r)C_i}}, \quad (3.46)$$

$$f_{1v} = \underbrace{\sqrt{\frac{1}{\delta_m^2}}}_{\text{Variación}} \cdot \underbrace{\frac{1}{2\pi\sqrt{(L_{gi} + L_r)C_i}}}_{f_1}. \quad (3.47)$$

A partir de (3.47) el valor máximo y mínimo de la variación de f_{1v} (f_{1vmax} y f_{1vmin}) se presenta cuando $\delta_m = [0.95, 1.05]$ teniendo:

$$f_{1vmax} = 1.052 \cdot \frac{1}{2\pi\sqrt{(L_{gi} + L_r)C_i}}, \quad (3.48)$$

$$f_{1vmin} = 0.952 \cdot \frac{1}{\underbrace{2\pi\sqrt{(L_{gi} + L_r)C_i}}_{f_1}}. \quad (3.49)$$

La desviación de f_1 se encuentra en el rango de -4.8% y +5.2%.

Variación para f_2

Con el fin de realizar el cálculo de la desviación que posee f_2 (f_{2v}), se realizan las siguientes consideraciones: el valor del inductor $L_{gi} \ll L_r$ debido a que $f_2 > f_1$, y que posee un impacto menor en el producto desarrollado en (3.50).

$$f_2 = \frac{1}{2\pi} \sqrt{\frac{L_{ci} + (L_{gi} + L_r)}{L_{ci}(L_{gi} + L_r)C_i}}. \quad (3.50)$$

Por lo cual es posible suponer que:

$$f_2 \approx \frac{1}{2\pi} \sqrt{\frac{L_{ci} + L_r}{L_{ci}L_rC_i}}, \quad (3.51)$$

$$f_{2v} \approx \frac{1}{2\pi} \sqrt{\frac{L_{ci}\delta_l + L_r\delta_r}{L_{ci}\delta_l L_r\delta_r C_i \delta_c}}. \quad (3.52)$$

El valor máximo de (3.52) se da cuando δ_l , δ_r y δ_c poseen valores mínimos; suponiendo al igual que el caso anterior una variación del $\pm 5\%$, y $\delta_l = \delta_r = \delta_c = \delta_m =$, con $\delta_m = 0.95$ y $\delta_m = 1.05$:

$$f_{2max} \approx \sqrt{\frac{1}{0.95^2}} \cdot \underbrace{\frac{1}{2\pi} \sqrt{\frac{L_{ci} + L_r}{L_{ci} L_r C_i}}}_{f_2} = 1.052 f_2, \quad (3.53)$$

$$f_{2min} \approx \sqrt{\frac{1}{1.05^2}} \cdot \underbrace{\frac{1}{2\pi} \sqrt{\frac{L_{ci} + L_r}{L_{ci} L_r C_i}}}_{f_2} = 0.952 f_2. \quad (3.54)$$

Siendo una variación similar a la mostrada para el desplazamiento de f_1 . Con el fin de corroborar el procedimiento se realiza la variación del $\pm 5\%$ para cada uno de los parámetros L_{ci} , L_{gi} , C_i y L_r para el cálculo presentado en la Sección 3.3.4. Los resultados se muestran en la Figura 3.8, en ambos trazos el eje vertical indica la variación de las frecuencias correspondientes contra la separación entre ellas (Δ_f). Además, se indica con un punto rojo los valores nominales para las frecuencias calculadas.

La Figura 3.8 a) presenta los resultados del comportamiento de la frecuencia f_1 , las líneas horizontales denotan las cotas presentadas en (3.48) y (3.49), la variación no causa que el valor de f_1 sobrepase dichos límites. Por otro lado una área de color gris indica la separación Δ_c de (3.36); y de igual manera la variación no hace que f_1 sobrepase el valor deseado.

La Figura 3.8 b) muestra la variación de la frecuencia f_2 . De la misma manera las líneas horizontales marcan los límites calculados en (3.53) y (3.54), presentando cierta desviación debido a la simplificación presentada en (3.51). Sin embargo, el valor se mantiene dentro de los límites establecidos.

3.4. Esquema de control

Un requerimiento crítico para la operación del convertidor es que el esquema de control mantenga la estabilidad en la operación del sistema. La principal limitante en la operación del convertidor con el filtro LCL es la excitación de los puntos de resonancia.

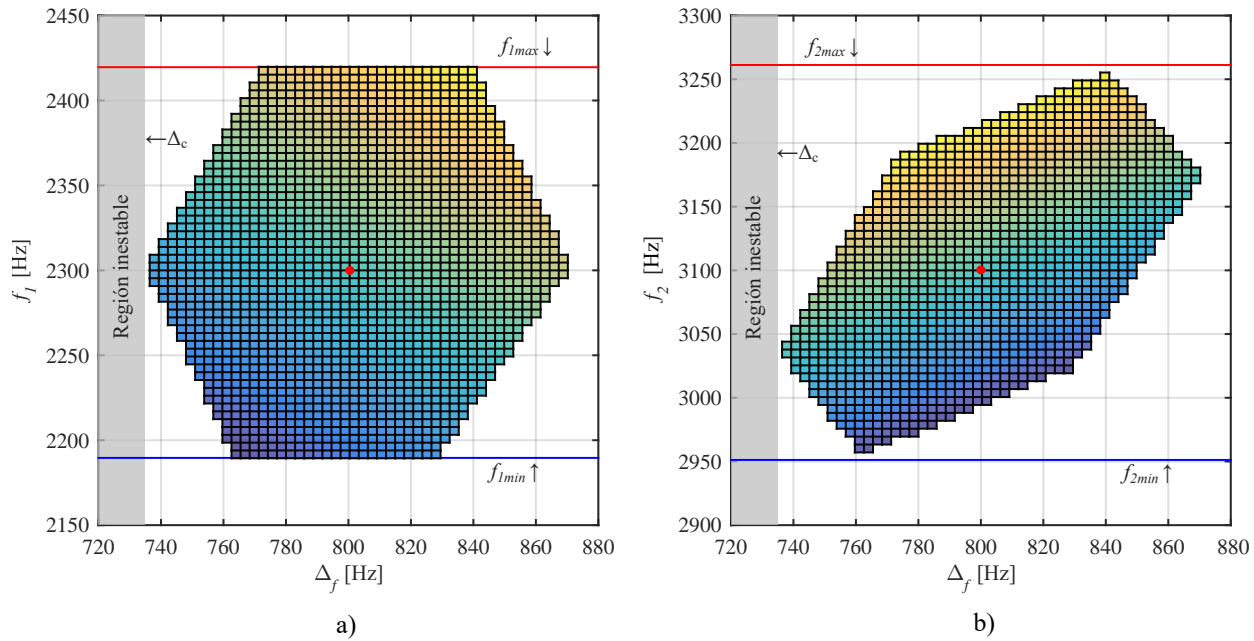


Figura 3.8. Comportamiento de las frecuencias f_1 y f_2 .

Con el fin de evitar dicha condición se han propuesto diversas estrategias de control; en la mayoría de los casos hacen uso de una gran cantidad de sensores [93–96]. Por otro lado existen estrategias que incorporan una gran cantidad de observadores que reducen el número de sensores usados [97–99]; sin embargo, la complejidad del control se incrementa y se reduce la confiabilidad, al depender de la reconstrucción de estados.

La Figura 3.9 muestra un esquema de control similar al propuesto en [100]. Para VSC_i y VSC_o se usa control en $dq0$, siendo una estructura y funcionamiento similar al esquema presentado en el Capítulo 2; y cuenta con la misma ventaja de poder alcanzar el error cero en estado estacionario. Se tiene además la posibilidad de operar en conjunto con el filtro LCL sin incrementar el número de sensores; a través de la sintonización de las ganancias de los lazos de control.

Las tareas de control principales se pueden asignar indistintamente, al igual que en el esquema monofásico; sin embargo, el convertidor debe suministrar los VAR de operación del filtro LCL. Las tareas de control asignadas a cada etapa de conversión son:

▷ Para VSC_i :

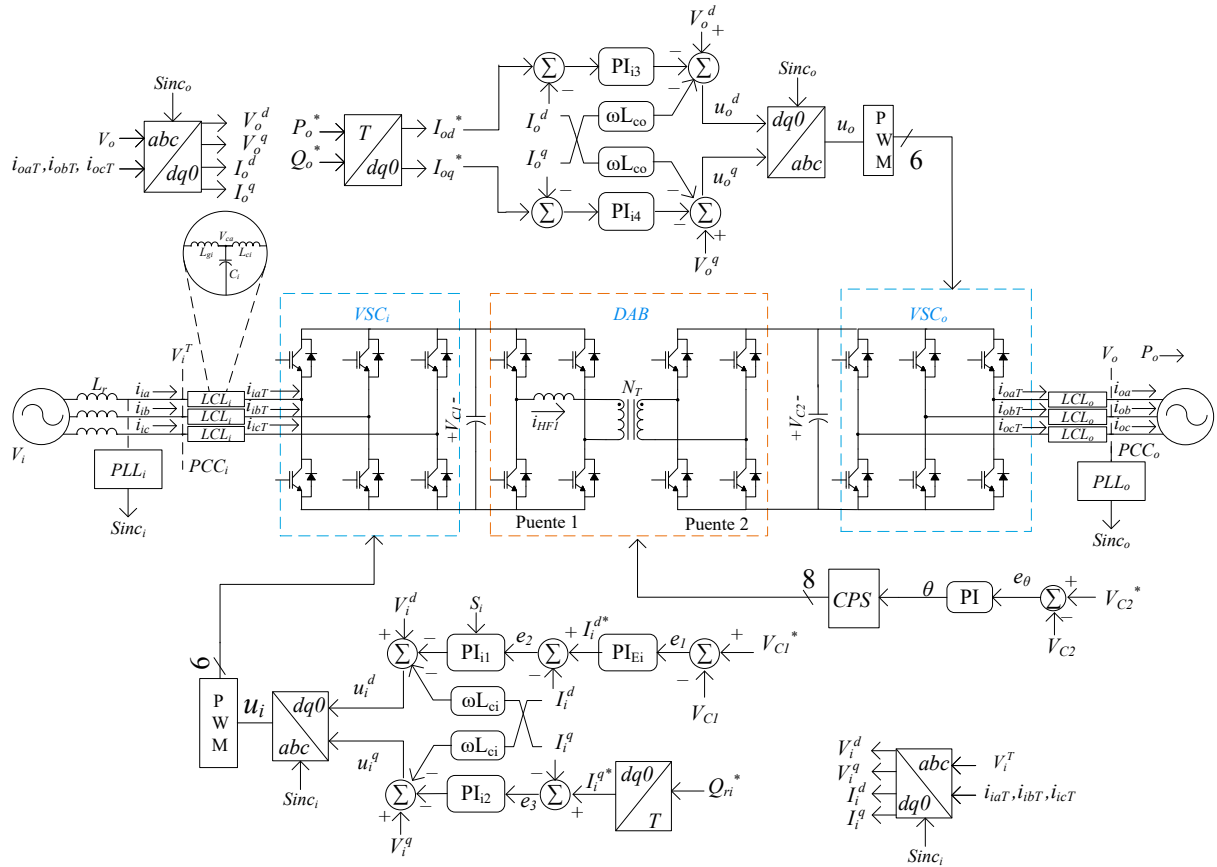


Figura 3.9. Esquema de control.

- Regulación de la tensión en el condensador C_1 .
- Compensación reactiva para V_i^T .
- Suministro de los VARs operativos para el filtro LCL_i .

▷ Para VSC_o :

- Regulación de la potencia total P_o .
- Compensación reactiva para V_o .
- Suministro de los VARs del filtro LCL_o .

▷ Para el convertidor DAB:

- Regulación de la tensión V_{C2} .

El funcionamiento del esquema es similar a la estructura monofásica presentada en el Capítulo 2. Para VSC_i el control se separa en cada una de las componentes dq , el lazo encargado de la componente directa del control u_i^d se encarga de la regulación de la tensión V_{C1} , el lazo encargado de u_i^q genera su referencia en corriente a partir de la ecuación (3.55) para los lazos internos. El control para VSC_o opera solo mediante los lazos internos y las referencias generadas mediante la ecuación (3.55) generando las variables de control u_o^d y u_o^q . Por otro lado el control del convertidor DAB genera la señal de control θ a través de la señal $e_\theta = V_{C2}^* - V_{C2}$, donde debido a la operación trifásica no existe una componente de segundo orden.

$$\mathbf{T} = \begin{bmatrix} I_{i,o}^{d*} \\ I_{i,o}^{q*} \end{bmatrix} = \frac{-2}{(V_{i,o}^d)^2 + (V_{i,o}^q)^2} \begin{bmatrix} V_{i,o}^d & V_{i,o}^q \\ V_{i,o}^q & -V_{i,o}^d \end{bmatrix} \begin{bmatrix} P_{i,o}^* \\ Q_{i,o}^* \end{bmatrix}. \quad (3.55)$$

Las referencias para la compensación reactiva de los VARs de operación del filtro LCL_i se encuentran dadas por:

$$Q_{Lci}3\phi = 3I_{rms}^2\omega_{grid}L_{ci,gi}, \quad (3.56)$$

$$Q_{C1}3\phi = -\frac{3}{2}V_p^2\omega_{grid}C_1, \quad (3.57)$$

$$Q_{r_i}^* = -\frac{(Q_{Lci}3\phi + Q_{C1}3\phi + Q_{Lgi}3\phi)}{3}. \quad (3.58)$$

donde, I_{RMS}^2 es el valor eficaz de la corriente por fase a potencia nominal. Siendo posible encontrar las referencias para el filtro LCL_o intercambiando los subíndices i por o .

3.5. Estrategia de selección de anchos de banda

Con el fin de evitar la excitación de los puntos de resonancia sin el incremento del número de sensores o la complejidad de la estrategia de control, se propone la limitación del

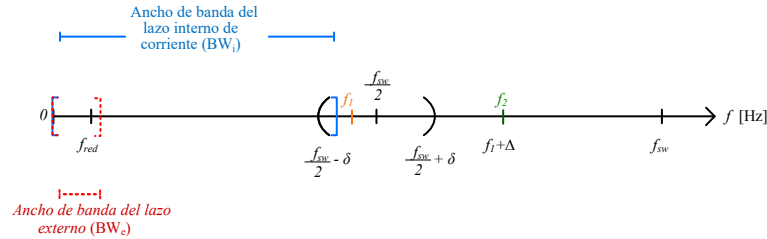


Figura 3.10. Esquema de orientación de los anchos de banda.

ancho de banda por parte del control; minimizando así las respuestas dinámicas cerca de los puntos de resonancia. Dicho comportamiento se ilustra en la Figura 3.10.

Con el conocimiento previo de las frecuencias de resonancia f_1 y f_2 , se restringe la respuesta en frecuencia de los lazos internos de corriente (BW_i) para evitar que esta tenga comportamientos en frecuencias cercanas a f_1 . Adicionalmente se hace que el ancho de banda del lazo externo de tensión (BW_e) se encuentre desacoplado del lazo interno por un factor $\frac{BW_i}{BW_e} \leq 10$, con el fin de que la dinámica del lazo externo sea vista como una constante por parte del lazo interno, con el fin de evitar acoplamiento entre ellos.

Cabe mencionar que la dinámica de las variables a controlar se encuentra en la componente directa, debido a la tarea de regulación que posee el esquema de control en $dq0$.

La Figura 3.11 presenta el diagrama de Bode de la localización de las frecuencias para el diseño del convertidor y control para el ejemplo presentado en el Caso I de la Sección 3.6, ilustrando la disposición de las frecuencias que operan en la topología y los anchos de banda de los diferentes lazos de control.

3.6. Resultados

Con el fin de comprobar la operación del convertidor y la metodología de diseño, se realiza el dimensionamiento del convertidor para su operación en tres diferentes niveles de potencia (10 kW, 100 kW y 1 MW); el diseño considera para todos los elementos inductivos un factor de calidad $Q_f = 20$ con el fin de tener los elementos resistivos asociados a estos. Los

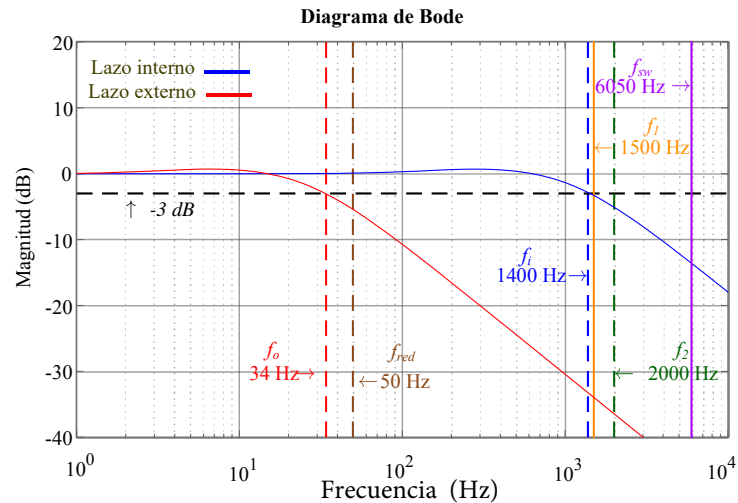


Figura 3.11. Diagrama de Bode de las frecuencias del SST.

Tabla 3.3. Parámetros de simulación.

Parámetros	Símbolo	Caso I		Caso II		Caso III	
		Valor	Unidades	Valor	Unidades	Valor	Unidades
Referencia potencia activa	P_o^*	10	kW	100	kW	1	MW
Inductor de red	L_r	1.5	mH	0.6	mH	0.05	mH
Potencia de corto circuito	S_{CC}	100	kVA	1	MVA	10	MVA
Filtro LCL	Inductor de entrada	L_{ci}	2.1 mH	0.45 mH	0.15 mH		
	VARs de compensación 3 ϕ de L_{ci}	$Q_{Lci3\phi}$	1.36 kVAR	7.30 kVAR	243 kVAR		
	Inductor de entrada	L_{gi}	0.12 mH	0.02 mH	15 μ H		
	VARs de operación 3 ϕ de L_{gi}	$Q_{Lgi3\phi}$	0.08 kVAR	0.33 kVAR	25 kVAR		
	Capacitor del LCL	C_i	6.8 μ F	33 μ F	432 μ F		
	Compensación para LCL_i	$LCLiVAR$	1.3 kVAR	5.6 kVAR	243.1 kVAR		
Frec.	Frecuencia de resonancia	f_1	1.5 kHz	1.1 kHz	875 Hz		
	Frecuencia de resonancia	f_2	2 kHz	1.7 kHz	1075 Hz		
	Ancho de banda lazo externo	f_o	34 Hz	30 Hz	25 Hz		
	Ancho de banda lazo interno	f_i	1.4 kHz	1 kHz	370 Hz		
Convertidor	Potencia aparente total	S_t	10.09 kVA	100.2 kVA	1.03 MVA		
	Condensador	C_1	1600 μ F	1850 μ F	2360 μ F		
	Inductor DAB	L_{DAB}	0.045 mH	0.015 mH	0.005 mH		
	Capacitor	C_2	980 μ F	1200 μ F	1850 μ F		
	Tensión de entrada 3 ϕ	V_i	220 V_{L-L}	440 V_{L-L}	440 V_{L-L}		
	Tensión de salida 3 ϕ	V_o	220 V_{L-L}	440 V_{L-L}	440 V_{L-L}		
	Frecuencia de conmutación para $VSC_{i,o}$	f_{sw}	6.05 kHz	6.05 kHz	2.25 kHz		
Control	Frecuencia de conmutación de DAB	f_{sDAB}	25 kHz	16.5 kHz	5 kHz		
	Tensiones de CD	$V_{CL,2}$	600 V	800 V	1000 V		
	Ganancia K_p de los lazos internos	K_{pi}	-0.02	-0.003	-0.00033		
Ganancia K_i de los lazos internos	K_{ii}	-4.11	-0.362	-0.01296			
Ganancia K_p del lazo externos	K_{pe}	1.063	1.6	0.33			
Ganancia K_i del lazo externo	K_{ie}	3.72	5.7	0.14			

parámetros calculados se presentan en la Tabla 3.3.

En todas las simulaciones se pide al esquema de control regular la potencia reactiva entorno a los 0 VAR, conservando un factor de potencia $FP = 1$ en los PCC de entrada y salida. Se considera además que el control debe seguir una referencia en potencia activa (P_o^*) igual a la

capacidad nominal de transferencia de potencia activa; en los casos II y III dicha referencia pasa por un filtro de primer orden, con el fin de evitar el incremento abrupto de las corrientes en el PCC_i .

3.6.1. Simulaciones Caso I

3.6.1.1. Caso I-A

Los resultados de simulación para el Caso I-A se presentan en la Figura 3.12, al control se le demanda seguir una referencia en potencia activa $P_o^* = 10$ kW.

La Figura 3.12 a) muestra el seguimiento de la referencia en potencia P_o^* , donde es posible apreciar que el control logra la regulación en potencia en un tiempo menor a un ciclo de red, sin tener presencia de sobretiros y alcanzando un error en estado estacionario $e_{ss} = 0$. Por otro lado en la Figura 3.12 b) muestra la regulación de potencia activa de entrada y salida en los PCC, logrando que el esquema de control mantenga la potencia reactiva regulada en 0 VAR, por lo cual se obtiene un $FP = 1$.

En la Figura 3.12 c) se presenta las tensiones en el PCC_i donde existe una oscilación la cual se prolonga por un cuarto de ciclo de red y se origina por el inicio de la operación de la topología sin condiciones iniciales en los elementos pasivos del filtro LCL_i . Una solución para evitar dicho efecto es suavizar el escalón de referencia en potencia P_o^* con el fin de evitar que el error en $t = 0$ sea equivalente al valor nominal.

La Figura 3.12 d) ilustra las corrientes de entrada en el PCC_i donde la oscilación presente en las tensiones de entrada se refleja a la corriente durante el transitorio de inicio; sin embargo, el valor en estado estacionario se alcanza casi inmediatamente al pasar dicho transitorio. En la Figura 3.12 e) presenta las tensiones de salida de la topología, se observa que tienen una forma de onda sinusoidal.

La Figura 3.12 f) muestra las corrientes de salida en el PCC_o donde se muestra una

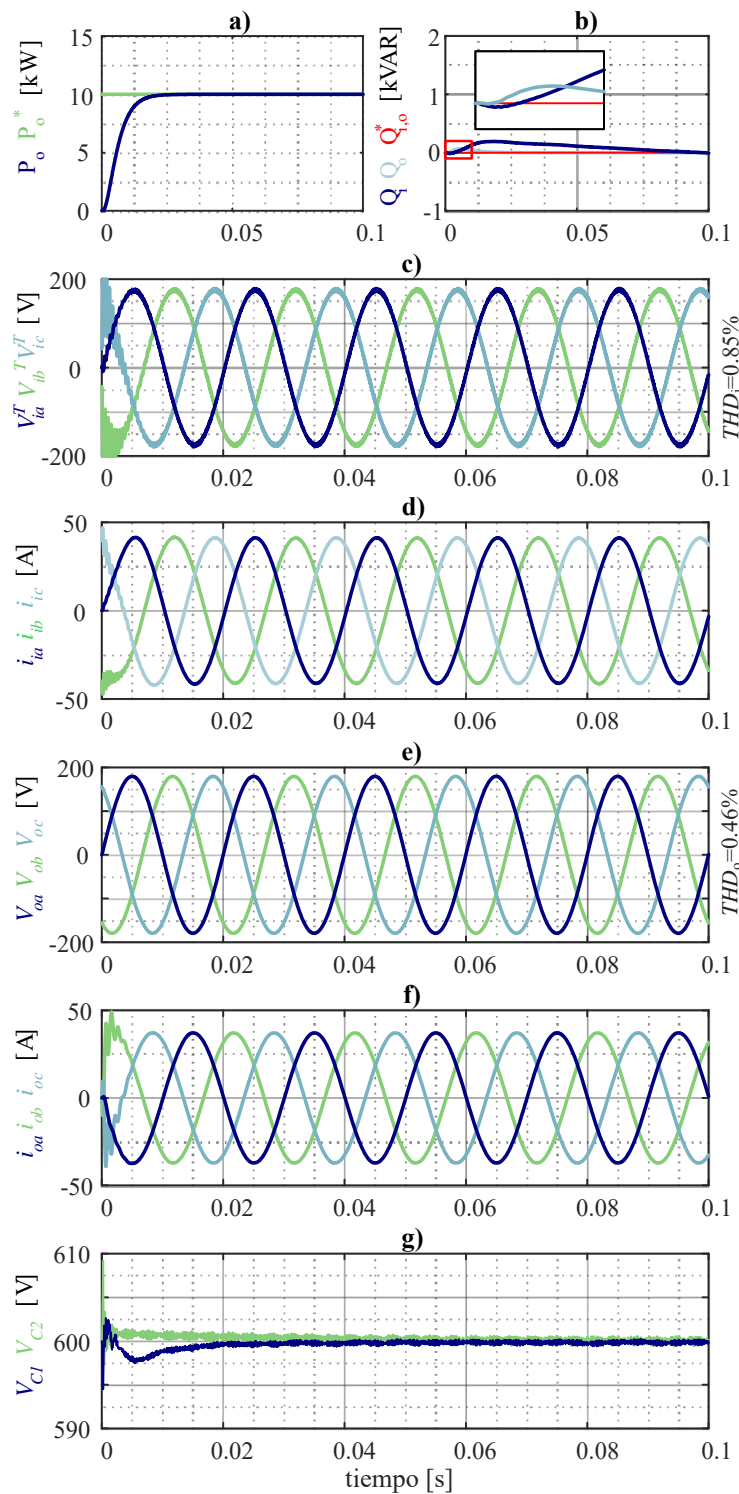


Figura 3.12. Resultados de simulación para el Caso I-A.

breve oscilación que alcanza los 50 A, debido nuevamente al arranque de operación de LCL_o sin estrategia de arranque suave. Finalmente en la Figura 3.12 g) presenta las tensiones en los condensadores C_1 y C_2 , teniendo un transitorio en tensión máximo correspondiente al 1.43 % de la capacidad nominal.

3.6.1.2. Caso I-B

Para el Caso I-B se demanda al controlador seguir una referencia en potencia activa $P_o^* = 10$ kW en todo momento, además de mantener una potencia reactiva de entrada y salida en 0 VAR.

Se propone que para $0.05 \leq t < 0.2$ s exista un cambio abrupto en la frecuencia en la red eléctrica de 50 a 52 Hz. Los resultados de la simulación se presentan en la Figura 3.13.

La Figura 3.13 a) muestra los resultados del seguimiento de potencia por parte del control. Tal como se aprecia la potencia de salida no se ve afectada ante las variaciones en frecuencia, manteniéndose el valor regulado en todo momento sin presentar sobretiros. En la Figura 3.13 b) se presenta la regulación de potencia reactiva de entrada y salida, la cual se mantiene en torno a los 0 VAR por la acción del control.

En las Figuras 3.13 c) y d) se muestran las tensiones y corrientes de entrada respectivamente, se observa que cuando la frecuencia retorna a los 50 Hz existe un sobretiro en corriente correspondiente al 7 % del valor nominal; sin embargo, se logra la regulación de la corriente en un ciclo y medio. Por otro lado en las Figuras 3.13 e) y f) presentan las tensiones y corrientes de salida, las cuales no se ven afectadas en ningún momento debido al cambio en la frecuencia de la red.

Por último en la Figura 3.13 g) se muestran las tensiones en los buses de CD, donde se presenta una variación del 2 % del valor nominal cuando la frecuencia retorna a 50 Hz en $t = 0.2$ s. Sin embargo, las tensiones se mantienen regulados entorno a las referencias indicadas.

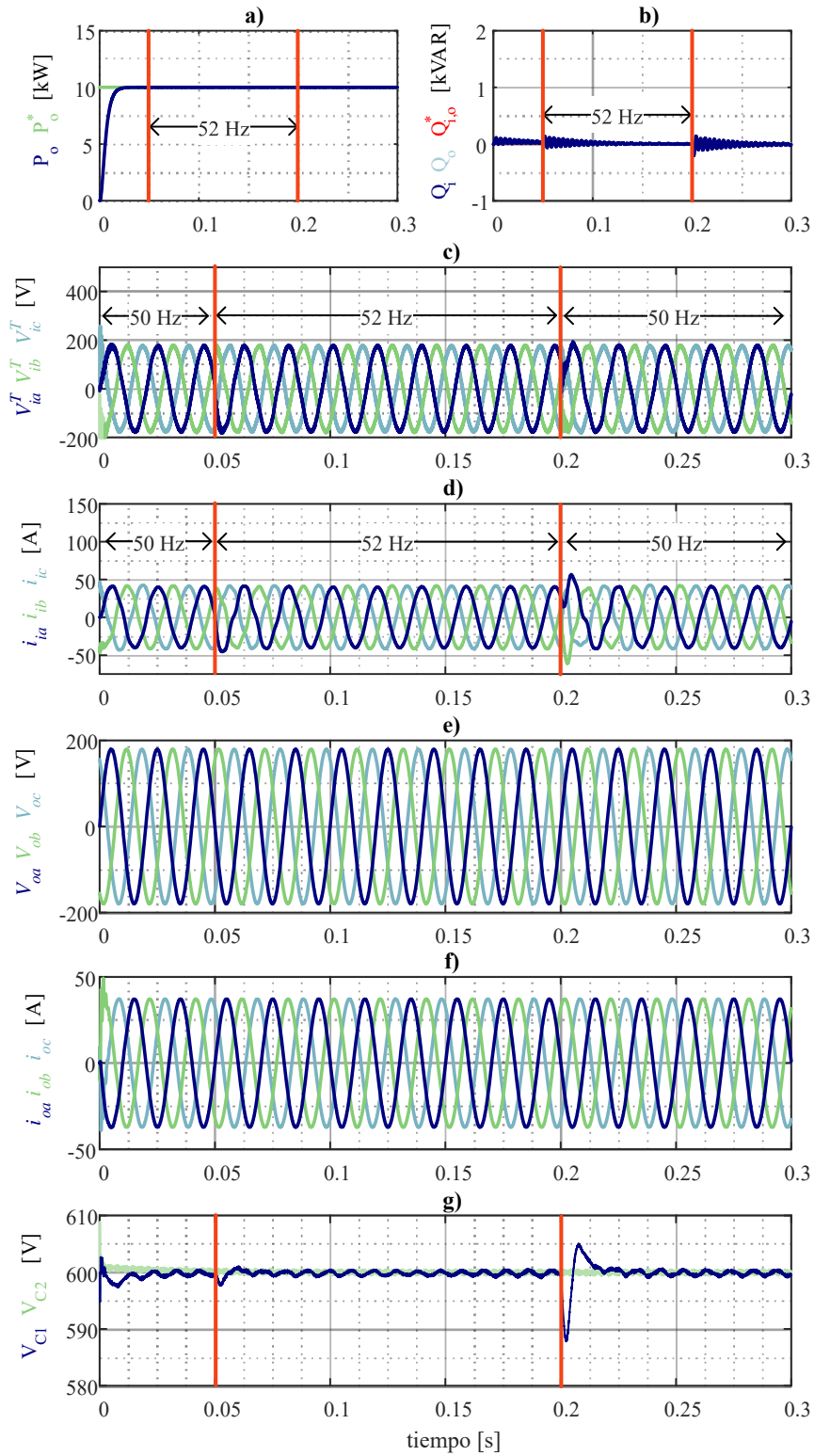


Figura 3.13. Resultados de simulación para el Caso I-B.

3.6.2. Simulaciones Caso II

3.6.2.1. Simulaciones Caso II-A

La Figura 3.14 muestra el seguimiento de la referencia en potencia para el Caso II-A. Como se observa en 3.14 a) la referencia se suaviza por una función de primer orden con el fin de evitar un arranque abrupto de los lazos internos de corriente. En la Figura 3.14 b) se presenta la potencia reactiva de entrada salida de la topología la cual se regula entorno a lo impuesto al control.

En las Figuras 3.14 c) y 3.14 e) se muestran las tensiones de entrada y salida en los PCC; como se indicó en el Caso I, la oscilación asociada al arranque de la simulación se minimiza debido al filtrado de la referencia P_o^* . Por otro lado en las Figuras 3.14 d) y 3.14 f) se presentan las corrientes de entrada y salida en los puntos de conexión común, en ambos casos se alcanza en estado estacionario valores de THD menores a la unidad. Por último en la Figura 3.14 g) se ilustran las tensiones de los buses de CD.

3.6.2.2. Simulaciones Caso II-B

Con el fin de observar cómo afecta la impedancia de red en el desempeño del diseño del filtro LCL, se realiza el diseño del filtro sin incluir la impedancia asociada a una $S_{CC1}=1$ MVA de red. Considerando que $[f_1, f_2]=[1400, 1700]$, las frecuencias finales se encuentran dadas por $[f_1, f_2]=[715, 868]$, ubicándose dentro de la respuesta dinámica del control. Se demanda al control seguir una referencia en potencia activa $P_o^* = 100$ kW y mantener la potencia reactiva en 0 VAR de entrada y salida, y los resultados se presentan en la Figura 3.15.

La Figura 3.15 a) muestra el seguimiento donde el control no logra seguir la referencia en potencia de salida, teniendo oscilaciones que alcanzan 10 veces la potencia nominal de transferencia deseada. Por otro lado en la Figura 3.15 b) se presentan las potencias reactivas de entrada y salida, como se aprecia las potencias se desvían de la referencia indicada y dicho

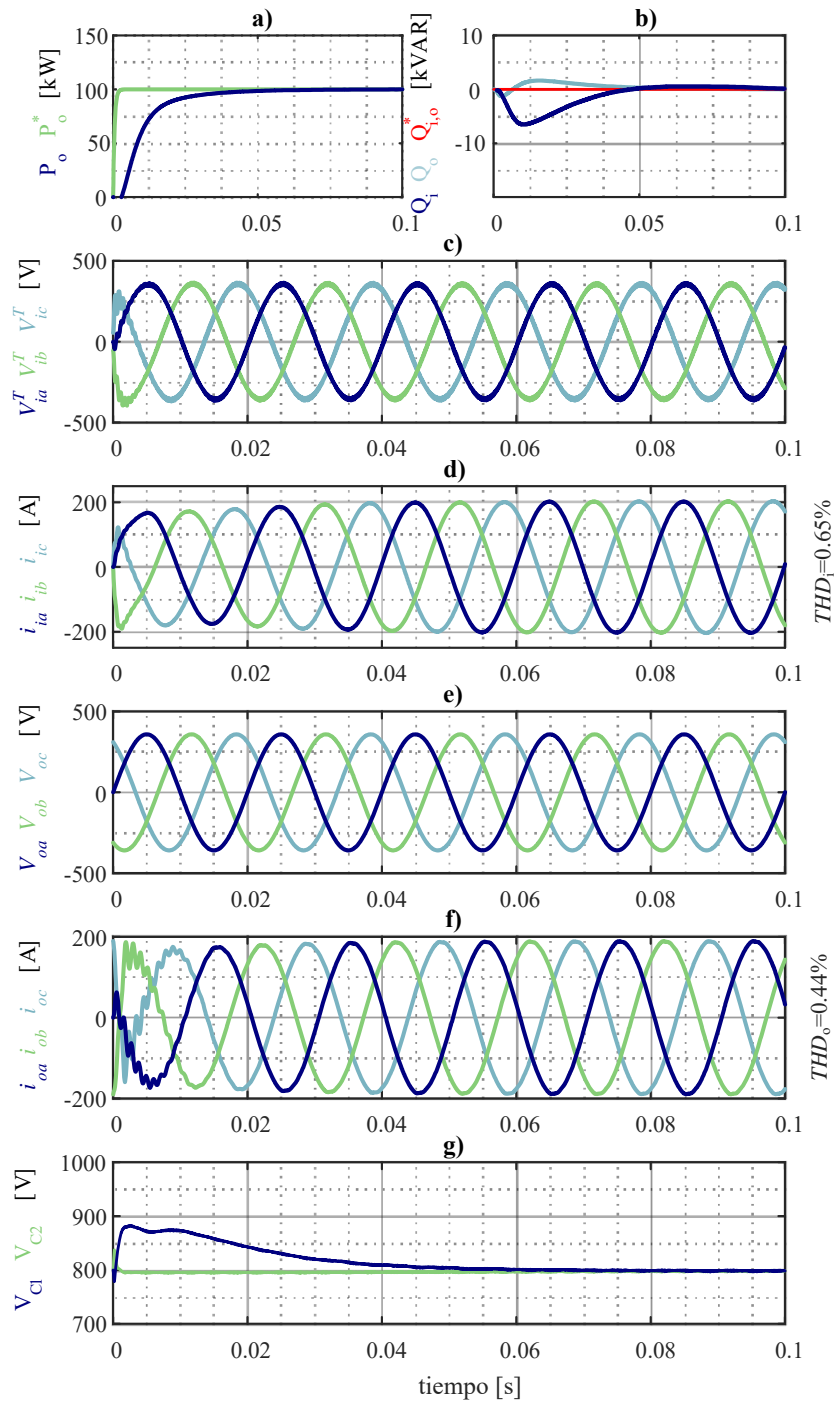


Figura 3.14. Resultados de simulación para el Caso II-A.

efecto es más visible en la potencia reactiva donde su valor se asocia a que el control no puede mantener el bus de CD de salida regulado (Figura 3.15 g)), de la misma manera la tensión V_{C1} no puede ser regulada y el control incrementa la tensión promedio del bus a medida que el tiempo avanza; sin embargo, la oscilación asociada al mismo se incrementa.

En la Figura 3.15 c) se presentan las tensiones de entrada, donde se observa el efecto de la frecuencia de resonancia del filtro LCL, teniendo un incremento en el rizo asociado con el incremento en el tiempo. La Figura 3.15 d) presenta las corrientes de entrada del PCC_i donde de la misma manera que en las tensiones se observa el efecto de la resonancia.

En la Figura 3.15 e) se indican las tensiones de salida de la topología, y en la Figura 3.15 f) se presentan las corrientes de salida de la topología, donde se observa que poseen un valor elevado debido a la acción de control, para compensar la caída del valor del bus de CD asociado a la misma.

3.6.3. Simulaciones Caso III

3.6.3.1. Caso III-A

En el Caso III-A se desea seguir una referencia en potencia activa $P_o^* = 1$ MW.

Las Figuras 3.16 a) y 3.16 b) presentan la regulación de las potencias activa y reactiva, en ambos casos se llega a la referencia indicada y para la potencia activa no se aprecia sobretiro en su respuesta dinámica. Las tensiones en los PCC de entrada y salida se muestran en las Figuras 3.16 c) y 3.16 e) donde se elimina el efecto oscilatorio asociado a la energización del filtro LCL. Por otro lado en las Figuras 3.16 d) y 3.16 f) ilustran las corrientes en PCC_i y PCC_o respectivamente, donde las dinámicas evolucionan sin sobretiros. En la Figura 3.16 g) se muestran las tensiones correspondientes a los buses de CD de la topología.

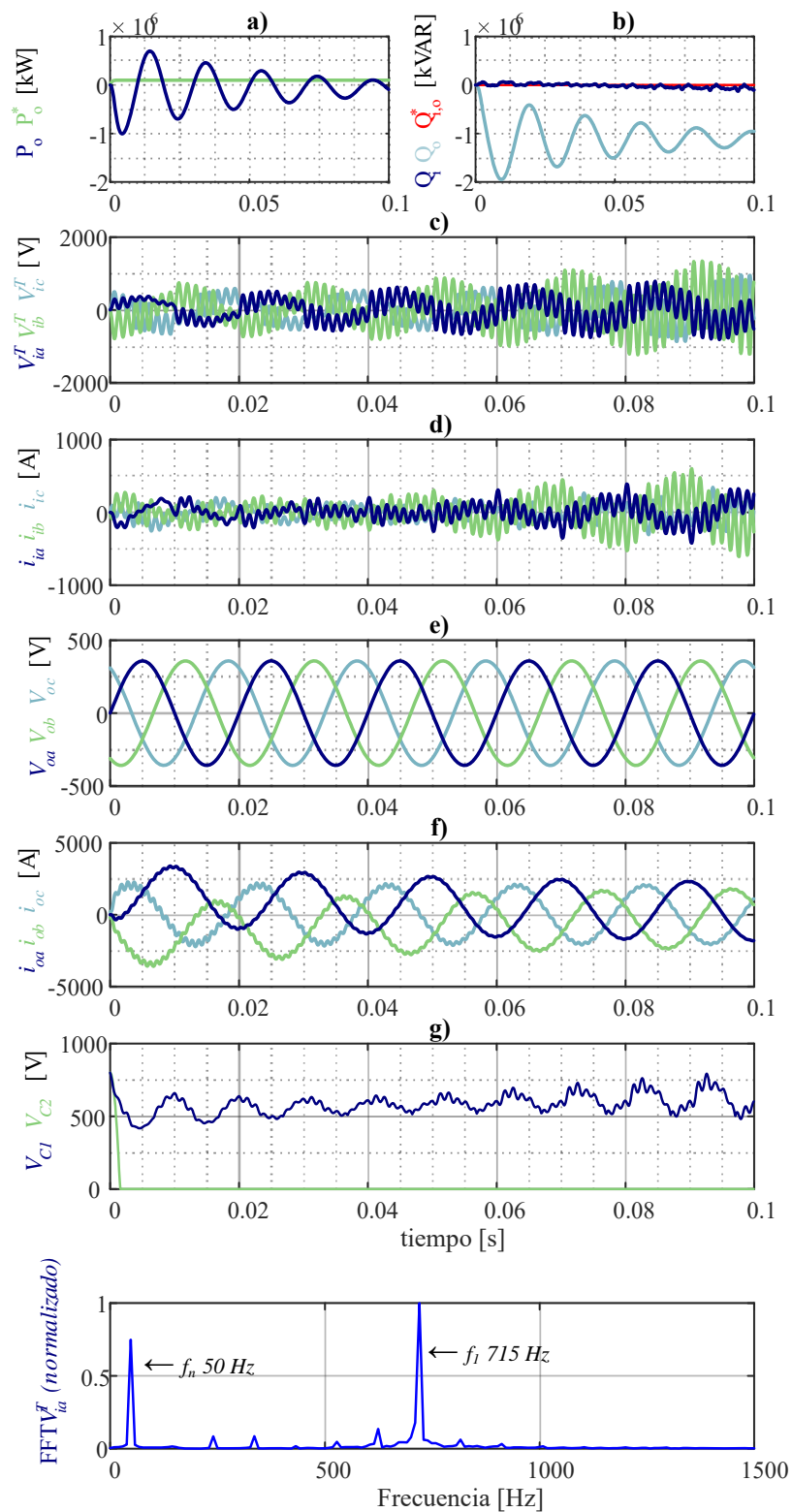


Figura 3.15. Resultados de simulación para el Caso II-B.

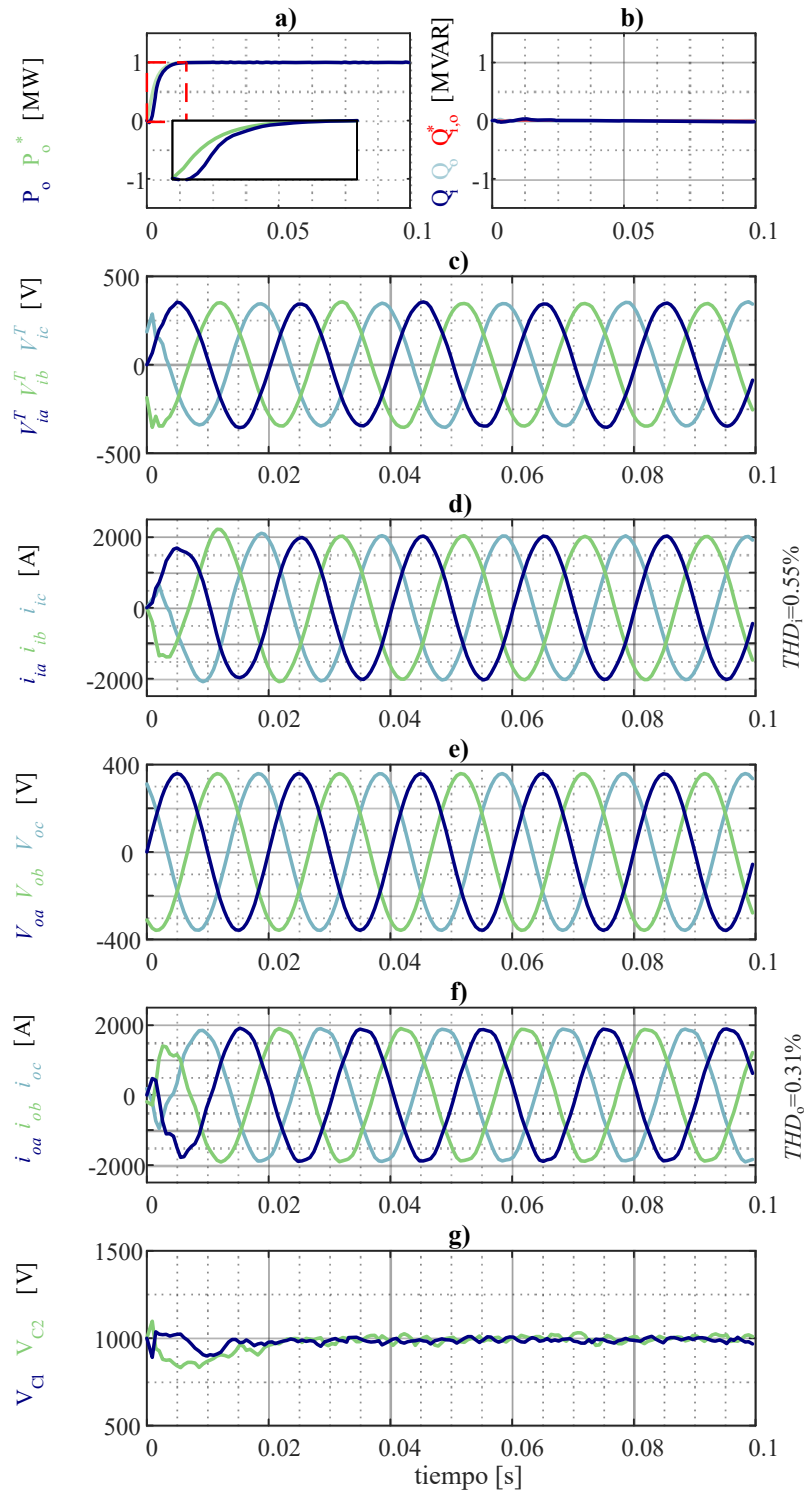


Figura 3.16. Resultados de simulación para el Caso III-A.

3.6.3.2. Caso III-B

Para el Caso III-B de la simulación, se impone seguir una referencia en potencia activa $P_o^* = 0.75$ MW cuanto $t = 0$, en $t = 0.1$ s se invierte el signo de la referencia cambiando el flujo de potencia. Los resultados del seguimiento de potencia activa se presentan en la Figura 3.17 a), donde se observa que el seguimiento de la potencia se realiza sin sobretiros y que la regulación en potencia reactiva se mantiene entorno en los 0 VAR en la Figura 3.17 b).

Las tensiones de entrada y salida se presentan en las Figuras 3.17 c) y 3.17 e), las cuales muestran que no existe un efecto significativo durante la inversión de potencia. En las Figuras Figura 3.17 d) y 3.17 f) se muestran las corrientes de entrada y salida de la topología; en ambos trazos se presenta el cambio en el sentido de transferencia de la potencia, logrando la estabilización de las mismas sin sobretiros. Por último los trazos correspondientes a las tensiones de los condensadores se indican en la Figura 3.17 g), con un sobretiro correspondiente al 12.75 % del valor nominal durante la inversión.

La Figura 3.18 presenta las señales de control de la simulación para el Caso III-B; en las Figuras 3.18 a) y 3.18 b) se muestran las señales de control en dq para los convertidores VSC_i y VSC_o respectivamente. Para VSC_i las señales evolucionan de forma suave y no presentan efectos de saturación; para VSC_o la señal u_o^d presenta un incremento durante el transitorio de arranque, y su valor llega a 0.99, sin embargo el control regula su operación para alcanzar el estado estacionario. En ambos casos es posible observar el cambio de signo en las variables de control u_i^q y u_o^q debido a la inversión del flujo de potencia; se aprecia un efecto similar en la variable de control del ángulo de desfase θ de la Figura 3.18 c), el cual regula la transferencia de potencia activa para el convertidor DAB.

La Figura 3.19 muestra el impacto del filtro LCL_i en las corrientes de la fase a del convertidor. En la Figura 3.19 a) se presenta la corriente a la entrada al convertidor, donde es visible el efecto de la conmutación del sistema, posteriormente en la 3.19 b) se presenta la corriente del condensador del filtro (C_i), el cual mitiga el rizo de corriente hacia la red en conjunto con los inductores L_{gi} y L_{ci} , teniendo como resultado la corriente en el PCC_i en la

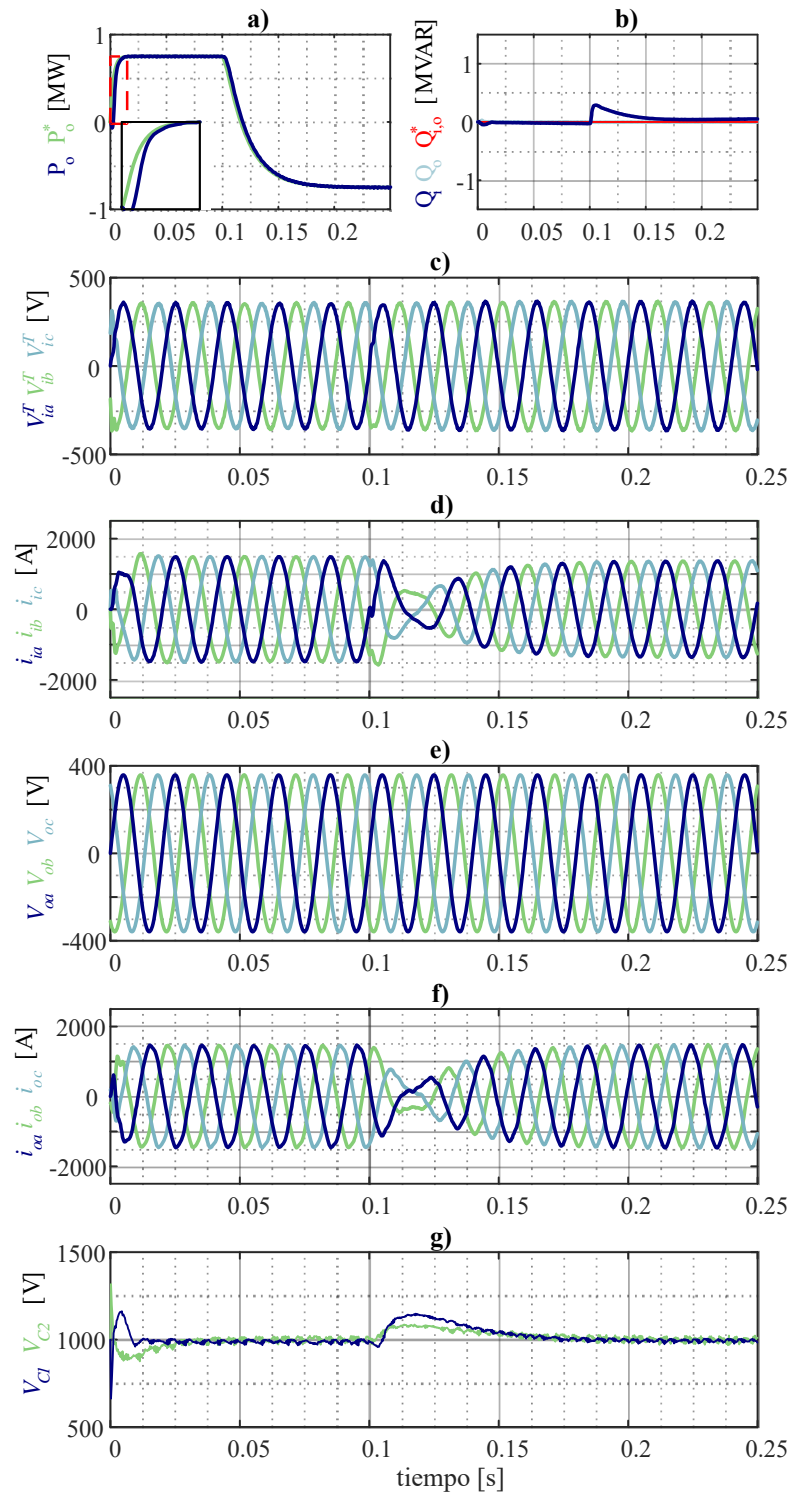


Figura 3.17. Resultados de simulación para el Caso III-B.

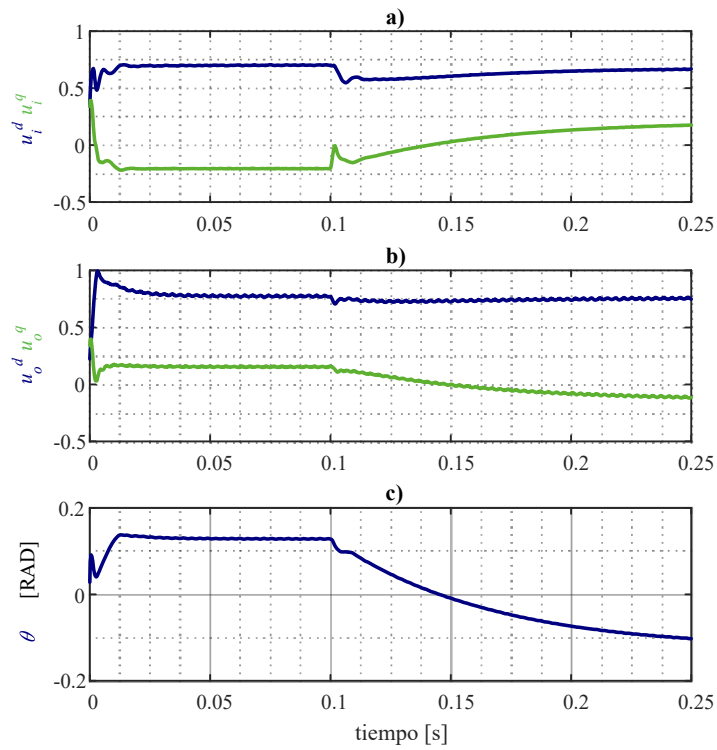


Figura 3.18. Resultados complementarios de simulación para el Caso III-B.

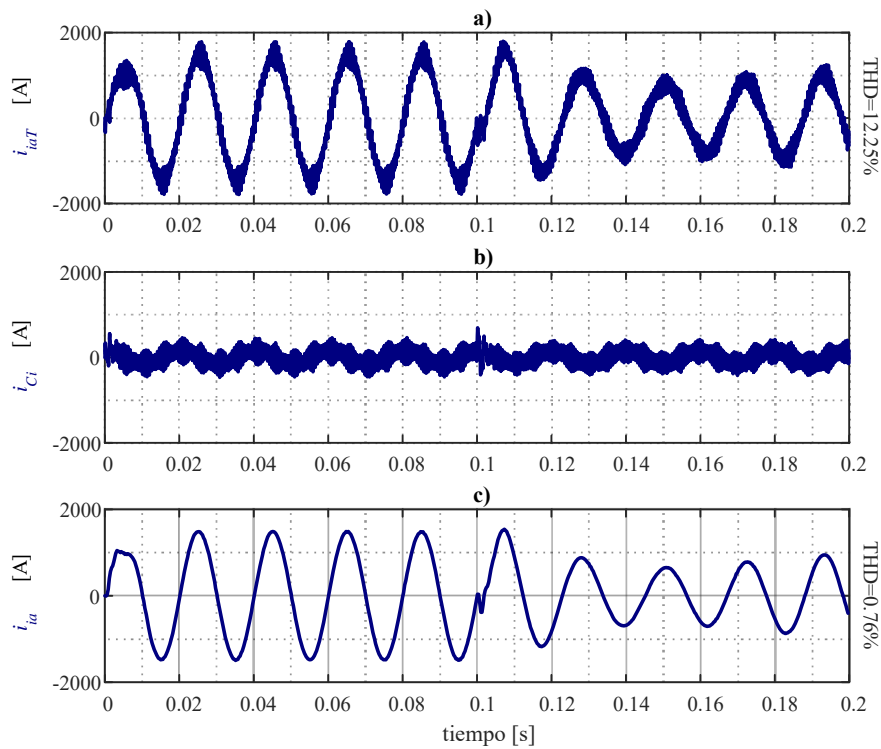


Figura 3.19. Resultados complementarios de simulación para el Caso III-B.

Figura 3.19 c).

3.7. Discusión

Como se pudo observar en las distintas simulaciones realizadas, la operación del SST en un esquema trifásico simplifica la tarea de los controladores, debido a la capacidad de mitigar del armónico de segundo orden presente en la topología monofásica. Por otro lado, el filtro LCL presenta una alternativa óptima para su aplicación en esquemas de niveles más elevados en potencia, debido a su mejor desempeño en la mitigación armónica teniendo además elementos pasivos reducidos.

Aunado a esto, el diseño del filtro LCL mediante la metodología propuesta es una técnica sencilla, pero logra el cometido de cumplir los estándares de conexión con la red, y a través de las simulaciones realizadas muestra que la separación propuesta de los anchos de banda del controlador logra operar al SST sin estimular las frecuencias de resonancia f_1 y f_2 .

RESULTADOS DEL SISTEMA TRIFÁSICO EN UN SIMULADOR EN TIEMPO REAL

La simulación en tiempo real ha sido una herramienta ampliamente usada para el estudio de sistemas eléctricos de potencia, teniendo un rol central en el desarrollo y planeamiento de la red eléctrica. Su aparición data hace más de 50 años con los primeros analizadores de transitorios de red (TNA, por sus siglas en inglés), evolucionando hasta productos listos para su uso (*COTS* por sus siglas en inglés, Figura 4.1 [101]); los cuales son dispositivos de simulación hechos a medida basados en sistemas de Simulación Digital en Tiempo Real (RTS, de acuerdo a la IEEE), que son caracterizados de acuerdo a las necesidades de computo requeridas, con la ventaja de ser modulares y capaces de realizar tareas de simulación en paralelo.

En años recientes la velocidad y capacidad de computo de los RTS en conjunto con la aparición de algoritmos especializados para la simulación de sistemas en alta velocidad, han permitido estructurar una herramienta altamente útil en el desarrollo de convertidores de electrónica de potencia, especialmente en las áreas de prototipado rápido, pruebas de control, investigación de fenómenos eléctricos, estudios de fallas y esquemas de protección.

Los RTS tienen la capacidad de recrear tensiones y corrientes de los convertidores con un alto nivel de precisión, lo que hace posible realizar estudios más avanzados sin la necesidad

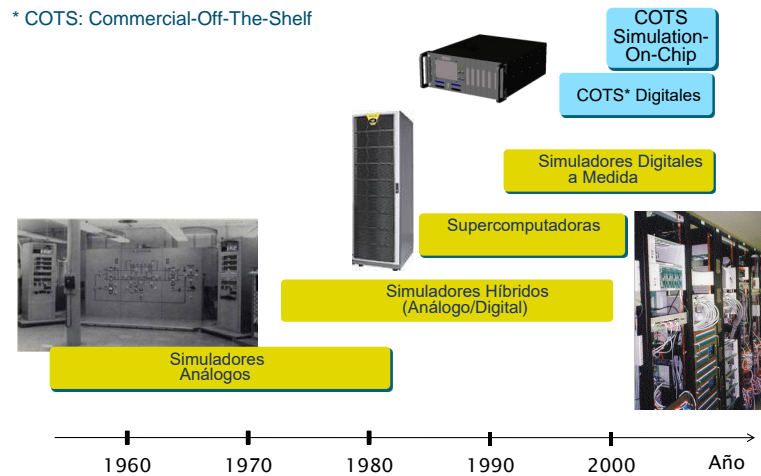


Figura 4.1. Línea de tiempo de la simulación en tiempo real.

de tener un prototipo físico. Además, se agrega un margen de seguridad en el caso del estudio de respuesta transitoria asociada a las estrategias de control y esquemas de protección de fallas, los cuales serán implementados físicamente; también brindan la posibilidad de tener una visión específica de los puntos críticos de operación sin que ello implique un riesgo de seguridad para el usuario o el sistema.

Otra ventaja que existe radica en el tiempo de simulación de sistemas complejos, el cual se reduce drásticamente: simulaciones típicas a través de esquemas fuera de línea (*offline* en inglés) pueden demorar varias horas en representar la dinámica de algunos segundos del sistema, mientras que en simuladores en tiempo real, un segundo simulación corresponde a un segundo operativo del sistema físico.

4.1. Principio de operación RTS

El funcionamiento general de la simulación de los RTS se presenta en la Figura 4.2, donde el sistema opera en intervalos fijos de tiempo T_s (también denominado paso de integración); la plataforma obtiene las entradas al sistema y realiza todos los cálculos necesarios (algoritmos de control, cálculos de modelos) para escribir todas las salidas.

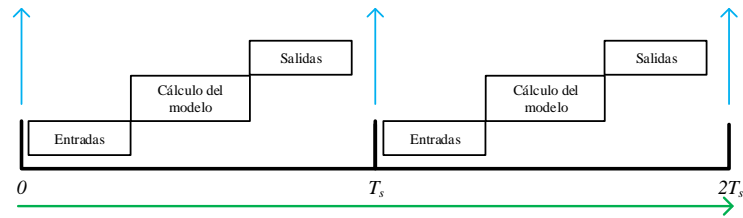


Figura 4.2. Simulación en tiempo real.

Figura 4.3. Generación de *overrun* en procesamiento fuera de línea.

Debido a la operación discreta del RTS pueden ocurrir dos escenarios basados en el tiempo de simulación T_s definido por el usuario y la complejidad del modelo [102]. El primero sucede cuando el algoritmo en tiempo real puede encontrar una solución dentro del intervalo T_s , es decir que el algoritmo puede ejecutar el sistema en tiempo real.

El otro caso ocurre cuando el T_s , es más pequeño que el tiempo necesario para obtener una respuesta válida, teniendo la necesidad de extender el algoritmo de resolución al siguiente paso de tiempo generando un *overrun*. El algoritmo automáticamente cancela el cómputo del siguiente T_s y extiende el cálculo de la respuesta actual, tal como se ilustra en la Figura 4.3, por lo cual se considera que la operación no es en tiempo real teniendo un esquema de simulación *offline*, siendo así de suma importancia la correcta selección de T_s .

4.2. Plataforma RTS

La plataforma usada para la implementación de la topología se presenta en la Figura 4.4, y forma parte de la infraestructura de la Universidad de Concepción en Chile. El sistema se basa

en una plataforma OPAL-RT® y sus características se muestran en la Tabla 4.1.



Figura 4.4. Plataforma de simulación RTS.

Tabla 4.1. Parámetros del simulador RTS.

Parámetro	Descripción
Módulo	2-OP5607
Procesador	4-Xeon E5 Intel @ 3.2 GHz
Puertos E/S	256
Memoria DRAM	32 GB
FPGA	Virtex 7
Conexiones	RJ45, DB7, BCN
SSD	512 GB

4.3. Consideraciones para la implementación

El esquema implementado se muestra en la Figura 4.5; se compone de tres etapas de conversión cuyas características se muestran en la Tabla 4.2. El sistema se encuentra dimensionado para una potencia nominal de 1 MVA, el cálculo de las componentes pasivas del sistema, el criterio de sintonización de los controladores y las frecuencias de resonancia de los filtros LCL corresponden a los análisis del Capítulo 3. Se considera un factor de calidad $Q_f = 20$ para todos los inductores del SST.

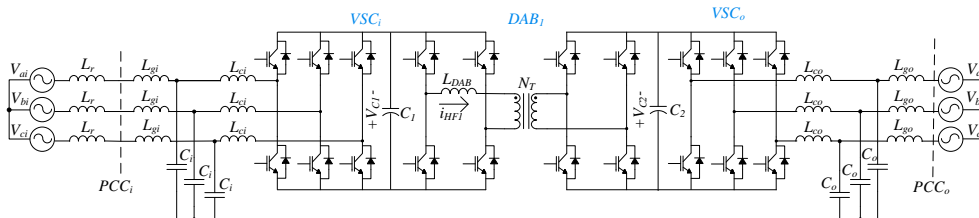


Figura 4.5. Esquema del convertidor.

La Figura 4.6 presenta el esquema de control implementado en el RTS, basado en la

Tabla 4.2. Parámetros de simulación.

	Parámetro	Símbolo	Valor	Unidades
Red	Potencia de corto circuito	S_{CC}	10	MVA
	Inductor asociado	L_r	60.4	μH
	Tensión 3 ϕ	V_i	440	V_{L-L}
	Tensión 3 ϕ	V_o	440	V_{L-L}
Filtro LCL	Inductor de entrada	L_{ci}	150	μH
	VARs de operación 3 ϕ para L_{ci}	$Q_{Lci3\phi}$	240	kVAR
	Inductor de entrada del LCL	L_{gi}	015	μH
	VARs de operación 3 ϕ para L_{gi}	$Q_{Lgi3\phi}$	243	kVAR
	Condensador LCL	C_i	432	μF
	VARs de operación del LCL	LCL_{VAR}	243.1	kVAR
Frecuencias	Frecuencia de red	f_{red}	50	Hz
	Frecuencia de resonancia	f_1	875	Hz
	Frecuencia de resonancia	f_2	1.075	kHz
	Ancho de banda del lazo externo	f_o	35	Hz
	Ancho de banda del lazo interno	f_i	450	Hz
Convertidor	Potencia total aparente	S_t	1.02	MVA
	Condensador	C_1	2600	μF
	Inductor	L_{DAB}	0.005	mH
	Condensador de salida	C_2	1200	μF
	Frecuencia de conmutación de $VSC_{i,o}$	f_{sw}	2.15	kHz
	Frecuencia del DAB	f_{sDAB}	5	kHz
	Tensiones de CD	$V_{C1,2}$	1000	V

estructura de control planteada en el Capítulo 3. Se considera el uso de relevadores para las etapas de control y conexión de la topología, con el fin de operar en tiempo real y tener la posibilidad de activar de forma independiente las diferentes etapas de la topología. Tanto el esquema de control como el circuito se programan en Simulink, y la comunicación con el RTS se realiza a través de RT-Lab V11.0.

4.4. Sistema SST en RTS

El SST puede realizar la interconexión de dos sistemas de CA con la incorporación de una etapa intermedia de convertidor CD/CD operando en media/alta frecuencia, debido a esto la implementación en RTS requiere un tiempo T_s reducido para el algoritmo de resolución.

La implementación en tiempo real para el circuito completo del SST es un método atractivo para probar de antemano esquemas de control, estrategias de arranque suave, estimar

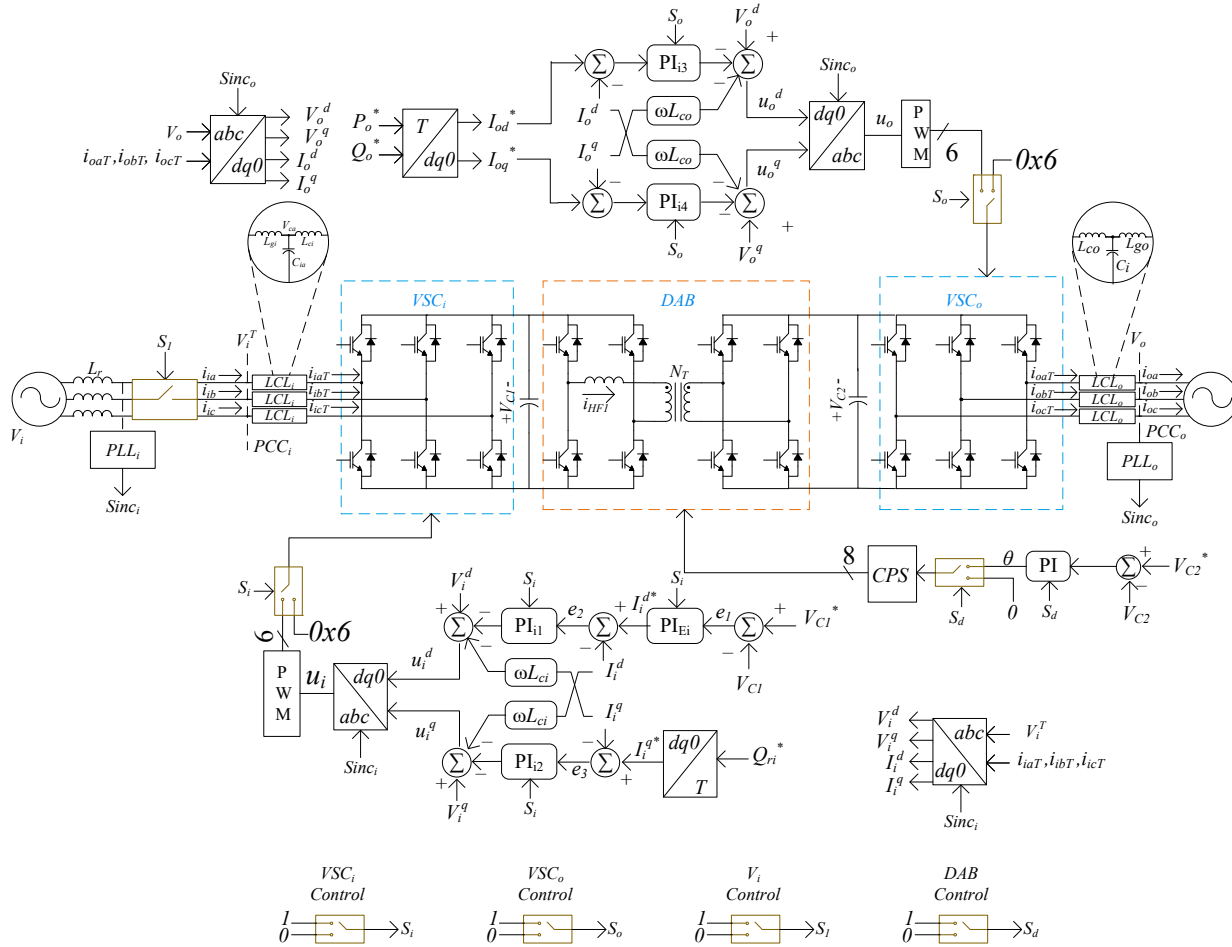


Figura 4.6. Esquema de control.

corrientes transitorias durante la conmutación, y detectar condiciones de resonancia, entre otros. Lo anterior es de particular interés en el diseño de convertidores que operan a frecuencias elevadas, debido a que las inductancias de acoplamiento empleadas son reducidas y suele conducir a la aparición de transitorios de corriente.

Como una primera aproximación para determinar el paso de integración para la operación de la topología SST se consideró el circuito presentado en la Figura 4.7, variando el tiempo T_s hasta que el sistema no presentara *overruns*, se obtuvieron los resultados de la Figura 4.8 con un $T_s = 50 \mu s$ y una $R_L = 22 \Omega$.

Considerando $T_s = 50 \mu s$, los datos de la Tabla 4.2 y la frecuencia de conmutación $f_{SDAB} = 5 \text{ kHz}$ propuesta, se tienen 4 muestras por ciclo para la estrategia de modulación CPS, lo

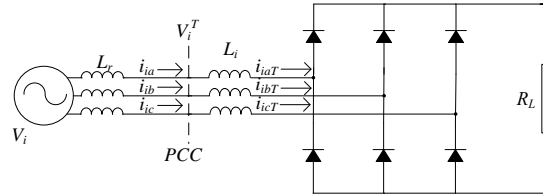


Figura 4.7. Circuito de prueba.

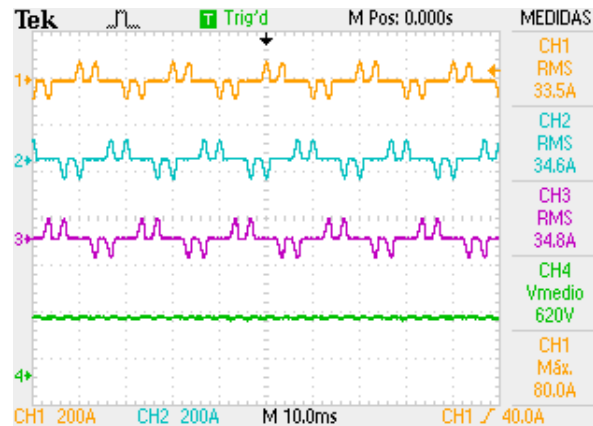


Figura 4.8. Corrientes de entrada por fase del convertidor.

cual cumple con el criterio de Nyquist. Sin embargo, para efectos asociados a la conmutación y transitorios de arranque el RTS ocasiona que el algoritmo de solución no converja a una respuesta válida dentro de T_s .

Para superar dicha limitante se han reportado diversas estrategias como el uso de modelos dinámicos promedio (DAM, por sus siglas en inglés) [103, 104], en los que la dinámica del SST se representa mediante el fuentes de tensión y corriente ideales, despreciando las demás señales. A pesar de que dichas componentes no son necesarias para el diseño del control, esta simplificación provoca la pérdida de realismo en el uso de RTS. Otras técnicas como la emulación de hardware [105, 106] pueden generar modelos altamente precisos basados en máquinas de estados para convertidores VSC , sin embargo la complejidad de la implementación es elevada.

Los modelos DAM no consideran la dinámica de conmutación y preservan la componente fundamental de las señales, idealizando al convertidor como la unión de fuentes de tensión y corriente interconectadas a través de los elementos pasivos de la topología. La validez de estos modelos parte de la suposición de que el efecto de conmutación tiene un bajo impacto en la

dinámica fundamental.

Sin embargo, en el caso de convertidores operando a mayores niveles de potencia como el propuesto, se asocia una frecuencia de conmutación menor. Por lo tanto, los modelos DAM pierden precisión. Por otro lado al despreñar las dinámicas en alta frecuencia existe la posibilidad de omitir efectos transitorios asociados a dichas componentes, que son de gran interés en el dimensionamiento del convertidor como sobretiros de corriente asociados a la conmutación y oscilaciones.

4.4.1. Circuito en eHS

Una opción que permite la reducción del paso de integración en la simulación en RTS es el uso de los Solucionadores de Hardware Eléctrico (eHS, por sus siglas en inglés), los cuales permiten la simulación de circuitos eléctricos utilizando el FPGA. El eHS emplea el método Pejovic [107] para resolver el circuito en paralelo con el proceso principal.

La Figura 4.9 presenta el bloque de simulación de eHS que corresponde a la tercera generación del software, dentro del cual se implementa el circuito de SST para su emulación mediante el FPGA Virtex 7 contenido en la OP5607, y sus parámetros se muestran en la Tabla 4.3.

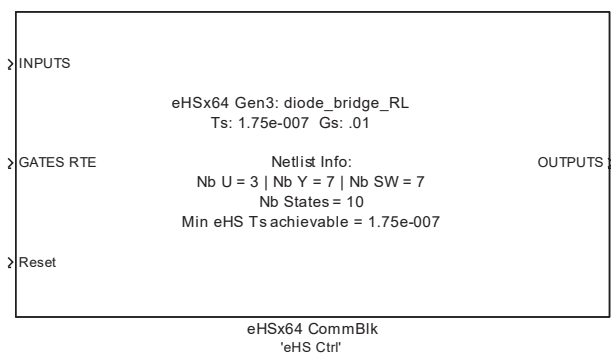


Figura 4.9. Bloque de comunicaciones eHSx64.

Tabla 4.3. Parámetros de eHS

Parámetro	Descripción
Máx. número de Entradas	32
Máx. número de Salidas	32
Máx. número de switches	64
Máx. número de L y C	150
Potencia de cómputo	25.6 GFLOPS
Escenarios de Sim.	Si
Precisión	Extendida 16 bit
Tiempo de cómputo	≈ 200 nS

Aunado a esto es posible hacer uso del Algoritmo de Compensación de Pérdidas (LCA, por sus siglas en inglés), que permite que la simulación optimice las pérdidas de potencia que

pueden ocurrir por el método Pejovic, teniendo un desempeño más cercano a un prototipo físico; el circuito eHS se realiza en Simulink basado en [108].

Otra ventaja en el uso de eHS en esta configuración es la simplicidad en la elaboración del modelo en comparación con otros métodos de programación FPGA, como los presentados en [105]. La simulación mediante eHS también posee la ventaja en la reducción de cómputo y es posible realizar la simulación implementando solo un núcleo del OP5607. Lo anterior evita dividir en varios sub-sistemas la carga computacional entre todos los núcleos disponibles [103].

Cabe destacar que el eHS es una herramienta útil para la resolución de circuitos eléctricos en tiempo real, existiendo una gran cantidad de trabajos que reportan la validación del mismo en diversos convertidores como puentes H en cascada, NPC, MMC, entre otros [109–112].

4.4.2. Esquemas de modulación

Una vez construido el circuito para la simulación se realizó la implementación de las señales de disparos; los patrones de conmutación de los convertidores que componen al SST para VSC_i y VSC_o se generan mediante una estrategia de modulación por ancho de pulso (SPWM, Capítulo 3) [113].

La generación de dichas señales se realiza mediante bloques de RTE Events de la librería de Opal y el funcionamiento general del esquema se ilustra en la Figura 4.10, donde se observa que la ventaja en el uso de bloques RTE radica en que éstos pueden generar conmutaciones entre los periodos de computo T_s de la simulación hasta 255 eventos por ciclo. Por otro lado, la generación de dichas señales mediante el uso de comparadores y generadores de onda triangular de Simulink presentado en la Figura 4.10, ocasiona que el cambio en las señales de conmutación se encuentre ligado al tiempo T_s , pudiendo tener pérdida de información. El uso de bloques RTE para la generación SPWM está diseñado para el control de convertidores CD/CD, por lo cual sólo acepta valores de índice de modulación $D > 0$, siendo necesario el acondicionamiento de las señales moduladoras generadas tal como se muestra en la Figura 4.11.

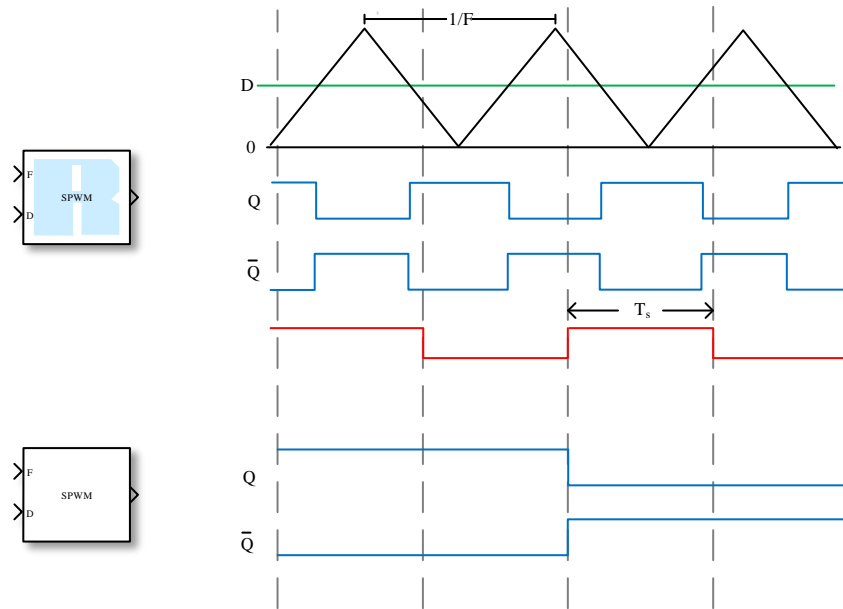


Figura 4.10. Generación PWM.

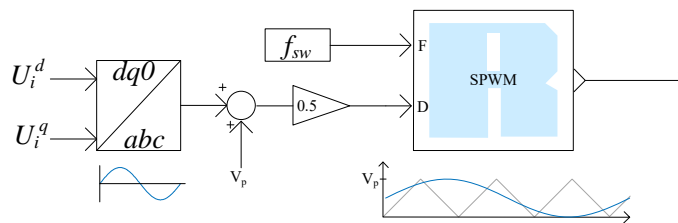


Figura 4.11. Esquema de conmutación SPWM.

Con respecto a la conmutación del convertidor DAB, se realiza mediante una estrategia de modulación CPS, la cual consta en la generación de dos señales cuadradas con un ciclo de trabajo fijo del 50%, con un ángulo θ de desfase entre ellas. Dicho ángulo fija la transferencia de potencia entre ambos puentes del DAB. Debido a la frecuencia de operación del mismo se realizó la implementación del esquema de modulación en bloques RTE. El esquema se ilustra en la Figura 4.12 donde se usa un bloque de RTE-SPWM para la generación de las señales al 50% y sus complementos. Por otro lado en la parte inferior del esquema se muestra la etapa de comparación donde se determina el signo de la señal de control, esto es debido a que el control del desfase θ entre las señales se realiza mediante un bloque RTE-delay cuya salida genera un desfase en tiempo con respecto a la señal de entrada; sin embargo sólo acepta valores positivos para el

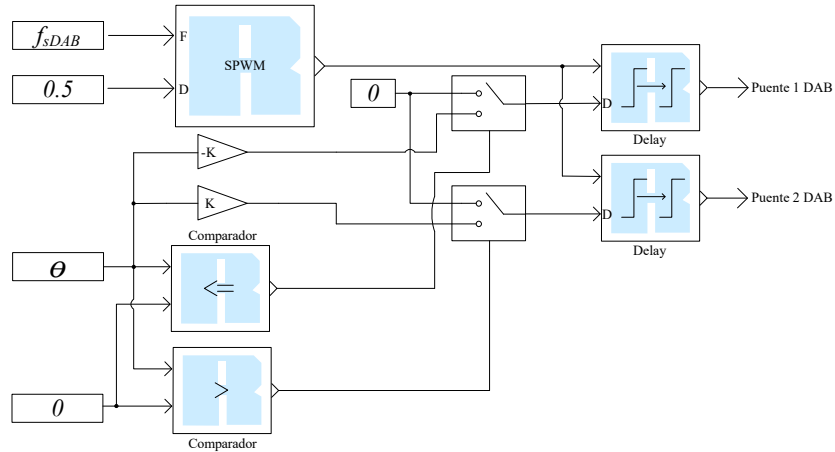


Figura 4.12. Esquema de conmutación CPS.

valor del retraso. En el caso de que $\theta > 0$ se retrasa la señal del puente secundario y en caso de ser un valor negativo se retrasa el puente primario, siendo el valor en grados convertido a tiempo mediante el escalamiento $K = \frac{1}{2\pi f_{sDAB}}$.

Cabe mencionar que los relevadores de la Figura 4.12 se estructuran por esquemas de comparadores y bloques de producto RTE, con el fin de que su operación sea independiente del flanco de activación de T_s .

4.4.3. Bloques de control PI

El esquema de control implementado se realizó en Simulink, la elaboración de los bloques de control se presenta en la Figura 4.13. La estructura se compone de un arreglo PI en paralelo, y se incorpora la capacidad del sistema de reiniciar el bloque del integrador mediante una estrategia de comparación, donde se toma en cuenta la entrada y salida de los bloques con el fin de reiniciar la acción de control en caso de que su respuesta no se estabilice. Así mismo, se tiene el control de la operación del bloque mediante la señal *Reset*, la cual detiene la acción de control y reinicia los estados del mismo. Además, la estructura permite el control de las ganancias en tiempo real con el fin de tener una estrategia alterna para lograr el arranque suave de la operación, mediante la programación de la variación dinámica de las mismas al inicio de operaciones de la etapa correspondiente.

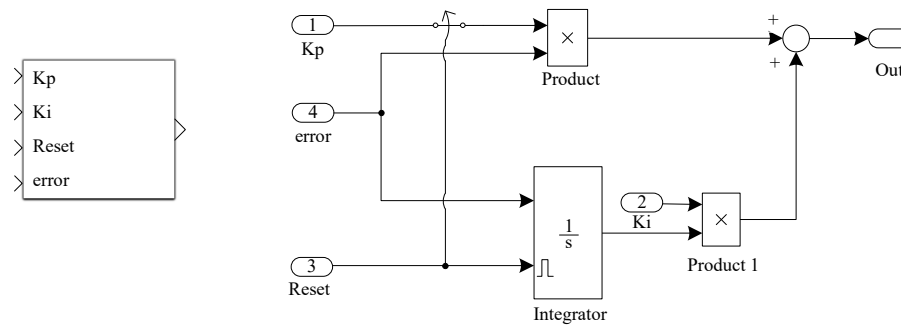


Figura 4.13. Esquema de control PI.

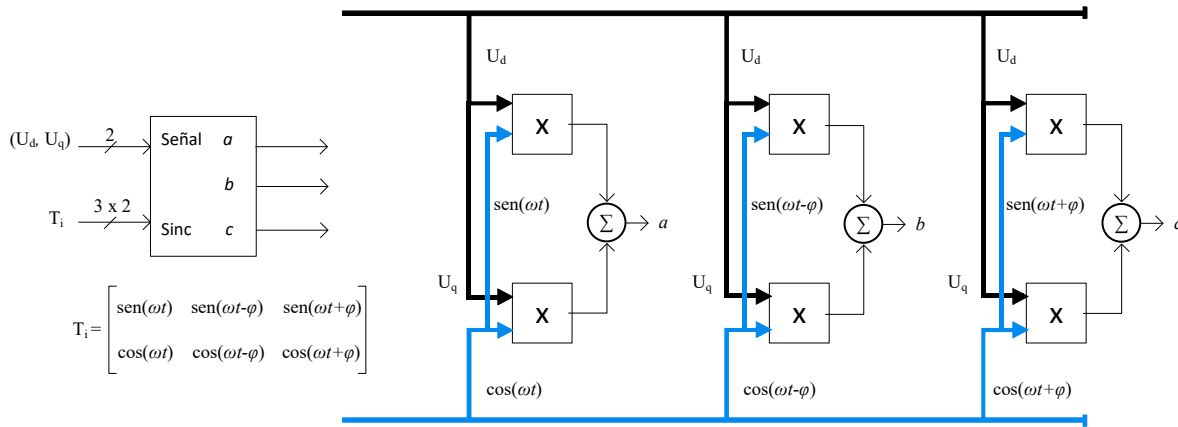


Figura 4.14. Esquema de generación de referencias abc-dq.

4.4.4. Bloques dq

Una parte fundamental en la operación de la topología es la sincronización del sistema, la cual se ocupa para sintetizar de las leyes de control del SST; los esquemas de conversión que se implementaron se presentan las Figuras 4.14 y 4.15.

La sincronización se realiza tanto en la entrada como en la salida en los puntos de conexión común; se opta por la implementación en una arquitectura abierta debido al mejor desempeño en comparación con los bloques integrados por la librería Powersim de Matlab.

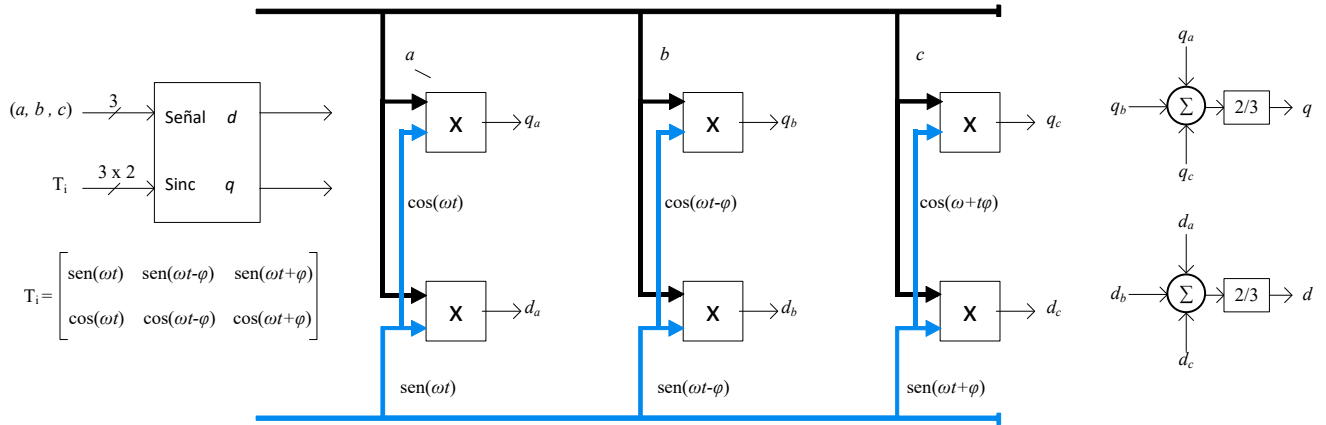


Figura 4.15. Esquema de generación de referencias $dq-abc$.

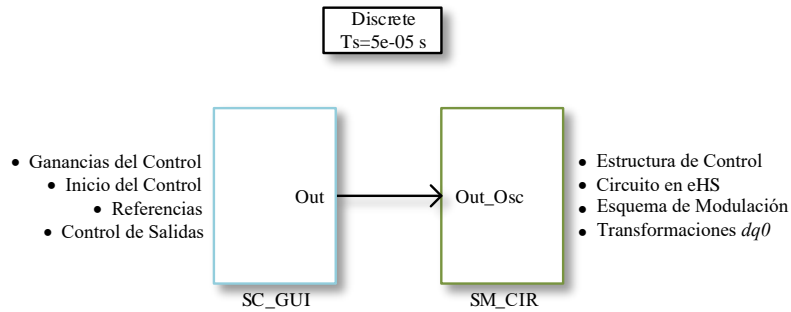


Figura 4.16. Esquema de Simulación.

4.4.5. Implementación en matlab

La Figura 4.16 muestra el modelo de implementado en Simulink y sus componentes; el esquema se compone de dos bloques programados de acuerdo con [114]. SM_CIR corresponde al bloque maestro de simulación y contiene los esquemas presentados en las Secciones 4.4.1 - 4.4.4, donde el esquema de control, la modulación y las transformaciones dq son programadas en el módulo OP5607; mientras que el circuito en eHS se carga al FPGA con el fin de realizar el procesamiento en paralelo.

El bloque SC_GUI corresponde a la interfaz gráfica de usuario, la cual puede ser modificada en tiempo real durante la simulación. Aquí se define la selección de las ganancias de control, las referencias en potencia activa y reactiva, y se controla el flujo de señales hacia los canales externos del osciloscopio para la visualización de señales.

El control dinámico de las ganancias de los controladores brinda la capacidad de establecer estrategias de arranque suave para la topología, y se tiene el control de las señales de activación de cada uno de los controles de cada etapa (S_i , S_o , S_d) y de la conexión de la topología con la línea (S_1). También se tiene el control de las referencias Q_{ri}^* , V_{C1}^* , V_{C2}^* , Q_o^* y P_o^* .

4.5. Resultados

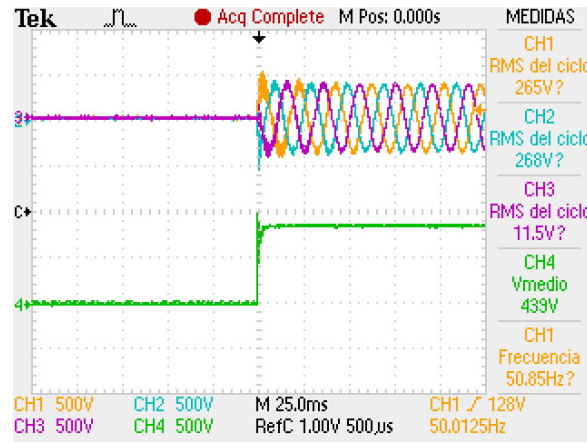
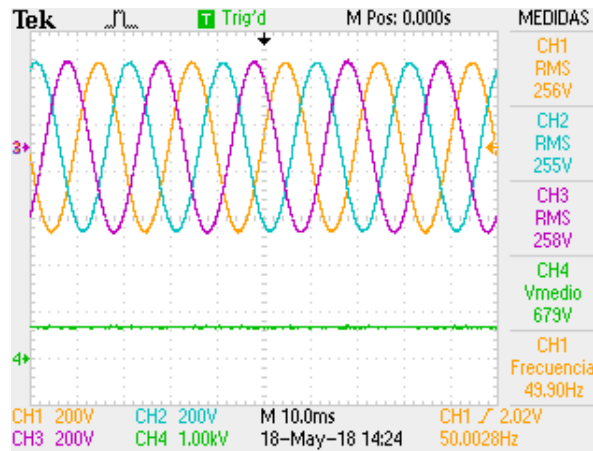
Los resultados muestran diversos escenarios de simulación, en todos los casos los trazos de corriente están escalados por una ganancia $K_g = \frac{1}{10}$, para evitar saturación del RTS y las potencias se escalan en un factor $K_h = \frac{1}{1000}$.

4.5.1. Protocolo de energización

Una de las ventajas del sistema de simulación en tiempo real es la capacidad de obtener sistemas que se encuentran más apegados a la operación de prototipos físicos. Uno de los objetivos para la implementación es elaborar una estrategia de arranque de las etapas para evitar el desbordamiento de las señales dentro del RTS.

El arranque suave de la topología sigue el siguiente proceso: al inicio de la simulación del convertidor VSC_i mantiene sus dispositivos de conmutación abiertos, operando como un rectificador de diodos. Posteriormente se activa el control del mismo para mantener regulada la tensión V_{C1} en la referencia deseada. A continuación se inicia el control del DAB para lograr la regulación de V_{C2} y finalmente se activa el control de VSC_o con una referencia en potencia $P_o^* = 0$, evitando de esta manera transitorios de arranque en la operación del esquema.

La Figura 4.17 muestra las tensiones en el PCC durante el inicio y el arranque del convertidor VSC_i partiendo de condiciones iniciales $V_{Cin} = 0$. Se observa una oscilación debido a la carga del filtro LCL, la cual afecta las tensiones de red durante un ciclo. La Figura 4.18 indica las tensiones en estado estacionario y el bus de CD de VSC_i operando como rectificador de diodos.

Figura 4.17. Medición de arranque en VSC_i .Figura 4.18. Medición en VSC_i en estado estacionario.

4.5.2. Seguimiento de escalón de potencia

Como una primera prueba se demanda al control seguir un escalón de carga partiendo de una referencia cero a $P_o^* = 500$ kW, manteniendo la potencia reactiva de entrada y salida en 0 VAR. El resultado del seguimiento de la potencia se presenta en la Figura 4.19, donde es posible observar que el control sigue a la referencia indicada.

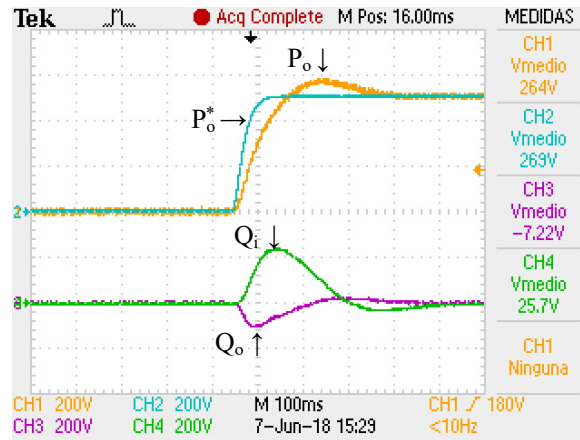
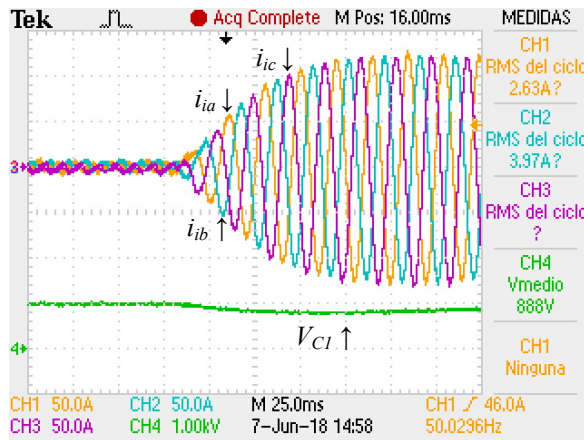
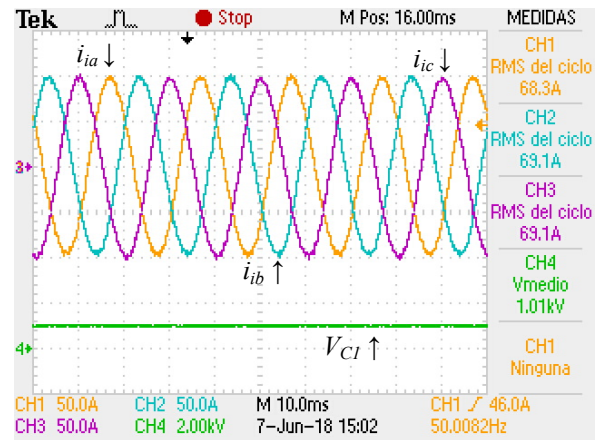


Figura 4.19. Transitorio de potencia 500 kW.

Figura 4.20. Transitorio de corrientes del PCC_i .Figura 4.21. Corrientes del PCC_i en estado estacionario.

Las Figuras 4.20 y 4.21 presentan las corrientes en el punto de conexión de entrada PCC_i , durante el transitorio y en estado estacionario respectivamente, donde la THD es menor al 2%.

Las Figuras 4.22 y 4.23 representan las tensiones de entrada y salida en los puntos de conexión común, así como los buses de CD en estado transitorio. En ambos casos no se aprecian componentes oscilatorias en las tensiones del PCC_i durante el transitorio de potencia, lo cual indica que el control no excita los puntos de resonancia de los filtros LCL, siendo la energía entregada por los buses de CD, los cuales presentan el efecto transitorio asociado al escalón de potencia.

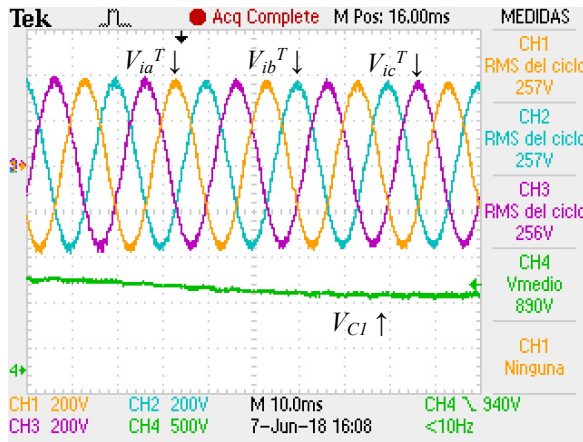


Figura 4.22. Tensiones en el PCC_i .

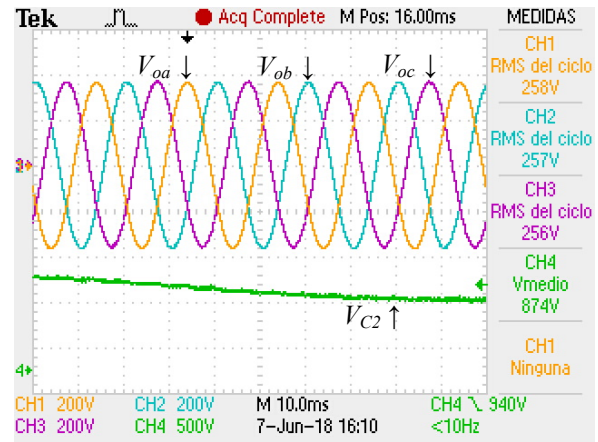


Figura 4.23. Tensiones en el PCC_o .

Las Figuras 4.24 y 4.25 presentan las corrientes de entrada al convertidor (i_{iaT} , i_{ibT} e i_{icT}) durante el transitorio y en estado estacionario, pudiendo observar el efecto el filtro LCL de entrada sobre las corrientes en comparación con las Figuras 4.20 y 4.21 (i_{ia} , i_{ib} e i_{ca}); de la misma manera no se observan comportamientos transitorios asociados a resonancia del filtro.

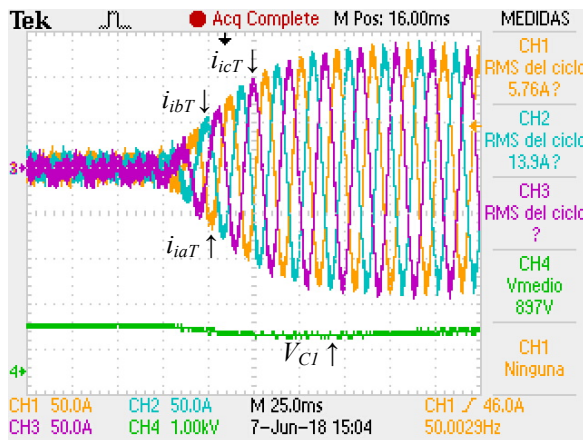


Figura 4.24. Corrientes de entrada al convertidor en estado transitorio.

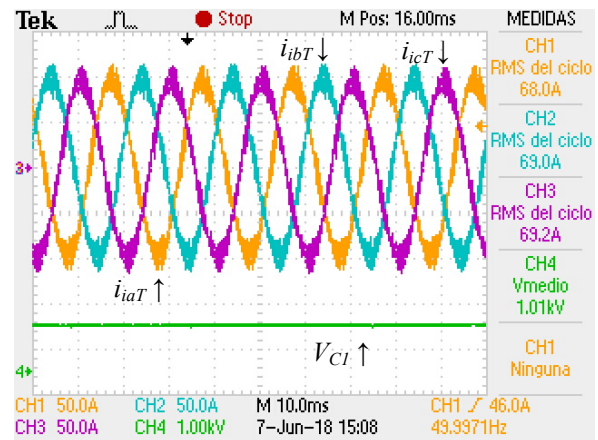


Figura 4.25. Corrientes de entrada al convertidor en estado estacionario.

En las Figuras 4.26 y 4.27 se ilustran las corrientes de salida del convertidor (i_{oa} , i_{ob} e i_{oc}), en estado transitorio y estacionario respectivamente.

En las Figuras 4.28 y 4.29 se muestran las corrientes transitorias y en estado estacionario que circulan en el PCC_o . Presentan un bajo contenido armónico en estado estacionario teniendo una THD menor al 2% y no muestran efectos asociados a resonancia; aunado a esto es visible el efecto que posee el filtro LCL de salida sobre las corrientes en comparación con la Figura 4.27.

Considerando el valor en estado estacionario de las corrientes de entrada y salida se puede estimar la eficiencia, y que además se mantiene un $FP = 1$ ($S = P_i$) la potencias se encuentra dadas por $P_i = 3V_{i(rms)}^T I_{i(rms)}$ y $P_o = 3V_{o(rms)} I_{o(rms)}$, y se tiene una eficiencia:

$$\eta = \left(1 - \frac{P_i - P_o}{P_i}\right) \times 100 = 96.77\% \tag{4.1}$$

considerando $I_{o(rms)} = 68.3$ A, $I_{i(rms)} = 66.1$ A, $V_{i,o(rms)} = 254$ V. La Figura 4.30 muestra las señales de control de los controladores de VSC_i y VSC_o antes del escalón de carga; los valores corresponden a una transferencia de 0 W, y la compensación de potencia reactiva correspondiente a la operación de los filtros LCL.

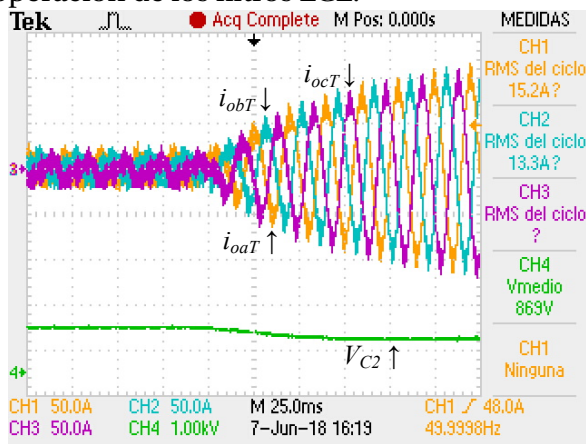


Figura 4.26. Corrientes de salida del convertidor en estado transitorio.

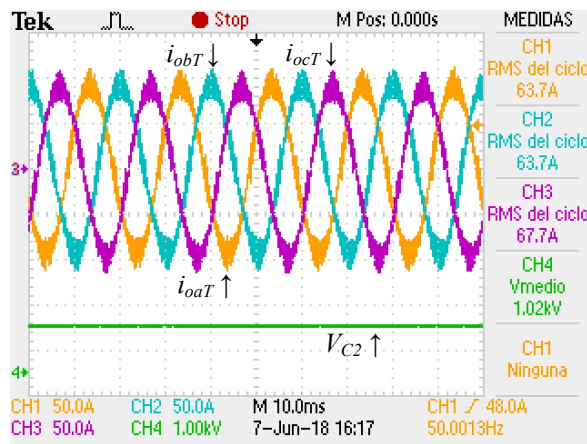


Figura 4.27. Corrientes de salida del convertidor en estado estacionario.

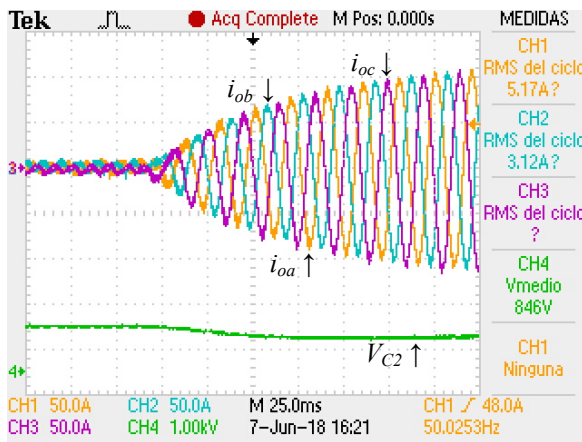


Figura 4.28. Corrientes de salida en el PCC_o en estado transitorio.

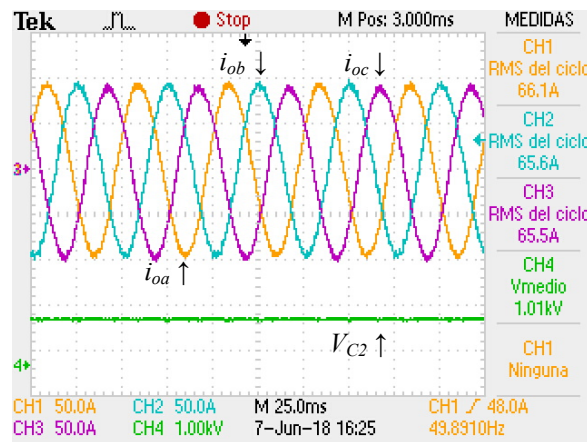


Figura 4.29. Corrientes de salida en el PCC_o en estado estacionario.

Las Figuras 4.31 y 4.32 denotan las señales de control para los convertidores de entrada y salida, durante el transitorio y en estado estacionario. Se observa que no existe saturación por parte de

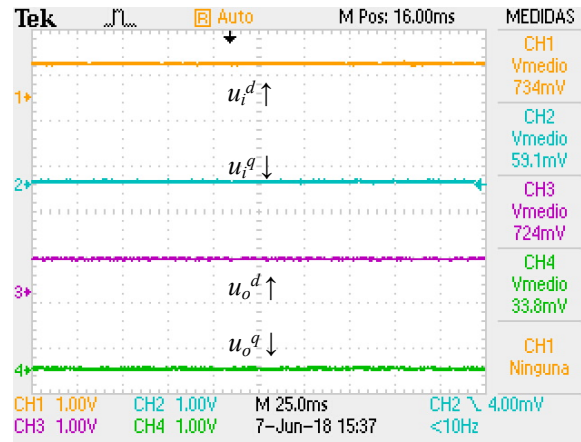


Figura 4.30. Señales de control previas al escalón de carga.

los bloques de control PI, y que se tiene una dinámica suave sin sobretiros.

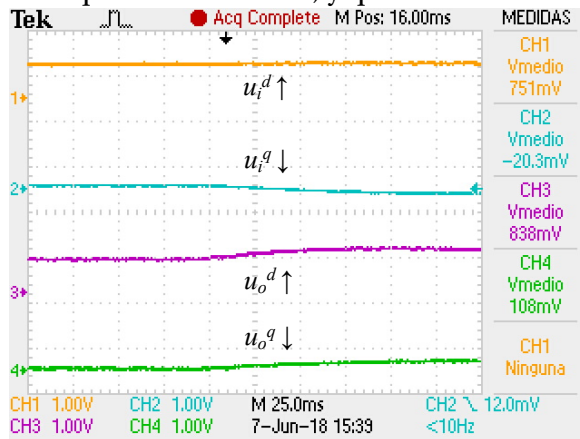


Figura 4.31. Señales de control durante el escalón de carga.

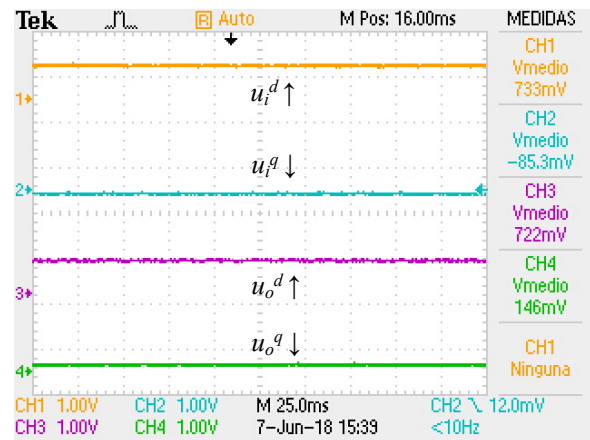


Figura 4.32. Señales de control en estado estacionario.

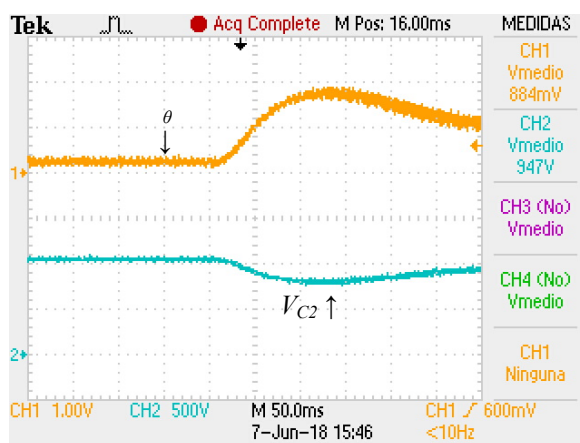


Figura 4.33. Ángulo de control del DAB y tensión V_{C2} durante el transitorio.

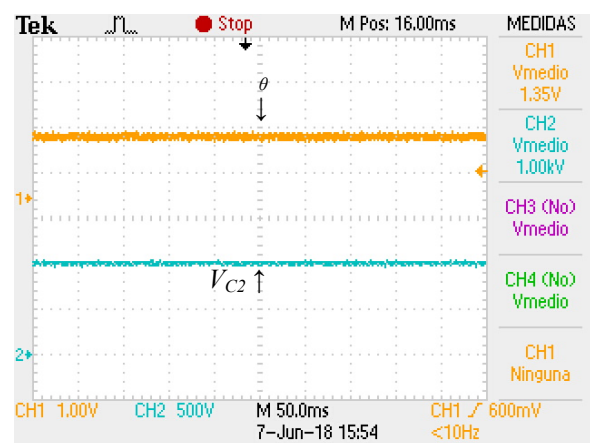


Figura 4.34. Ángulo de control del DAB y tensión V_{C2} en estado estacionario.

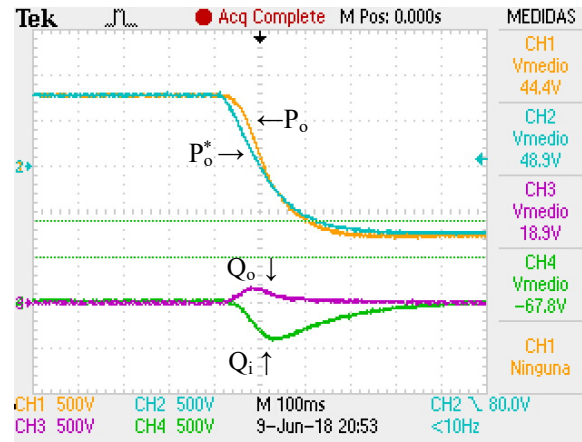


Figura 4.35. Potencias activa y reactiva durante el escalón de carga.

Por último las Figuras 4.33 y 4.34 presentan la dinámica del ángulo de desfase de la técnica CPS del convertidor DAB. Se puede apreciar que cuando la tensión cae por la acción del escalón de potencia el controlador ajusta el valor de θ para compensar la energía empleada durante el transitorio.

4.5.3. Inversión del flujo de potencia

Con el fin de probar la capacidad de flujo bidireccional de potencia de la topología se demanda al control el revertir el sentido del flujo, comenzando con una referencia $P_o^* = 750 \text{ kW}$ cambiando a $P_o^* = -750 \text{ kW}$; la potencia reactiva se mantiene regulada en 0 VAR.

La Figura 4.35 presenta el seguimiento de potencia activa y regulación reactiva por parte de la topología; el control sigue apropiadamente la referencia de potencia activa teniendo un comportamiento suave y la regulación de potencia reactiva en lo indicado.

La Figura 4.36 ilustra el comportamiento de las corrientes del PCC_i durante el transitorio, se puede observar el que el sistema realiza la inversión del sentido en la corriente con el fin de seguir la referencia en potencia. Las Figuras 4.37 y 4.38 muestran las corrientes en estado estacionario antes y después de la inversión del flujo de potencia.

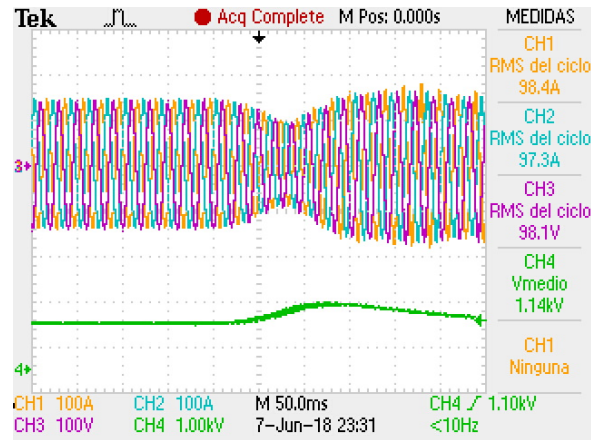


Figura 4.36. Corrientes de entrada durante el transitorio.

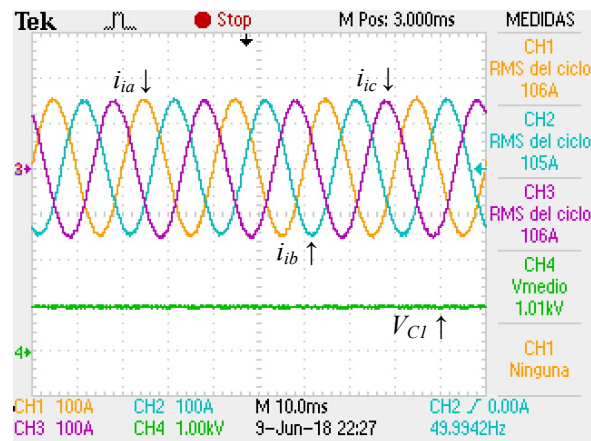


Figura 4.37. Corrientes de entrada antes del transitorio.

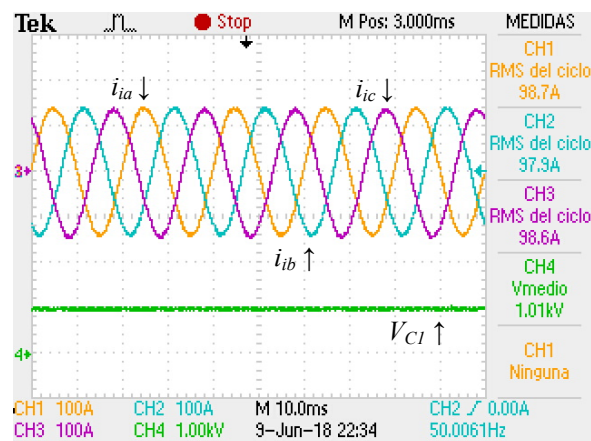


Figura 4.38. Corrientes de entrada después del transitorio.

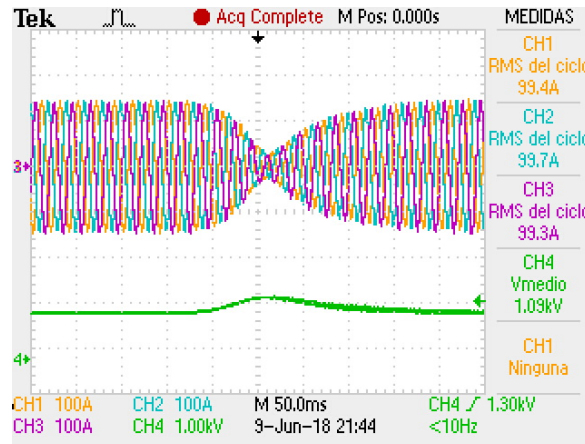


Figura 4.39. Corrientes de salida del PCC_o durante el transitorio y tensión V_{C2} .

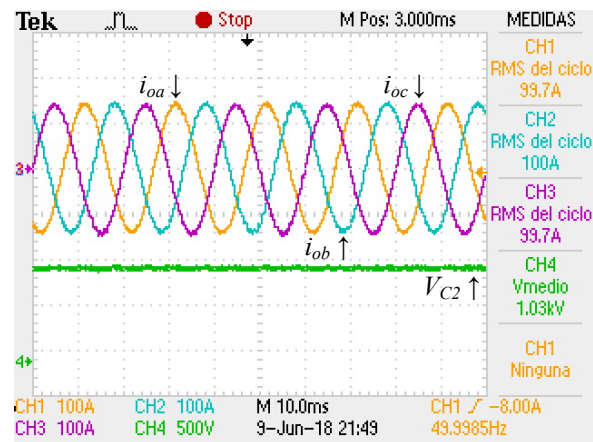
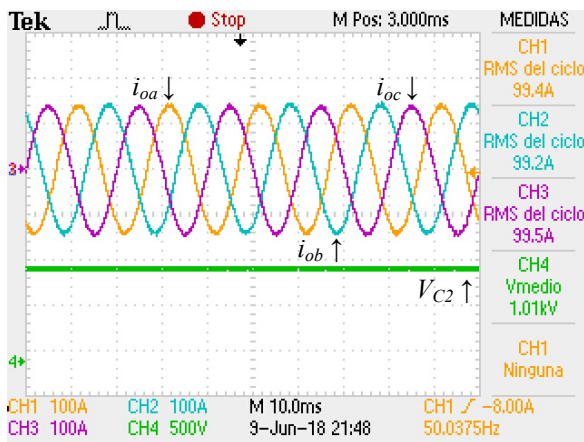


Figura 4.40. Corrientes del PCC_o antes del transitorio y Figura 4.41. Corrientes del PCC_o después del transitorio y tensión V_{C2} .

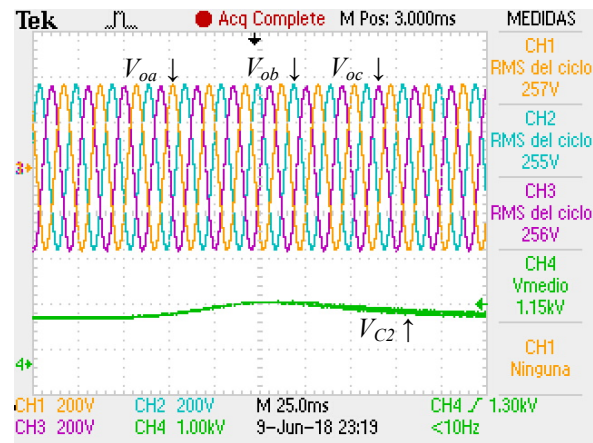
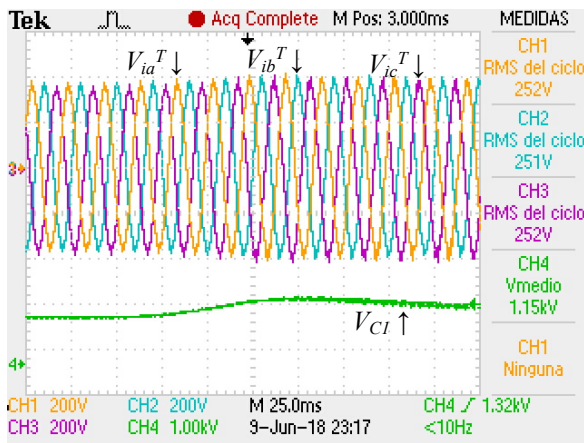


Figura 4.42. Tensiones del PCC_i durante el transitorio. Figura 4.43. Tensiones del PCC_o durante el transitorio.

El transitorio en la corriente del PCC_o se presenta en la Figura 4.39 y sus comporta-

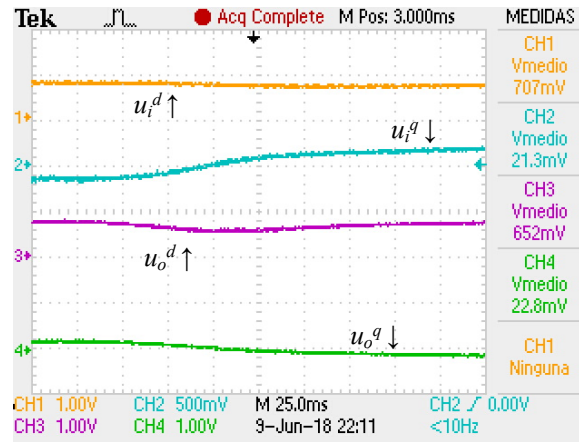


Figura 4.44. Señales de control de $VSC_{i,o}$ durante el transitorio.

mientos en estado estacionario antes del transitorio en la Figura 4.40 y después en la Figura 4.41.

Las Figuras 4.42 y 4.43 muestran el comportamiento transitorio de los puntos de conexión común de entrada y salida. Hay un incremento en las tensiones V_i^T correspondiente al 2% del valor pico, el cual posteriormente se estabiliza; dicho efecto es menos notorio en las tensiones de salida donde solo alcanza un 0.8% de sobretiro, dicho efecto se asocia a la inductancia de acoplamiento de la red.

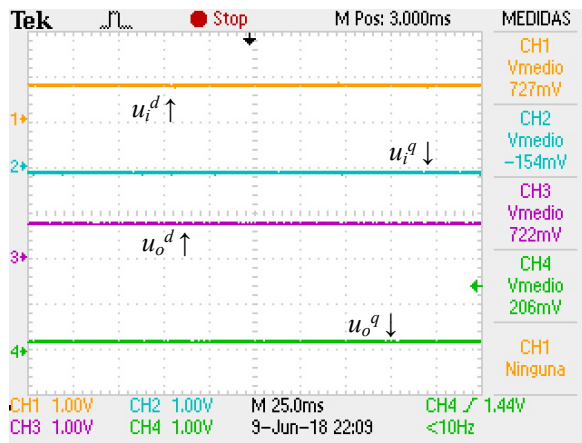


Figura 4.45. Señales de control de $VSC_{i,o}$ antes del transitorio.

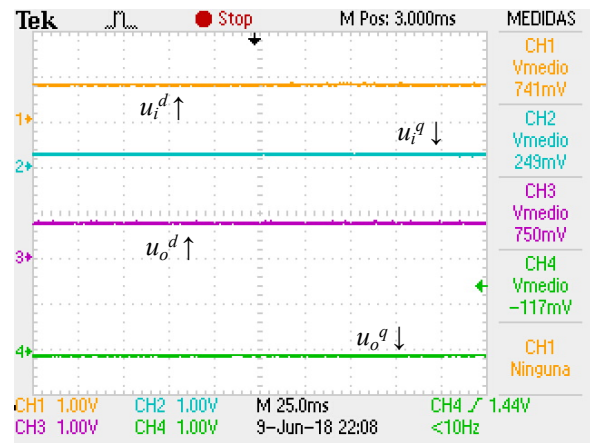
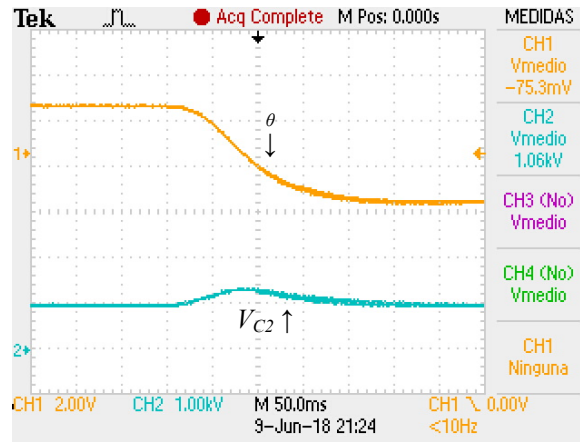
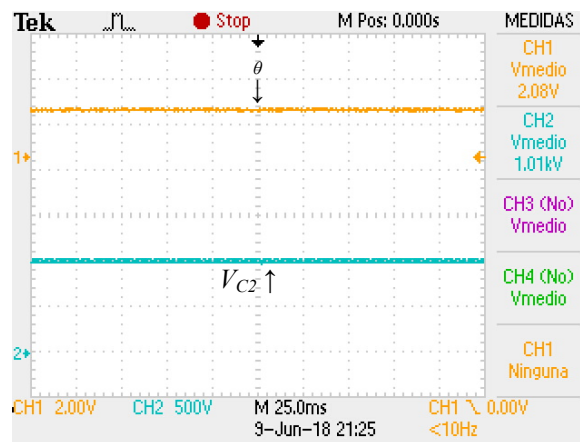


Figura 4.46. Señales de control de $VSC_{i,o}$ después del transitorio.

Las señales correspondientes a los estados transitorios de las señales de control de VSC_i y VSC_o se indican en la Figura 4.44, su comportamiento en estado estacionario antes y después de la inversión del flujo de potencia se muestra en las Figuras 4.45 y 4.46 respectivamente.

Figura 4.47. Variable de control θ y V_{C2} .Figura 4.48. Variable de control θ y V_{C2} antes de la inversión.

Las Figuras 4.47 a 4.49 muestran el comportamiento de la variable de control θ ; ante una inversión de potencia la variable invierte su signo con el objetivo de transferir la potencia demandada. Es posible observar como el esquema propuesto para el control del signo de dicha variable en la Figura 4.12 es capaz de realizar el cambio en el flujo de potencia a la par del cambio de referencias en los controladores de los convertidores externos, demostrando que la estrategia CPS es una alternativa sencilla y eficaz de implementar.

En las Figuras 4.50 y 4.51 se presentan la corriente y la tensión en los puntos de conexión común de entrada y salida; las cuales se encuentran en fase debido al control que regula la potencia reactiva en 0 VAR en cada PCC.

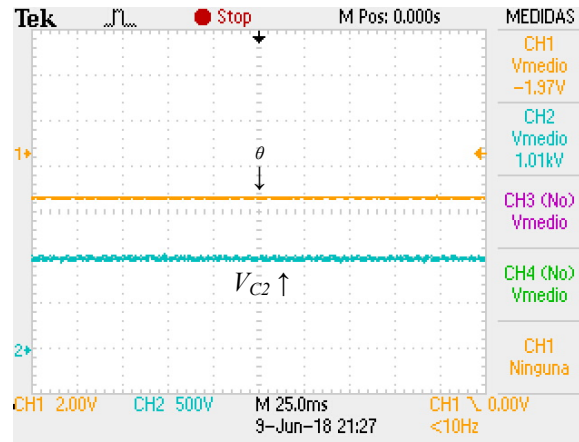


Figura 4.49. Variable de control θ y V_{C2} después de la inversión.

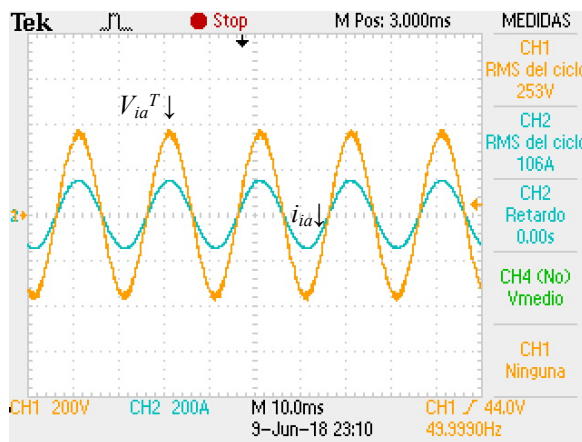


Figura 4.50. Corriente y tensión de la fase a de entrada al PCC_i .

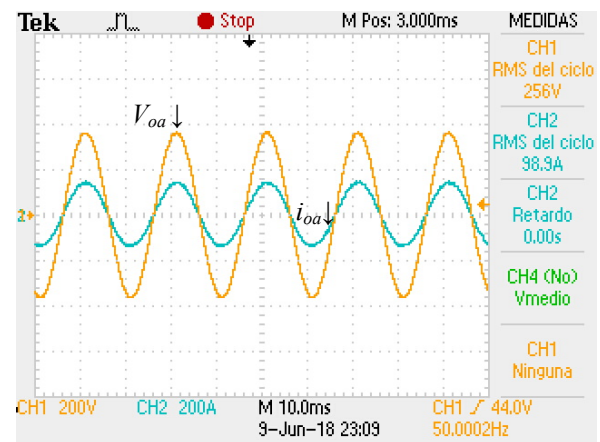


Figura 4.51. Corriente y tensión de la fase a de salida al PCC_o .

4.5.4. Compensación reactiva

Otra característica que posee la topología es la capacidad de realizar compensación reactiva de manera independiente hacia las fuentes de alimentación en tensión de entrada y/o salida. Dicho efecto se presenta en la Figura 4.52 donde las condiciones de operación son $P_o^* = 1$ MW y compensación de reactivos hacia los PCC en $Q_i^* = -100$ kVAR y $Q_o^* = 100$ kVAR. En la Figura 4.53 se muestra el transitorio al generar la inversión del signo, mostrando que la topología realiza la compensación de manera independiente y sin afectar la transferencia de potencia activa.

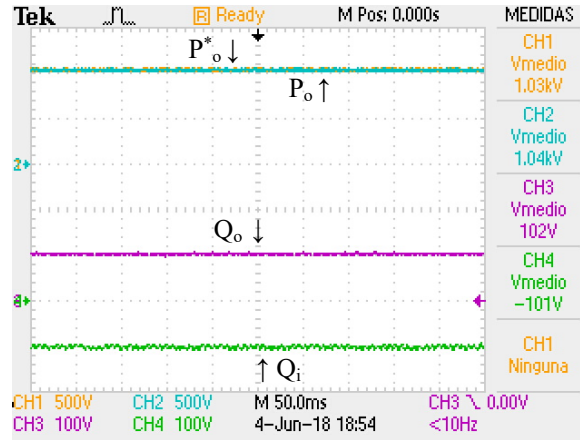


Figura 4.52. Potencia activa total y reactiva de entrada/salida.

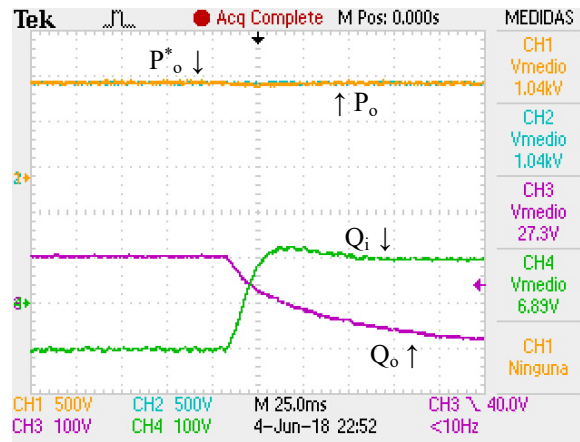


Figura 4.53. Potencia activa total y reactiva de entrada/salida durante el escalón.

4.5.5. Operación a potencia nominal

A continuación se muestran los resultados de la topología operando a potencia nominal ($P_o^* = 1 \text{ MW}$), y las referencias de potencia reactiva en 0 VAR.

Las Figuras 4.54 y 4.55 presentan las corrientes de entrada al PCC_i y de salida al PCC_o donde se estima una THD en corriente del 1.75% lo cual cumple con todos los estándares de conexión a la red eléctrica. Asumiendo un $FP=1$, la eficiencia está dada por:

$$\eta = \left(1 - \frac{P_i - P_o}{P_i}\right) \times 100 = 94.96\%, \quad (4.2)$$

considerando $I_{i(rms)} = 139 \text{ A}$, $I_{o(rms)} = 132 \text{ A}$, $V_{i,o(rms)} = 254 \text{ V}$.

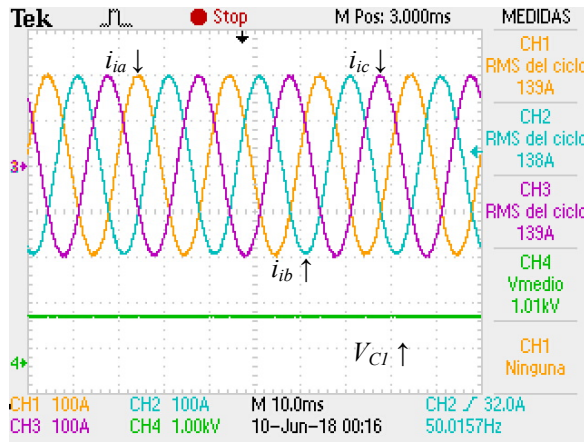


Figura 4.54. Corrientes de entrada al PCC_i y tensión V_{C1} en estado estacionario.

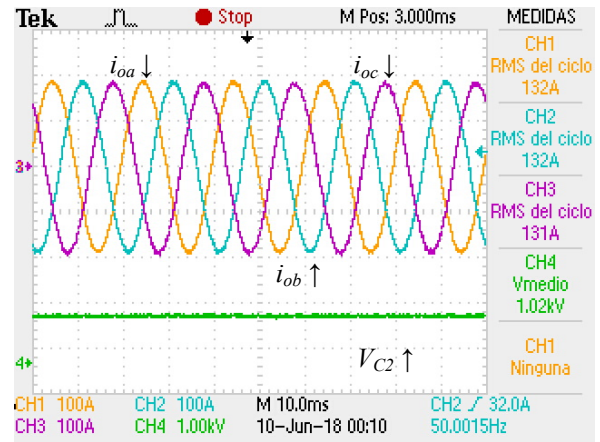


Figura 4.55. Corrientes de entrada al PCC_o y tensión V_{C2} en estado estacionario.

Una ventaja del uso del RTS es la capacidad de reproducir señales con un alto nivel de fidelidad, teniendo la capacidad de observar comportamientos que se tendrían en un prototipo físico; esta situación se ilustra en las Figuras 4.63 y 4.64, donde se comparan las corrientes de entrada al convertidor y la corriente del PCC_i contra la corriente del condensador del filtro LCL. De manera similar en la Figura 4.57 se presenta la tensión PWM en la fase a donde es posible apreciar el patrón de conmutación gracias al RTS.

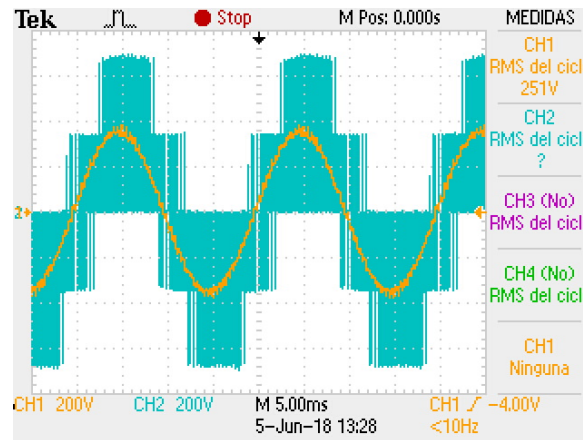
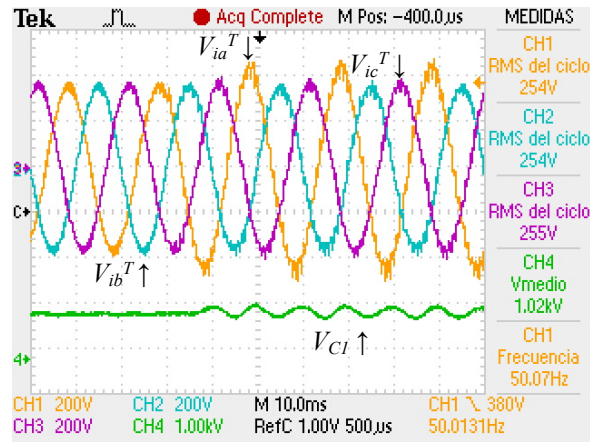
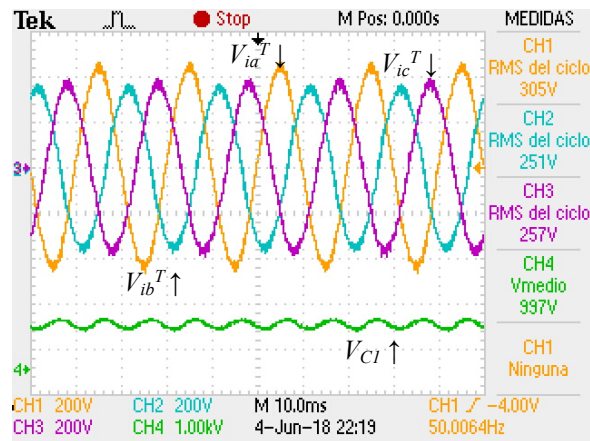


Figura 4.56. Tensión PWM de la fase a .

Figura 4.57. Tensiones de entrada durante el inicio del *swell*.Figura 4.58. Tensiones de entrada durante el *swell*.

4.5.6. Operación ante transitorios de red

Con el fin de validar la operación ante perturbaciones de red, se presentan los resultados ante un *swell* del 20% en la fase *a* de entrada.

Las tensiones de entrada se muestran en la Figura 4.57, donde se observa que la tensión de la fase *a* alcanza un incremento del 20%, y debido al desbalance una perturbación se propaga al bus de CD. En la Figura 4.58 se presentan los resultados en estado estacionario.

La Figura 4.59 muestra el comportamiento de las corrientes de entrada al PCC_i , en el cual la corriente i_{ia} se incrementa debido al crecimiento de la tensión de entrada de la fase correspondiente, teniendo una deformación en las corrientes i_{ib} e i_{ic} con el fin de mantener el

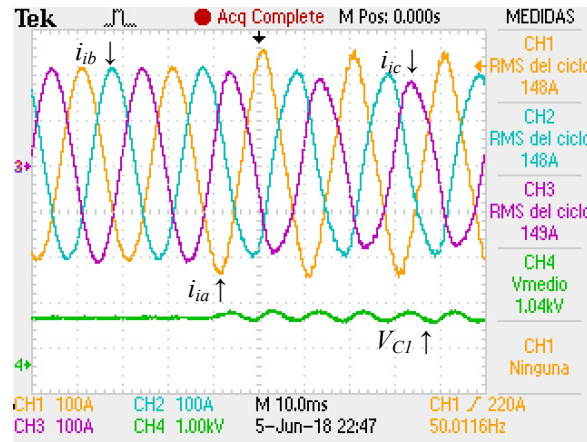


Figura 4.59. Corrientes del PCC_i durante el inicio del *swell*.

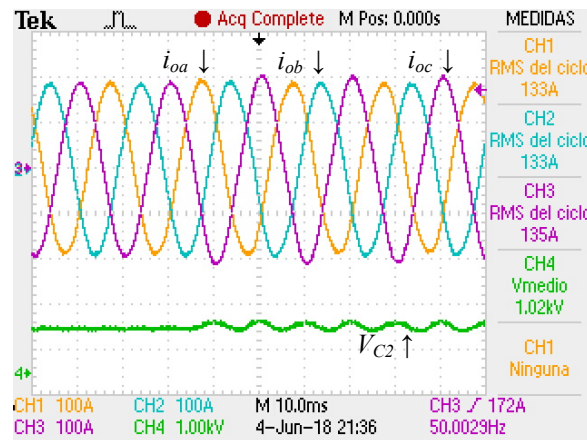


Figura 4.60. Corrientes en el PCC_o y C_2 .

equilibrio en la corriente de entrada, generando una perturbación la cual se mapea a la tensión V_{C1} .

Las corrientes de salida de la topología contra la tensión V_{C2} se muestran en la Figura 4.60, donde se puede observar un incremento en la corriente i_{oc} correspondiente al 2.3% del valor pico, el cual se origina debido a la perturbación presentada en la tensión V_{C2} .

Las dinámicas de las señales de control de los convertidores VSC_i y VSC_o se ilustran en la Figura 4.61; se observa una oscilación ocasionada por el efecto del desbalance en tensiones de entrada. La Figura 4.62 presenta el ángulo θ contra la tensión V_{C2} , donde se muestra una oscilación con valor de 210 Vpp; sin embargo, el valor medio se mantiene en el valor deseado.

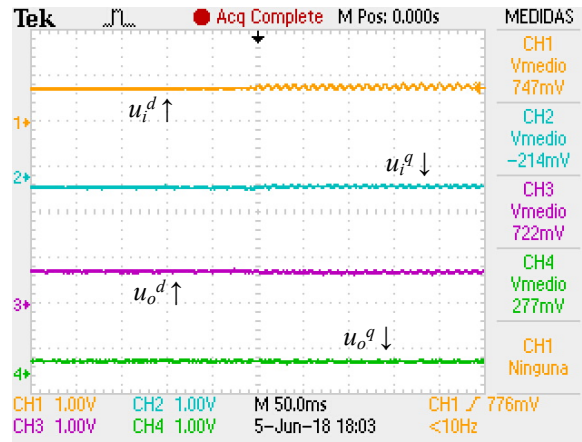


Figura 4.61. Señales de control $VSC_{i,o}$ al inicio del *swell*.

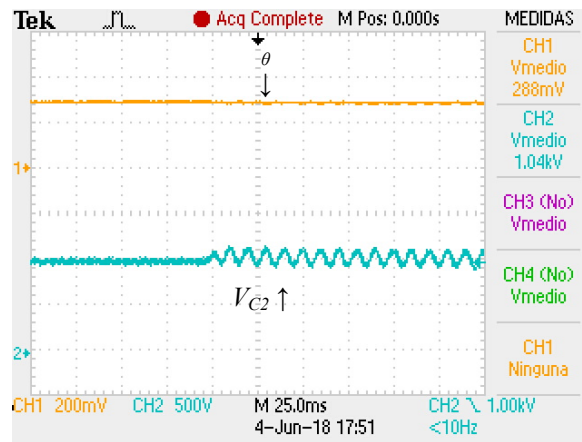


Figura 4.62. Señal de control θ al inicio del *swell* y tensión V_{C2} .

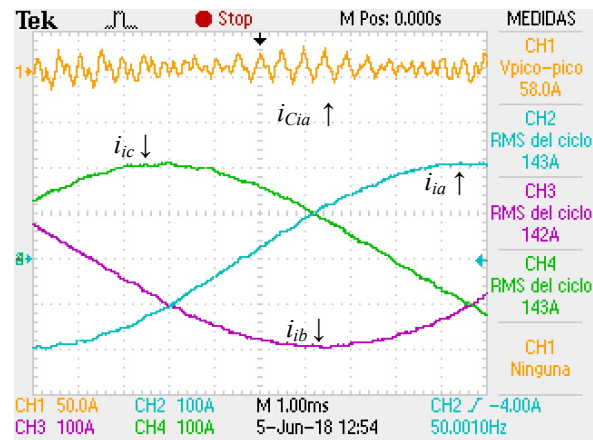
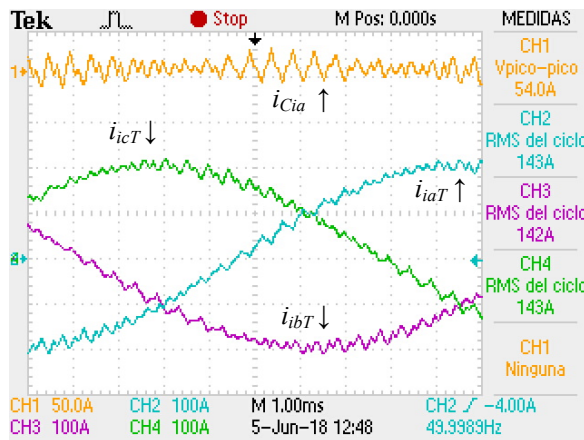


Figura 4.63. Corriente en el condensador C_i y corrientes de entrada al convertidor. Figura 4.64. Corriente en el condensador C_i y corrientes del PCC_i .

Hoy en día la incorporación de sistemas de generación distribuida se encuentra ampliamente diseminado; sin embargo, un efecto adverso de la generación mediante este tipo de esquemas es la aparición de fenómenos los cuales no eran visibles en esquemas de generación centralizados, tales como: variaciones en tensión, contenido armónico, generación de potencia reactiva, entre otros; haciendo necesario el uso de sistemas de acondicionamiento de línea.

El SST es un convertidor que además de poder operar como un sistema de acoplamiento entre redes, puede brindar servicios auxiliares con el fin de afrontar los retos operativos de la red eléctrica moderna, pudiendo ser incorporado a los distintos niveles de tensión. Siendo así un elemento que jugará un papel fundamental en la evolución de la red eléctrica.

En el presente trabajo de investigación se realizó análisis de la topología SST monofásica, explorando tanto su capacidad para interconexión en sistemas de baja y media tensión. Posteriormente se extendió el análisis de la topología a un esquema trifásico, como un medio para incrementar la capacidad de manejo de potencia. Por otro lado se exploró el uso del filtro LCL como una herramienta para lograr la incorporación del SST a la red con elementos pasivos reducidos, proponiendo un método basado en frecuencias para el diseño del filtro. El sistema propuesto se evaluó a través de simulaciones y la implementación en un RTS.

Como principales conclusiones del presente trabajo de investigación se destacan:

- El uso de la topología SST en un esquema monofásico presenta limitantes en la capacidad de manejo de potencia, y la generación de un armónico de segundo orden presente en el convertidor DAB. Dicho problema se soluciona de manera natural en la operación trifásica

del convertidor.

- El esquema del convertidor SST lo vuelven un convertidor flexible, el cual puede estructurarse de diversas maneras con el fin de realizar acoplamientos de MV-LV, incorporación de fuentes DER en paralelo, teniendo además la capacidad de brindar servicios auxiliares a la red como compensación armónica y reactiva. El cual es posible controlar por estructuras desacopladas de control por etapa.
 - El método desarrollado en esta investigación para el dimensionamiento del filtro LCL es una alternativa simple, al no requerir técnicas de optimización o métodos iterativos, como los reportados en la literatura. Brindando además la posibilidad de tomar en cuenta factores como potencia construida.
 - El esquema de control por desacoplo permitió alcanzar los objetivos de control de cada uno de los arreglos presentados, esto es debido al desacoplo de las etapas de conversión. Por otro lado se demostró que es posible realizar parte de la compensación armónica de la red mediante el mismo, sin la necesidad de incorporar etapas adicionales al esquema.
 - El uso de filtros LCL permite la incorporación del SST de una manera adecuada a esquemas trifásicos, debido a que posee un mejor desempeño con elementos pasivos reducidos en comparación con el filtro L. Particularizando para la metodología de diseño propuesta se tiene la reducción de la potencia construida de hasta el 70 % de la potencia construida de los inductores del filtro comparación con filtros L.
 - El esquema de control y las consideraciones de sintonización presentadas son un método simple el cual logra la operación del convertidor sin excitar los puntos de resonancia, sin la necesidad de incorporar sensores de todas las corrientes del de cada filtro por fase (entrada, salida y condensador). Teniendo en todos los desempeños con THD en corriente y tensión menores al 1.75 %.
 - Los esquemas desarrollados para la implementación en la plataforma RTS permiten la aplicación del circuito eléctrico completo sin el uso de modelos equivalentes u otras técnicas reportadas, logrando la simulación del SST con el uso del 28.57 % del paso de simulación.
-

- El desempeño de la estrategia del control en el el simulador en tiempo real permite corroborar que posee un buen desempeño dinámico durante la operación y transitorios; incorporando además, efectos como saturación y tiempos de retardo en los sensores y controladores. Operando de esta manera en condiciones que se esperarían en un ambiente físico, todo gracias a la implementación del circuito completo en el RTS.
- La operación del SST en simulador en tiempo real, permitió corroborar la operación del control con las consideraciones para evitar la resonancia del filtro LCL. Teniendo además un desempeño adecuado al cumplir con THD menores al 2.1 % y logrando eficiencias cercanas al 95 %, lo cual es coherente con las topologías reportadas en la literatura.

Aportaciones

Como aportaciones del trabajo se pueden mencionar:

La elaboración de una metodología de diseño de los elementos de filtro LCL, basada en la colocación de las frecuencias de resonancia del filtro, la cual no requiere de optimización o iteraciones.

La proposición de una estrategia de limitación de ancho de banda para el control por desacoplo, la cual permite al control operar al SST con el filtro LCL evitando los puntos de resonancia, sin incrementar la complejidad del sistema o incrementar el número de sensores. Dicha estrategia fue corroborada mediante el RTS.

La implementación del convertidor SST de tres etapas en una plataforma RTS, haciendo uso del circuito eléctrico completo sin hacer uso de simplificaciones o modelos equivalentes, la cual no se encontraba reportada.

La elaboración de estructuras basadas en RTE blocks con el fin de realizar el control de los módulos que representan al SST, en particular el esquema de modulación CPS, siendo que no existe un equivalente reportado en la literatura especializada.

Sugerencias para Trabajos Futuros

Como sugerencias de trabajo a futuro se tienen:

- La elaboración del prototipo completo de la topología implementando técnicas de aislamiento óptico para los dispositivos semiconductores.
- Programación de esquemas de modulación triangular y trapezoidal para su implementación con el convertidor DAB.
- Evaluación de técnicas de control no-lineal para el control de los convertidores VSC de la topología.

Publicaciones Generadas

J. Almaguer, V. Cárdenas, H. Miranda and J. Alcalá, “Modular multilevel BTB converter with parallel cells”, IECON 2014 - 40th Annual Conference of the IEEE Industrial Electronics Society, Dallas, TX, 2014, pp. 1617-1623.

J. Almaguer, V. Cárdenas, A. Aganza-Torres, H. Miranda, J. Alcalá and F. Mendoza-Mondragón, “Power control of a multi-cell solid-state transformer with extended functions,” *2017 IEEE International Conference on Industrial Technology (ICIT), Toronto, ON*, 2017, pp. 183-188.

J. Almaguer, V. Cárdenas, A. Aganza-Torres, M. González and J. Alcalá, “A Frequency-Based LCL Filter Design and Control Considerations for Three-Phase Converters for Solid State Transformer Applications,” sometido al *Electrical Engineering ELEEN*, Springer (En revisión).

J. Almaguer, V. Cárdenas, J. Espinoza, A. Aganza-Torres, J. Alcalá and M. González, “Performance and Control Strategy of Real-Time Simulation of a Three-Phase Solid-State Transformer,” sometido al *Applied Sciences Journal*, MDPI (Aceptado para su publicación el 18 de febrero de 2019).

Otras Publicaciones

J. Alcalá, V. Cárdenas, M. Durán, J. Almaguer, S. Charre, “Análisis del Convertidor BTB Multicelda Paralela con Capacidad Redundante”, XVI Congreso Latinoamericano de Control Automático CLCA 2014, Cancún, México, 14-17 de Octubre de 2014, pp. 1453 - 1458.

M. Hernández, V. Cárdenas, J. Almaguer, J. Alcalá, F. Pazos, “Convertidor BTB Monofásico de Tres Puertos con Control Bidireccional de Potencia Activa y Compensación de Potencia Reactiva”, XVI Congreso Latinoamericano de Control Automático CLCA 2014, Cancún, México, 14-17 de Octubre de 2014, pp. 1319 - 1324.

C. Gómez, H. Miranda, J. Almaguer, V. Cárdenas, “Análisis y Desarrollo de un Esquema de Control DMC para Convertidores CC-CC,” Congreso Nacional de Control Automático AMCA 2016, Querétaro, México, 28-30 de Septiembre de 2016, pp. 468-473.

TRANSFORMACIÓN DE PARK

A.1. Caso monofásico

A continuación se muestra la transformación dq monofásica descrita en [115] para el modelado de los convertidores VSC de la configuración SST presentada en la Figura A.1, en la cual se realiza la transformación dq , mediante una etapa de desfase 90° con respecto a la , generando así una referencia imaginaria, ambas tanto real como imaginaria se multiplican por la matriz de transformación (B) la cual mapeará los valores a dq , devolviendo de esta manera la componente en d y q de la señal.

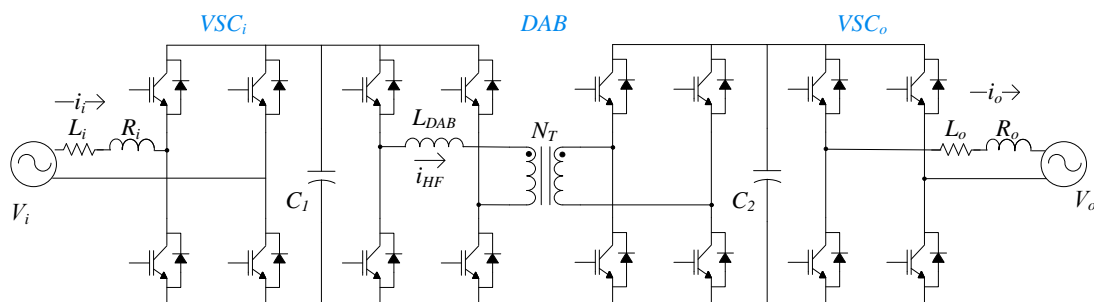


Figura A.1. Convertidor SST monofásico.

Para la transformación dq se toman las ecuaciones de Kirchhoff de un convertidor VSC ,

mostradas a continuación:

$$L_i \frac{di_i}{dt} = -R_i i_i + V_i - u_i V_{C1}, \quad (\text{A.1})$$

$$L_o \frac{di_o}{dt} = -R_o i_o + V_{,o} - u_o V_{C2}, \quad (\text{A.2})$$

$$C_1 \frac{dV_{C1}}{dt} = u_i i_i, \quad (\text{A.3})$$

$$C_2 \frac{dV_{C2}}{dt} = u_o i_o. \quad (\text{A.4})$$

Partiendo de la ecuación A.1 se considera la matriz de transformación dada por:

$$T = \begin{bmatrix} \text{sen}(\omega t) & -\text{cos}(\omega t) \\ \text{cos}(\omega t) & \text{sen}(\omega t) \end{bmatrix}, \quad (\text{A.5})$$

$$T \left\{ L_i \frac{d\mathbf{I}_i}{dt} \right\} = T \{ -R_i \mathbf{I}_i + V_i - \mathbf{U}_i V_{C1} \}. \quad (\text{A.6})$$

donde $\mathbf{I}_i = \begin{bmatrix} i_i^{re} \\ i_i^{im} \end{bmatrix}$, $\mathbf{V}_i = \begin{bmatrix} v_i^{re} \\ v_i^{im} \end{bmatrix}$ y $\mathbf{U}_i = \begin{bmatrix} u_i^{re} \\ u_i^{im} \end{bmatrix}$.

Transformando del lado derecho de la ecuación:

$$T \left\{ L_i \frac{d\mathbf{I}_i}{dt} \right\} = -R_i \mathbf{I}_i^{dq} + V_i^{dq} - \mathbf{U}_i^{dq} V_{C1}, \quad (\text{A.7})$$

donde: $\mathbf{I}_i^{dq} = \begin{bmatrix} i_i^d \\ i_i^q \end{bmatrix}$, $V_i^{dq} = \begin{bmatrix} V_i^d \\ V_i^q \end{bmatrix}$ y $\mathbf{U}_i^{dq} = \begin{bmatrix} u_i^d \\ u_i^q \end{bmatrix}$.

Se desarrolla A.7 por la izquierda obteniendo.

$$T \left\{ L_i \frac{d\mathbf{I}_i}{dt} \right\} = L_i \frac{d\mathbf{T}\mathbf{I}_i}{dt} - L_i \frac{d\mathbf{T}}{dt} \mathbf{I}_i, \quad (\text{A.8})$$

$$T \left\{ L_i \frac{d\mathbf{I}_i}{dt} \right\} = L_i \frac{d\mathbf{I}_i^{dq}}{dt} - L_i \frac{d\mathbf{T}}{dt} \mathbf{B}^{-1} d\mathbf{I}_i^{dq}. \quad (\text{A.9})$$

Combinando A.9 y A.7 se llega a:

$$L_i \frac{d\mathbf{I}_i^{dq}}{dt} = -R_i \mathbf{I}_i^{dq} + V_i^{dq} - \mathbf{U}_i^{dq} V_{C1} + L_i \frac{d\mathbf{B}}{dt} \mathbf{B}^{-1} d\mathbf{I}_i^{dq}. \quad (\text{A.10})$$

Realizando la simplificación

$$\frac{d\mathbf{B}}{dt} \mathbf{B}^{-1} = \begin{bmatrix} 0 & \omega \\ -\omega & 0 \end{bmatrix}. \quad (\text{A.11})$$

Sustituyendo en A.10, y separando se obtiene:

$$L_i \frac{dI_i^d}{dt} = -R_i I_i^d + \omega L_i I_i^q + V_i^d - U_i^d V_{C1}, \quad (\text{A.12})$$

$$L_i \frac{dI_i^q}{dt} = -R_i I_i^q - \omega L_i I_i^d + V_i^q - U_i^q V_{C1}. \quad (\text{A.13})$$

Desarrollando para todas las ecuaciones de malla se tienen las cuatro ecuaciones que rigen el comportamiento en dq para los convertidores VSC

$$L_i \frac{dI_i^d}{dt} = -R_i I_i^d + \omega L_i I_i^q + V_i^d - U_i^d V_{C1}, \quad (\text{A.14})$$

$$L_i \frac{dI_i^q}{dt} = -R_i I_i^q - \omega L_i I_i^d + V_i^q - U_i^q V_{C1}, \quad (\text{A.15})$$

$$L_o \frac{dI_o^d}{dt} = -R_o I_o^d + \omega L_o I_o^q + V_o^d - U_o^d V_{C2}, \quad (\text{A.16})$$

$$L_o \frac{dI_o^q}{dt} = -R_o I_o^q - \omega L_o I_o^d + V_o^q - U_o^q V_{C2}. \quad (\text{A.17})$$

Para la ecuación de la corriente que circula por el bus de CD se toma el valor promedio dado por:

$$C \frac{dV_{C1}}{dt} = \frac{u_i^{re} I_i^{re} + u_i^m I_i^m}{2}. \quad (\text{A.18})$$

Dado que es un valor promedio es evidente que la información correspondiente al rizo de i_c se perderá, sin embargo no afecta al control, dado que la finalidad de éste es el control del valor promedio en si. Es posible expresar la ecuación A.18 para obtener A.19

$$\begin{aligned} C \frac{dV_{C1}}{dt} &= \frac{\mathbf{U}_i^T \mathbf{I}_i}{2}, \\ C \frac{dV_{C1}}{dt} &= \frac{(\mathbf{B}^{-1} \mathbf{B} \mathbf{U}_i)^T \mathbf{B}^{-1} \mathbf{B} \mathbf{I}_i}{2}. \end{aligned} \quad (\text{A.19})$$

Recordando que $(\mathbf{B}^{-1} \mathbf{B})$ es por definición la matriz identidad de 2x2 se tiene:

$$C \frac{dV_{C1}}{dt} = \frac{(\mathbf{T}^{-1} \mathbf{U}_i^{dq})^T \mathbf{T}^{-1} \mathbf{I}_i^{dq}}{2}. \quad (\text{A.20})$$

Tomando en cuenta que $\mathbf{T}^{-1} = \mathbf{T}^T$ además de la propiedad de las matrices $(\mathbf{A}_1 \mathbf{A}_2)^T = \mathbf{A}_1^T \mathbf{A}_2^T$.

$$C \frac{dV_{C1}}{dt} = \frac{(\mathbf{U}_i^{dq})^T \mathbf{T} \mathbf{T}^{-1} \mathbf{I}_i^{dq}}{2}, \quad (\text{A.21})$$

$$C \frac{dV_{C1}}{dt} = \frac{(\mathbf{U}_i^{dq})^T \mathbf{I}_i^{dq}}{2}. \quad (\text{A.22})$$

Separando A.22 se llega a:

$$C \frac{dV_{C1}}{dt} = \frac{(U_i^d I_i^d + U_i^q I_i^q)}{2}. \quad (\text{A.23})$$

A.2. Caso trifásico

A continuación se presenta la extensión de la transformada de Park para el caso trifásico; la cual fue usada en los Capítulos 3 y 4.

Considerando el sistema:

$$L_i \frac{d\mathbf{i}_{abc}}{dt} = \mathbf{V}_{ia,b,c} - R_i \mathbf{i}_{abc} - V_{C1} \mathbf{u}_{abc}. \quad (\text{A.24})$$

La transformación se define como:

$$\begin{bmatrix} X_d \\ X_q \\ X_0 \end{bmatrix} = \mathbf{T} \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix}. \quad (\text{A.25})$$

Donde \mathbf{T} es la matriz de transformación (A.26) con $\phi = \frac{2\pi}{3}$, cuya ganancia se encuentra dada para mantener los valores pico de las señales.

$$\mathbf{T} = \frac{2}{3} \begin{bmatrix} \text{sen}(\omega t) & \text{sen}(\omega t - \phi) & \text{sen}(\omega t + \phi) \\ \text{cos}(\omega t) & \text{cos}(\omega t - \phi) & \text{cos}(\omega t + \phi) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix}. \quad (\text{A.26})$$

Partiendo de (A.24) se aplica la identidad $\mathbf{T}^{-1}\mathbf{T}$ premultiplicando la ecuación se tiene:

$$L_i \frac{d\mathbf{T}^{-1}\mathbf{T}\mathbf{i}_{abc}}{dt} = L_i \frac{d\mathbf{T}^{-1}\mathbf{i}_{dq0}}{dt} + L_i \mathbf{T}^{-1} \frac{d\mathbf{i}_{dq0}}{dt}. \quad (\text{A.27})$$

Sustituyendo en (A.24) se tiene:

$$L_i \frac{d\mathbf{T}^{-1}\mathbf{i}_{dq0}}{dt} + L_i \mathbf{T}^{-1} \frac{d\mathbf{i}_{dq0}}{dt} = \mathbf{T}\mathbf{V}_{ia,b,c} - R_i \mathbf{T}\mathbf{i}_{abc} - V_{C1} \mathbf{T}\mathbf{u}_{abc}^T. \quad (\text{A.28})$$

Agrupando se llega a:

$$L_i \frac{d\mathbf{I}_{dq0}}{dt} = \mathbf{V}_{d,q,0} - R_i \mathbf{I}_{dq0} - V_{C1} \mathbf{U}_{dq0}^T - L_i \mathbf{T}^{-1} \frac{d\mathbf{I}_{dq0}}{dt}. \quad (\text{A.29})$$

Desarrollando por la derecha se tiene:

$$L_i \frac{d\mathbf{T}^{-1}\mathbf{I}_{dq0}}{dt} = -L_i\omega \begin{bmatrix} 0 & 1 & 0 \\ -1 & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix}. \quad (\text{A.30})$$

Sustituyendo (A.30) en (A.28):

$$L_i \frac{d\mathbf{i}_{dq}}{dt} = \mathbf{V}_{dq} - R_i \mathbf{I}_{dq} - V_{C1} \mathbf{U}_{dq}^T + L_i\omega \begin{bmatrix} 0 & 1 \\ -1 & 0 \end{bmatrix} \mathbf{I}_{dq}. \quad (\text{A.31})$$

Con respecto a las ecuaciones de la dinámica del bus de CD se tiene:

$$C \frac{dV_{C1}}{dt} = \mathbf{u}_{abc}^T \mathbf{T}^{-1} \mathbf{T} \mathbf{i}_{abc} - i_{cd}. \quad (\text{A.32})$$

Desarrollando se tiene:

$$C \frac{dV_{C1}}{dt} = \mathbf{m}_{dq}^T \mathbf{T}^{-1} \mathbf{T} \mathbf{i}_{dq} - i_{cd}. \quad (\text{A.33})$$

por lo cual el modelo completo para VSC_i está dado por:

$$L_i \frac{dI_i^d}{dt} = -R_i I_i^d + L_i\omega I_i^q + V_i^d - \frac{1}{2} U_i^d V_{C1}, \quad (\text{A.34})$$

$$L_i \frac{dI_i^q}{dt} = -R_i I_i^q - L_i\omega I_i^d + V_i^q - \frac{1}{2} U_i^q V_{C1}. \quad (\text{A.35})$$

$$C_1 \frac{dV_{C1}}{dt} = \frac{1}{2} \left[U_i^d I_i^d + U_i^q I_i^q \right] - i_{cd} \quad (\text{A.36})$$

REFERENCIAS

- [1] L. Heinemann and G. Mauthe, "The universal power electronics based distribution transformer, an unified approach," in *Power Electronics Specialists Conference, 2001. PESC. 2001 IEEE 32nd Annual*, vol. 2, 2001, pp. 504–509 vol.2.
- [2] W. . Gu and R. Liu, "A study of volume and weight vs. frequency for high-frequency transformers," in *Proceedings of IEEE Power Electronics Specialist Conference - PESC '93*, Junio 1993, pp. 1123–1129.
- [3] A. Arora, K. Chan, T. Jauch, A. Kara, and E. Wirth, "Innovative system solutions for power quality enhancement," pp. 4–12, Enero 1998.
- [4] U. E. I. Administration, *Key world energy statistics*. EIA, 2017. [url] Dirección Web: <https://www.iea.org/publications/freepublications/publication/KeyWorld2017.pdf>
- [5] H. Kuang, S. Li, and Z. Wu, "Discussion on advantages and disadvantages of distributed generation connected to the grid," in *2011 International Conference on Electrical and Control Engineering*, Septiembre 2011, pp. 170–173.
- [6] C. W. G. 37.23, I. C. on Large High Voltage Electric Systems. Study Committee Power System Planning, and D. W. Group, *Impact of increasing contribution of dispersed generation on the power system: final report*, serie Brochures thématiques: International Conference on Large High Voltage Electric Systems. CIGRE, 1999.
- [7] "IEEE standard for interconnecting distributed resources with electric power systems," *IEEE Std 1547-2003*, pp. 1–28, Julio 2003.
- [8] N. K. Roy and H. R. Pota, "Current status and issues of concern for the integration of distributed generation into electricity networks," *IEEE Systems Journal*, vol. 9, no. 3, pp. 933–944, Septiembre 2015.

-
- [9] V. Telukunta, J. Pradhan, A. Agrawal, M. Singh, and S. G. Srivani, "Protection challenges under bulk penetration of renewable energy resources in power systems: A review," *CSEE Journal of Power and Energy Systems*, vol. 3, no. 4, pp. 365–379, Diciembre 2017.
- [10] Y. Li, X. Tian, C. Liu, Y. Su, L. Li, L. Zhang, Y. Sun, and J. Li, "Study on voltage control in distribution network with renewable energy integration," in *2017 IEEE Conference on Energy Internet and Energy System Integration (EI2)*, Noviembre 2017, pp. 1–5.
- [11] S. K. Gill, K. Vu, and C. Aimone, "Quantifying fossil fuel savings from investment in renewables and energy storage," in *2017 Saudi Arabia Smart Grid (SASG)*, Diciembre 2017, pp. 1–6.
- [12] K. Al-Haddad, "Power quality issues under constant penetration rate of renewable energy into the electric network," in *Proceedings of 14th International Power Electronics and Motion Control Conference EPE-PEMC 2010*, Septiembre 2010, pp. S11–39–S11–49.
- [13] ABB, *Generators for wind turbines Standard slip ring generator series for doubly-fed concept from 1.5-3.6 MW, Brochure Catalog*. ABB, 2014. [url] Dirección Web: https://library.e.abb.com/public/3d19b43606b08b60c1257d77002a0bc9/ABB9AKK105233%20Rev_D%20LowRes_061014.pdf
- [14] I. van Beuzekom, B. Hodge, and H. Slootweg, "Projecting solar photovoltaic efficiencies from lab to market," in *2018 IEEE International Energy Conference (ENERGYCON)*, June 2018, pp. 1–6.
- [15] IEA, *Technology Roadmap Solar Photovoltaic Energy*. IEA, 2014. [url] Dirección Web: https://www.iea.org/media/freepublications/technologyroadmaps/solar/TechnologyRoadmapSolarPhotovoltaicEnergy_2014edition.pdf
- [16] IEA, *Technology Roadmap wind Energy*. IEA, 2014. [url] Dirección Web: https://www.iea.org/publications/freepublications/publication/Wind_2013_Roadmap.pdf
- [17] REN21, *Renewables 2018 Global Status Report*. Re21 Publications, 2018. [url] Dirección Web: http://www.ren21.net/wp-content/uploads/2018/06/17-8652_GSR2018_FullReport_web_final_.pdf
- [18] S. de Planeación y Transición Energética, "Boletín de energías limpias," SENER, Tech. Rep. 42, Noviembre 2018.
- [19] S. de Planeación y Transición Energética, "Prospectiva de energías renovables 2017-2031," SENER, Tech. Rep., 2017.
-

-
- [20] F. Blaabjerg, M. Liserre, and K. Ma, "Power electronics converters for wind turbine systems," *IEEE Transactions on Industry Applications*, vol. 48, no. 2, pp. 708–719, Marzo 2012.
- [21] L. Li and D. Chen, "Phase-shifted controlled forward mode ac/ac converters with high frequency ac links," *The Fifth International Conference on Power Electronics and Drive Systems, 2003. PEDS 2003.*, vol. 1, pp. 172–177 Vol.1, Noviembre 2003.
- [22] D. Chen and L. Li, "Bi-polarity phase-shifted controlled voltage mode ac/ac converters with high frequency ac link," *IEEE 34th Annual Conference on Power Electronics Specialist, 2003. PESC '03.*, vol. 2, pp. 677–682 vol.2, Junio 2003.
- [23] K. Harada, K. Yamasaki, M. Jinno, Y. Kawata, and T. Nakashima, "Intelligent transformer," *Power Electronics Specialists Conference, 1996. PESC '96 Record., 27th Annual IEEE*, vol. 2, pp. 1337–1341 vol.2, Junio 1996.
- [24] I. E. Commission, *IEC 61400-21, Measurement and assessment of power quality characteristics of grid connected wind turbines*, 2nd ed., Agosto 2008.
- [25] I. E. Commission, *IEC 62109-2, Safety of power converters for use in photovoltaic power systems – Part 2: Particular requirements for inverters*, 1st ed., Junio 2011.
- [26] U. Laboratories, *UL 1741, Standard for Inverters, Converters, Controllers and Interconnection System Equipment for Use With Distributed Energy Resources*, 2nd ed., Enero 2010.
- [27] *Resolución por la que la Comisión Reguladora de Energía expide las Reglas Generales de Interconexión al Sistema Eléctrico Nacional para generadores o permisionarios con fuentes de energías renovables o cogeneración eficiente.* Diario Oficial de la Federación, 22 Mayo 2012.
- [28] W. McMurray, "Power converter circuits having a high frequency link," Junio 1970, uS Patent 3,517,300. [url] Dirección Web: <http://www.google.com/patents/US3517300>
- [29] J. L. Brooks, *Solid State Transformer Concept Development.* Report of Naval Material Command, Civil Engineering Laboratory, Naval Construction Battalion Center, Port Hueneme, Abril 1980.
- [30] M. Kang, P. N. Enjeti, and I. J. Pitel, "Analysis and design of electronic transformers for electric power distribution system," vol. 2, pp. 1689–1694 vol.2, Octubre 1997.
- [31] E. R. Ronan, S. D. Sudhoff, S. F. Glover, and D. L. Galloway, "A power electronic-based distribution transformer," *IEEE Transactions on Power Delivery*, vol. 17, no. 2, pp. 537–543, Abril 2002.
-

-
- [32] X. She, A. Huang, and R. Burgos, "Review of solid-state transformer technologies and their application in power distribution systems," *Emerging and Selected Topics in Power Electronics, IEEE Journal of*, vol. 1, no. 3, pp. 186–198, Septiembre 2013.
- [33] L. Cheng, Y. Xie, X. Lu, and Z. Wang, "The topology analysis and compare of high-frequency power electronic transformer," in *2012 Asia-Pacific Power and Energy Engineering Conference*, Marzo 2012, pp. 1–6.
- [34] G. O. J.W. Kolar, "Tutorial: Solid state transformer concepts in traction and smart grid applications," *Energy Conversion Congress and Exposition (ECCE), IEEE*, Junio 2012.
- [35] D. Dujic, C. Zhao, A. Mester, J. Steinke, M. Weiss, S. Lewdeni-Schmid, T. Chaudhuri, and P. Stefanutti, "Power electronic traction transformer-low voltage prototype," *Power Electronics, IEEE Transactions on*, vol. 28, no. 12, pp. 5522–5534, Diciembre 2013.
- [36] S. Bifaretti, P. Zanchetta, A. Watson, L. Tarisciotti, and J. Clare, "Advanced power electronic conversion and control system for universal and flexible power management," *Smart Grid, IEEE Transactions on*, vol. 2, no. 2, pp. 231–243, Junio 2011.
- [37] D. Grider, M. Das, A. Agarwal, J. Palmour, S. Leslie, J. Ostrop, R. Raju, M. Schutten, and A. Hefner, "10 kv/120 a sic dmosfet half h-bridge power modules for 1 mva solid state power substation," in *Electric Ship Technologies Symposium (ESTS), 2011 IEEE*, Abril 2011, pp. 131–134.
- [38] J.-S. Lai, A. Maitra, A. Mansoor, and F. Goodman, "Multilevel intelligent universal transformer for medium voltage applications," in *Industry Applications Conference, 2005. Fourtieth IAS Annual Meeting. Conference Record of the 2005*, vol. 3, Octubre 2005, pp. 1893–1899 Vol. 3.
- [39] X. She, A. Q. Huang, F. Wang, and R. Burgos, "Wind energy system with integrated functions of active power transfer, reactive power compensation, and voltage conversion," *IEEE Transactions on Industrial Electronics*, vol. 60, no. 10, pp. 4512–4524, Octubre 2013.
- [40] X. She, R. Burgos, G. Wang, F. Wang, and A. Q. Huang, "Review of solid state transformer in the distribution system: From components to field application," *2012 IEEE Energy Conversion Congress and Exposition (ECCE)*, pp. 4077–4084, Septiembre 2012.
- [41] M. Cirrincione, M. Cossentino, S. Gaglio, V. Hilaire, A. Koukam, M. Pucci, L. Sabatucci, and G. Vitale, "Intelligent energy management system," in *2009 7th IEEE International Conference on Industrial Informatics*, Junio 2009, pp. 232–237.
-

-
- [42] H. Mirmousa and M. R. Zolghadri, "A novel circuit topology for three-phase four-wire distribution electronic power transformer," *2007 7th International Conference on Power Electronics and Drive Systems*, pp. 1215–1222, Noviembre 2007.
- [43] J. P. Contreras and J. M. Ramirez, "Multi-fed power electronic transformer for use in modern distribution systems," *IEEE Transactions on Smart Grid*, vol. 5, no. 3, pp. 1532–1541, Mayo 2014.
- [44] S. B. Y. Du, G. Wang, and S. Bhattacharya, "Design considerations of high voltage and high frequency transformer for solid state transformer application," *IECON 2010 - 36th Annual Conference on IEEE Industrial Electronics Society*, pp. 421–426, Nov 2010.
- [45] J.-S. Lai, A. Maitra, and F. Goodman, "Performance of a distribution intelligent universal transformer under source and load disturbances," *Industry Applications Conference, 2006. 41st IAS Annual Meeting. Conference Record of the 2006 IEEE*, vol. 2, pp. 719–725, Octubre 2006.
- [46] C. Ling, B. Ge, D. Bi, and Q. Ma, "An effective power electronic transformer applied to distribution system," *2011 International Conference on Electrical Machines and Systems*, pp. 1–6, Agosto 2011.
- [47] K. Hatua, S. Dutta, A. Tripathi, S. Baek, G. Karimi, and S. Bhattacharya, "Transformer less intelligent power substation design with 15kv sic igtb for grid interconnection," *2011 IEEE Energy Conversion Congress and Exposition*, pp. 4225–4232, Septiembre 2011.
- [48] C. Liu, P. Sun, J.-S. Lai, Y. Ji, M. Wang, C.-L. Chen, and G. Cai, "Cascade dual-boost/buck active-front-end converter for intelligent universal transformer," *Industrial Electronics, IEEE Transactions on*, vol. 59, no. 12, pp. 4671–4680, Diciembre 2012.
- [49] X. She and A. Huang, "Solid state transformer in the future smart electrical system," *Power and Energy Society General Meeting (PES), 2013 IEEE*, pp. 1–5, Julio 2013.
- [50] D. Dujic, F. Kieferndorf, F. Canales, and U. Drogenik, "Power electronic traction transformer technology," in *Proceedings of The 7th International Power Electronics and Motion Control Conference*, vol. 1, Junio 2012, pp. 636–642.
- [51] J. Taufiq, "Power electronics technologies for railway vehicles," in *2007 Power Conversion Conference - Nagoya*, Abril 2007, pp. 1388–1393.
-

-
- [52] H. Hoffmann and B. Piepenbreier, "High voltage igbts and medium frequency transformer in dc-dc converters for railway applications," in *Power Electronics, Electrical Drives, Automation and Motion, SPEEDAM 2010*, Junio 2010, pp. 744–749.
- [53] J. Casarin, P. Ladoux, and P. Lasserre, "10kv sic mosfets versus 6.5kv si-igbts for medium frequency transformer application in railway traction," in *2015 International Conference on Electrical Systems for Aircraft, Railway, Ship Propulsion and Road Vehicles (ESARS)*, Marzo 2015, pp. 1–6.
- [54] J. Casarin, P. Ladoux, J. Martin, and B. Chauchat, "Ac/dc converter with medium frequency link for railway traction application. evaluation of semiconductor losses and operating limits." in *Power Electronics, Electrical Drives, Automation and Motion, SPEEDAM 2010*, Junio 2010, pp. 1706–1711.
- [55] M. Steiner and H. Reinold, "Medium frequency topology in railway applications," in *2007 European Conference on Power Electronics and Applications*, Septiembre 2007, pp. 1–10.
- [56] C. Zhao, S. Lewdeni-Schmid, J. K. Steinke, M. Weiss, T. Chaudhuri, M. Pellerin, J. Duron, and P. Stefanutti, "Design, implementation and performance of a modular power electronic transformer (pet) for railway application," in *Proceedings of the 2011 14th European Conference on Power Electronics and Applications*, Agosto 2011, pp. 1–10.
- [57] D. Jovcic and K. Ahmed, *High Voltage Direct Current Transmission: Converters, Systems and DC Grids*. Wiley-Blackwell, 10 2015.
- [58] A. A. Khan, H. Cha, and H. F. Ahmed, "A family of high efficiency bidirectional dc-dc converters using switching cell structure," in *2016 IEEE 8th International Power Electronics and Motion Control Conference (IPEMC-ECCE Asia)*, Mayo 2016, pp. 1177–1183.
- [59] B. Zhao, Q. Song, W. Liu, and Y. Sun, "Overview of dual-active-bridge isolated bidirectional dc-dc converter for high-frequency-link power-conversion system," *IEEE Transactions on Power Electronics*, vol. 29, no. 8, pp. 4091–4106, Agosto 2014.
- [60] B. P. McGrath and D. G. Holmes, "Multicarrier pwm strategies for multilevel inverters," *IEEE Transactions on Industrial Electronics*, vol. 49, no. 4, pp. 858–867, Agosto 2002.
- [61] R. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*, serie Power electronics. Springer US, 2001.
-

-
- [62] P. T. Krein, R. S. Balog, and M. Mirjafari, "Minimum energy and capacitance requirements for single-phase inverters and rectifiers using a ripple port," *IEEE Transactions on Power Electronics*, vol. 27, no. 11, pp. 4690–4698, Noviembre 2012.
- [63] J. Alcalá, V. Cárdenas, E. Rosas, N. Visairo, and R. Sierra, "Linear operating region of a single-phase btb converter to bidirectional power transfer," in *2009 6th International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE)*, Enero 2009, pp. 1–6.
- [64] R. W. A. A. De Doncker, D. M. Divan, and M. H. Kheraluwala, "A three-phase soft-switched high-power-density dc/dc converter for high-power applications," *IEEE Transactions on Industry Applications*, vol. 27, no. 1, pp. 63–73, Enero 1991.
- [65] H. Wen and W. Xiao, "Bidirectional dual-active-bridge dc-dc converter with triple-phase-shift control," in *2013 Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, March 2013, pp. 1972–1978.
- [66] H. Bai and C. Mi, "Eliminate reactive power and increase system efficiency of isolated bidirectional dual-active-bridge dc-dc converters using novel dual-phase-shift control," *Power Electronics, IEEE Transactions on*, vol. 23, no. 6, pp. 2905–2914, Noviembre 2008.
- [67] M. Kazmierkowski, R. Krishnan, and F. Blaabjerg, *Control in Power Electronics: selected problems*. United States: Academic Press, 2002.
- [68] H. Qin and J. W. Kimball, "Closed-loop control of dc-dc dual-active-bridge converters driving single-phase inverters," *IEEE Transactions on Power Electronics*, vol. 29, no. 2, pp. 1006–1017, Febrero 2014.
- [69] H. Qin, "Dual active bridge converters in solid state transformers," Tesis Doctoral, Missouri ST, 2012.
- [70] M. P. Kazmierkowski and L. Malesani, "Current control techniques for three-phase voltage-source pwm converters: a survey," *IEEE Transactions on Industrial Electronics*, vol. 45, no. 5, pp. 691–703, Octubre 1998.
- [71] D. Sha and G. Xu, *Dynamic Response Improvements of Parallel-Connected Bidirectional DC-DC Converters*. Singapore: Springer Singapore, 2019, pp. 279–303.
-

-
- [72] L. Heinemann and G. Mauthe, "The universal power electronics based distribution transformer, an unified approach," in *2001 IEEE 32nd Annual Power Electronics Specialists Conference (IEEE Cat. No.01CH37230)*, vol. 2, Junio 2001, pp. 504–509 vol.2.
- [73] H. Sepahvand, S. Madhusoodhanan, K. Corzine, S. Bhattacharya, and M. Ferdowsi, "Topology selection for medium-voltage three-phase sic solid-state transformer," in *2014 International Conference on Renewable Energy Research and Application (ICRERA)*, Octubre 2014, pp. 485–489.
- [74] A. Q. Huang, M. L. Crow, G. T. Heydt, J. P. Zheng, and S. J. Dale, "The future renewable electric energy delivery and management (freedm) system: The energy internet," *Proceedings of the IEEE*, vol. 99, no. 1, pp. 133–148, Ene. 2011.
- [75] S. Bifaretti, P. Zanchetta, A. Watson, L. Tarisciotti, and J. C. Clare, "Advanced power electronic conversion and control system for universal and flexible power management," *IEEE Transactions on Smart Grid*, vol. 2, no. 2, pp. 231–243, Junio 2011.
- [76] S. Madhusoodhanan, K. Mainali, A. Tripathi, D. Patel, A. Kadavelugu, S. Bhattacharya, and K. Hatua, "Harmonic analysis and controller design of 15 kv sic igbt-based medium-voltage grid-connected three-phase three-level npc converter," *IEEE Transactions on Power Electronics*, vol. 32, no. 5, pp. 3355–3369, Mayo 2017.
- [77] D. Dujic, C. Zhao, A. Mester, J. K. Steinke, M. Weiss, S. Lewdeni-Schmid, T. Chaudhuri, and P. Stefanutti, "Power electronic traction transformer-low voltage prototype," *IEEE Transactions on Power Electronics*, vol. 28, no. 12, pp. 5522–5534, Diciembre 2013.
- [78] S. Bifaretti, P. Zanchetta, A. Watson, L. Tarisciotti, and J. C. Clare, "Advanced power electronic conversion and control system for universal and flexible power management," *IEEE Transactions on Smart Grid*, vol. 2, no. 2, pp. 231–243, Junio 2011.
- [79] H. V. Nguyen and D. Lee, "Comparison of power losses in single-phase to three-phase ac/dc/ac pwm converters," in *2015 9th International Conference on Power Electronics and ECCE Asia (ICPE-ECCE Asia)*, Junio 2015, pp. 940–945.
- [80] M. P. Kazmierkowski and L. Malesani, "Current control techniques for three-phase voltage-source pwm converters: a survey," *IEEE Transactions on Industrial Electronics*, vol. 45, no. 5, pp. 691–703, Octubre 1998.
-

-
- [81] M. Liserre, C. Klumper, F. Blaabjerg, V. G. Monopoli, and A. Dell'Aquila, "Evaluation of the ride-through capability of an active-front-end adjustable speed drive under real grid conditions," in *30th Annual Conference of IEEE Industrial Electronics Society, 2004. IECON 2004*, vol. 2, Noviembre 2004, pp. 1688–1693 Vol. 2.
- [82] M. Hasan, A. Q. Ansari, and B. Singh, "Parameters estimation of a series vsc and shunt vsc to design a unified power quality conditioner (upqc)," in *2015 39th National Systems Conference (NSC)*, Diciembre 2015, pp. 1–6.
- [83] M. Liserre, F. Blaabjerg, and S. Hansen, "Design and control of an lcl-filter based three-phase active rectifier," in *Conference Record of the 2001 IEEE Industry Applications Conference. 36th IAS Annual Meeting (Cat. No.01CH37248)*, vol. 1, Septiembre 2001, pp. 299–307 vol.1.
- [84] U. P. Yagnik and M. D. Solanki, "Comparison of l, lc amp; amp; lcl filter for grid connected converter," in *2017 International Conference on Trends in Electronics and Informatics (ICEI)*, Mayo 2017, pp. 455–458.
- [85] J. Verwecken, J. F. Silva, and J. Driesen, "Optimal analytic lcl filter design for grid-connected voltage-source converter," in *Eurocon 2013*, Julio 2013, pp. 823–830.
- [86] F. Liu, J. Zhang, H. Xu, X. Zhang, W. Zhao, and M. Wang, "Lcl filter design based on non-minimum-phase stability region for grid-connected inverters in weak grid," in *2017 IEEE Energy Conversion Congress and Exposition (ECCE)*, Octubre 2017, pp. 4978–4982.
- [87] K. Jalili and S. Bernet, "Design of lcl filters of active-front-end two-level voltage-source converters," *IEEE Transactions on Industrial Electronics*, vol. 56, no. 5, pp. 1674–1689, Mayo 2009.
- [88] A. A. Rockhill, M. Liserre, R. Teodorescu, and P. Rodriguez, "Grid-filter design for a multimegawatt medium-voltage voltage-source inverter," *IEEE Transactions on Industrial Electronics*, vol. 58, no. 4, pp. 1205–1217, Abril 2011.
- [89] "Ieee recommended practice and requirements for harmonic control in electric power systems," *IEEE Std 519-2014 (Revision of IEEE Std 519-1992)*, pp. 1–29, Junio 2014.
- [90] K.-J. Lee, N.-J. Park, R.-Y. Kim, D.-H. Ha, and D.-S. Hyun, "Design of an lcl filter employing a symmetric geometry and its control in grid-connected inverter applications," in *2008 IEEE Power Electronics Specialists Conference*, Junio 2008, pp. 963–966.
-

-
- [91] G. E. M. Ruiz, N. Muñoz, and J. B. Cano, "Modeling, analysis and design procedure of lcl filter for grid connected converters," in *2015 IEEE Workshop on Power Electronics and Power Quality Applications (PEPQA)*, Junio 2015, pp. 1–6.
- [92] C. N. de Control de Energía, "Niveles de cortocircuito de la red nacional de transmisión 2016,2019 y 2021," Dirección de Operación y Planeación del Sistema, Subdirección de Planeación, Tech. Rep., Diciembre 2016.
- [93] A. Draou, Y. Sato, and T. Kataoka, "A new state feedback based transient control of pwm ac to dc voltage type converters," *IEEE Transactions on Power Electronics*, vol. 10, no. 6, pp. 716–724, Noviembre 1995.
- [94] M. Lindgren and J. Svensson, "Control of a voltage-source converter connected to the grid through an lcl-filter-application to active filtering," in *PESC 98 Record. 29th Annual IEEE Power Electronics Specialists Conference (Cat. No.98CH36196)*, vol. 1, Mayo 1998, pp. 229–235 vol.1.
- [95] C. Liu, X. Zhang, L. Tan, and F. Liu, "A novel control strategy of lcl-vsc based on notch concept," in *The 2nd International Symposium on Power Electronics for Distributed Generation Systems*, Junio 2010, pp. 343–346.
- [96] A. Akhavan, H. R. Mohammadi, and J. M. Guerrero, "Modeling and design of a multivariable control system for multi-paralleled grid-connected inverters with lcl filter," *International Journal of Electrical Power & Energy Systems*, vol. 94, pp. 354 – 362, 2018.
- [97] J. R. Espinoza, G. Joos, E. Araya, L. A. M. T, and D. Sbarbaro, "Decoupled control of pwm active-front rectifiers using only dc bus sensing," in *Conference Record of the 2000 IEEE Industry Applications Conference. Thirty-Fifth IAS Annual Meeting and World Conference on Industrial Applications of Electrical Energy (Cat. No.00CH37129)*, vol. 4, Octubre 2000, pp. 2169–2176 vol.4.
- [98] V. Miskovic, V. Blasko, T. Jahns, A. Smith, and C. Romanesko, "Observer based active damping of lcl resonance in grid connected voltage source converters," in *2013 IEEE Energy Conversion Congress and Exposition*, Septiembre 2013, pp. 4850–4856.
- [99] V. Miskovic, V. Blasko, T. Jahns, R. Lorenz, and H. Zhang, "Robust sensorless control of grid connected converters with lcl line filters using frequency adaptive observers as ac voltage estimators," in *2016 IEEE Applied Power Electronics Conference and Exposition (APEC)*, Marzo 2016, pp. 2167–2174.
-

-
- [100] R. Peña-Alzola and F. Blaabjerg, "Chapter 8 - design and control of voltage source converters with lcl-filters," in *Control of Power Electronic Converters and Systems*, F. Blaabjerg, Ed. Academic Press, 2018, pp. 207 – 242.
- [101] O.-R. T. Inc., *RT-LAB Getting Started, Introduction OP101 Module 1*, Opal, Febrero 2012.
- [102] T. Strasser, "Real-time simulation technologies for power systems design, testing, and analysis," *IEEE Power and Energy Technology Systems Journal*, vol. 2, no. 2, pp. 63–73, Junio 2015.
- [103] J. A. Martinez-Velasco, S. Alepuz, F. González-Molina, and J. Martin-Arnedo, "Dynamic average modeling of a bidirectional solid state transformer for feasibility studies and real-time implementation," *Electric Power Systems Research*, vol. 117, pp. 143 – 153, 2014.
- [104] Y. Jiang, L. Breazeale, R. Ayyanar, and X. Mao, "Simplified solid state transformer modeling for real time digital simulator (rtds)," in *2012 IEEE Energy Conversion Congress and Exposition (ECCE)*, Septiembre 2012, pp. 1447–1452.
- [105] G. G. Parma and V. Dinavahi, "Real-time digital hardware simulation of power electronics and drives," *IEEE Transactions on Power Delivery*, vol. 22, no. 2, pp. 1235–1246, Abril 2007.
- [106] A. G. Jack, D. J. Atkinson, and H. J. Slater, "Real-time emulation for power equipment development. i. real-time simulation," *IEE Proceedings - Electric Power Applications*, vol. 145, no. 2, pp. 92–97, Marzo 1998.
- [107] P. Pejovic and D. Maksimovic, "A new algorithm for simulation of power electronic systems using piecewise-linear device models," *IEEE Transactions on Power Electronics*, vol. 10, no. 3, pp. 340–348, Mayo 1995.
- [108] Opal-RT, *eHS User Guide*, 1st ed., Opal-RT Technologies Inc., 1751 Richardson, Montreal Quebec Canada, Marzo 2017.
- [109] J. Bélanger, A. Yamane, A. Yen, S. Cense, and P. Y. Robert, "Validation of ehs fpga reconfigurable low-latency electric and power electronic circuit solver," in *IECON 2013 - 39th Annual Conference of the IEEE Industrial Electronics Society*, Noviembre 2013, pp. 5418–5423.
- [110] H. Pang, F. Zhang, H. Bao, G. Joós, W. Wang, W. Li, L. A. Gregoire, and X. Zhai, "Simulation of modular multilevel converter and dc grids on fpga with sub-microsecond time-step," in *2017 IEEE Energy Conversion Congress and Exposition (ECCE)*, Octubre 2017, pp. 2673–2678.
-

-
- [111] T. Ould-Bachir, A. Merdassi, S. Cense, H. F. Blanchette, and J. Bélanger, “Fpga-based real-time simulation of a psim model: An indirect matrix converter case study,” in *IECON 2015 - 41st Annual Conference of the IEEE Industrial Electronics Society*, Noviembre 2015, pp. 003 336–003 340.
- [112] A. Yamane, S. Abourida, Y. Bouzid, and F. Tempez, “Real-time simulation of distributed energy systems and microgrids,” *IFAC-PapersOnLine*, vol. 49, no. 27, pp. 183 – 187, 2016, iFAC Workshop on Control of Transmission and Distribution Smart Grids CTDSG 2016.
- [113] S. Vadhiraaj, K. N. Swamy, and B. P. Divakar, “Generic spwm technique for multilevel inverter,” in *2013 IEEE PES Asia-Pacific Power and Energy Engineering Conference (APPEEC)*, Diciembre 2013, pp. 1–5.
- [114] Opal-RT Training Services, *RT-LAB Solution for Real-Time Applications, OP101 : Getting started*, Opal-RT Technologies Inc., 2013.
- [115] M. Gonzalez, V. Cardenas, and F. Pazos, “Dq transformation development for single-phase systems to compensate harmonic distortion and reactive power,” in *9th IEEE International Power Electronics Congress, 2004. CIEP 2004*, Oct 2004, pp. 177–182.
-