



UNIVERSIDAD AUTÓNOMA DE SAN LUIS POTOSÍ

**CENTRO DE INVESTIGACIÓN Y ESTUDIOS DE POSGRADO
FACULTAD DE INGENIERÍA**

**DESARROLLO DE UN CONVERTIDOR MATRICIAL MONOFÁSICO
CON ENLACE EN ALTA FRECUENCIA PARA SISTEMAS
FOTOVOLTAICOS EN MICROGENERACIÓN ELÉCTRICA**

T E S I S

**QUE PARA OBTENER EL GRADO DE:
MAESTRO EN INGENIERÍA ELÉCTRICA
OPCIÓN: CONTROL AUTOMÁTICO**

P R E S E N T A:

ING. ALEJANDRO AGANZA TORRES

A S E S O R:

DR. VÍCTOR MANUEL CÁRDENAS GALINDO

SAN LUIS POTOSÍ, S.L.P.

FEBRERO DE 2012





Universidad Autónoma de San Luis Potosí

Facultad de Ingeniería

Centro de Investigación y Estudios de Posgrado

Maestría en Ingeniería Eléctrica

Opción: Control Automático

“Desarrollo de un Convertidor Matricial Monofásico con Enlace en Alta Frecuencia para Sistemas Fotovoltaicos en Microgeneración Eléctrica”

Presenta:

Ing. Alejandro Aganza Torres

Sinodales:

Dr. Víctor Manuel Cárdenas Galindo
(Asesor de Tesis)

Dr. Homero Miranda Vidales

Dr. Enrique Eduardo Carbajal Gutiérrez

Dr. Ricardo Álvarez Salas



UNIVERSIDAD AUTÓNOMA
DE SAN LUIS POTOSÍ

17 de noviembre de 2011

ING. ALEJANDRO AGANZA TORRES
P R E S E N T E. –

En atención a su solicitud de Tema y Temario, presentada por el **Dr. Víctor Manuel Cárdenas Galindo**, Asesor de la Tesis que desarrollará Usted, con el objeto de obtener el Grado de **Maestría en Ingeniería Eléctrica**. Me es grato comunicarle que en la Sesión de Consejo Técnico Consultivo celebrada el día 17 de noviembre del presente año, fue aprobado el Tema y Temario propuesto:

TEMARIO:

**“DESARROLLO DE UN CONVERTIDOR MATRICIAL MONOFÁSICO
CON ENLACE EN ALTA FRECUENCIA PARA SISTEMAS
FOTOVOLTAICOS EN MICROGENERACIÓN ELÉCTRICA”**

Introducción.

- I. Análisis de convertidor matricial monofásico con enlace en alta frecuencia.
- II. Minimización del Capacitor de desacoplo en el bus de CD.
- III. Resultados de simulación y experimentales.

Conclusiones.

Anexos.

Bibliografía.

“MODOS ET CUNCTARUM RERUM MENSURAS AUDEBO”

A T E N T A M E N T E


ING. ARMANDO VIRAMONTES ALDANA
DIRECTOR



UNIVERSIDAD AUTÓNOMA
DE SAN LUIS POTOSÍ
FACULTAD DE INGENIERÍA
DIRECCION

bcb



**FACULTAD
DE INGENIERÍA**

Av. Manuel Nava 8
Zona Universitaria • CP 78290
San Luis Potosí, S.L.P.
tel. (444) 826 2330 al39
fax (444) 826 2336
www.uaslp.mx

“2011, Bicentenario del Natalicio del Lic. Ponciano Arriaga Leija, Padre de la Constitución de 1857”

Dedicatoria

A Dios

A mi madre Alma Delia Torres Hernández

A mi hermano Arturo

A mi novia Guille

Agradecimientos

A Dios por darme salud y la fortaleza necesaria para realizar esta etapa de mi vida.

A mi madre Alma Delia Torres Hernández, por su incansable y constante apoyo que día a día me ayudaron a concluir esta etapa. Por su tenacidad, constancia y esfuerzo admirables que siguen siendo un ejemplo a seguir. Gracias por todo madre, Dios te bendiga siempre.

A mi hermano Arturo por el apoyo brindado en esta etapa, por la entereza y confianza demostrada.

A mi novia Guille, por ser parte de mi vida, por su cariño y comprensión que día con día me demuestra, por hacerme ver las cosas de un modo diferente y darme ánimos para seguir adelante.

A Josy, Armando y Abraham por seguir apoyándome y ser parte de mi familia después de tantos años. Muchas gracias plebes.

A mi asesor, el Dr. Víctor Manuel Cárdenas Galindo por su dedicación, tiempo y apoyo, así como la confianza brindada durante la realización de este trabajo.

A mis compañeros de generación y de laboratorio por hacer de mi estancia en el posgrado y en general en San Luis Potosí una experiencia muy grata.

A los Doctores, secretarias y todo el personal del CIEP e IICO por el tiempo invertido en mi formación y las facilidades prestadas.

A Ana Rivera por las facilidades prestadas para la realización de este trabajo.

A Javier Pérez Ramírez por su amistad y apoyo durante todos estos años.

A Janeth Alcalá por todo el apoyo brindado durante mi estancia en San Luis Potosí.

Al CONACyT y al ECOES por brindar el apoyo económico para la realización de estos estudios.

Índice

	Página
Dedicatoria	I
Agradecimientos	III
Lista de figuras	IX
Lista de tablas	XV
Resumen	XVII
Introducción	
1. Demanda energética a nivel mundial y microgeneración	1
2. Sistemas fotovoltaicos para sistemas de cogeneración eléctrica	2
2.1. Operación de la celda fotovoltaica	2
2.2. Modelo eléctrico de la celda fotovoltaica	3
2.3. Clasificación de sistemas e inversores fotovoltaicos	5
3. Topologías con enlace en alta frecuencia	9
4. Esquemas de desacoplo de potencia en inversores para sistemas fotovoltaicos	11
5. Objetivos de la tesis	16
6. Alcances	17
7. Organización del trabajo de tesis	17
I Análisis del Convertidor Matricial Monofásico con Enlace en Alta Frecuencia	
I.1. Convertidor matricial monofásico con enlace en alta frecuencia y puerto de rizado	19
I.1.1. Modos de operación como convertidor de dos puertos	20
I.1.2. Modos de operación del puerto de rizado	22
I.1.3. Dimensionamiento del convertidor matricial para el sistema de microgeneración	24
I.2. Estrategia de modulación y esquema de conmutación para el convertidor matricial monofásico	25
I.2.1. Modulación PWM de múltiple portadora	26
I.2.2. Estrategia de conmutación	29

I.3.	Modelado del sistema	33
I.3.1.	Síntesis del voltaje de salida mediante funciones lógicas de conmutación	33
I.3.2.	Modelo conmutado en el marco de referencia asíncrono $\alpha\beta$	33
I.3.3.	Modelo promedio en el marco de referencia asíncrono $\alpha\beta$	36
I.3.4.	Modelo en el marco de referencia DQ	37
I.3.5.	Modelo del sistema conectado a la red eléctrica	39
I.4.	Validación de los modelos	42
I.4.1.	Validación de síntesis de voltaje de salida mediante funciones lógicas de conmutación	43
I.4.2.	Validación de los modelos conmutado, promediado y DQ	44
I.4.3.	Validación del modelo del sistema conectado a la red eléctrica	46
II	Minimización del Capacitor de Desacoplo en el Bus de CD	
II.1.	Dimensionamiento del capacitor de desacoplo en paralelo con la fuente alimentación de CD	50
II.2.	Minimización del capacitor de desacoplo mediante puerto de rizado	54
III	Resultados de simulación y experimentales	
III.1.	Resultados de simulación del sistema sin puerto de rizado	61
III.1.1.	Resultados con carga puramente resistiva	62
III.1.2.	Resultados con filtro LC de salida	63
III.1.3.	Inyección de potencia a la red eléctrica	66
III.2.	Resultados de simulación del sistema con puerto de rizado	68
III.2.1.	Resultados con filtro LC de salida y puerto de rizado	69
III.2.2.	Inyección de potencia a la red eléctrica	74
III.3.	Resultados experimentales	76
III.3.1.	Señales de conmutación	78
III.3.2.	Resultados del sistema sin puerto de rizado con carga resistiva	81
III.4.	Estimación de pérdidas y eficiencia del sistema	85
III.4.1.	Estimación de las pérdidas y eficiencia del sistema de microgeneración sin puerto de rizado	86
III.4.2.	Estimación de las pérdidas y eficiencia del sistema de microgeneración con puerto de rizado	87
III.5.	Análisis de resultados	91
	Conclusiones	
	Conclusiones y aportaciones de la tesis	93

Sugerencias para trabajo futuro	96
Publicaciones generadas	96
Anexos	
A Dimensionamiento del sistema de microgeneración fotovoltaico	
A.1. Dimensionamiento del convertidor matricial monofásico	100
A.2. Dimensionamiento del inversor Push-Pull	101
A.3. Dimensionamiento del convertidor del puerto de rizado	102
A.4. Dimensionamiento del transformador de alta frecuencia	102
B Implementación del sistema de microgeneración fotovoltaico	
B.1. Implementación de la técnica de modulación PWM de múltiple portadora y estrategia de conmutación	107
B.2. Implementación de los impulsores	110
C Análisis de estimación de pérdidas y eficiencia del sistema de microgeneración fotovoltaico	
C.1. Análisis de los valores eficaces y promedio de las formas de onda del sistema de microgeneración	114
C.2. Estimación de pérdidas en los dispositivos semiconductores	116
C.2.1. Pérdidas en el transistor MOSFET	117
C.2.2. Pérdidas en el diodo	119
C.3. Estimación de pérdidas en el sistema de microgeneración sin puerto de rizado	121
C.3.1. Pérdidas en el convertidor matricial monofásico	121
C.3.2. Pérdidas en el convertidor Push-Pull de entrada	123
C.3.3. Eficiencia del sistema de microgeneración sin puerto de rizado	124
C.4. Estimación de pérdidas en el sistema de microgeneración con puerto de rizado	124
C.4.1. Pérdidas en el convertidor de puerto de rizado	126
C.4.2. Eficiencia del sistema de microgeneración con puerto de rizado	127
Bibliografía	129

Lista de figuras

Figura 1	Corte transversal de una celda fotovoltaica donde se ejemplifica el proceso de generación eléctrica.	3
Figura 2	(a) Modelo eléctrico simplificado de una celda fotovoltaica. (b) Curva I-V característica de una celda fotovoltaica para un nivel dado de radiación. . .	3
Figura 3	Topologías de sistemas fotovoltaicos.	6
Figura 4	Inversor de enlace en alta frecuencia de tres etapas.	9
Figura 5	Inversor de enlace en alta basado en cicloconvertidor de salida.	10
Figura 6	Diagrama esquemático de la topología seleccionada con cicloconvertidor de salida.	10
Figura 7	Sistema de generación monofásico conectado a la red eléctrica.	12
Figura 8	Potencia instantánea de salida del sistema fotovoltaico conectado a la red, con $V_p = I_p = 1$, 60 Hz.	12
Figura 9	Esquemas de desacoplo de potencia para inversores fotovoltaicos.	13
Figura 10	Diagrama a bloques de un convertidor de tres puertos con puerto de rizado de potencia.	15
Figura 11	Convertidor con enlace en alta frecuencia con puerto de rizado de potencia.	15
Figura I.1	Diagrama esquemático del convertidor matricial monofásico con enlace en alta frecuencia y puerto de rizado.	20
Figura I.2	Diagrama esquemático del convertidor matricial monofásico con enlace en alta frecuencia sin puerto de rizado.	20
Figura I.3	Interruptores en conducción para: (a) Voltaje de secundario y corriente de carga positivos. (b) Voltaje de secundario y corriente de carga negativos. . .	22
Figura I.4	Trayectoria de corriente con el puerto de rizado con: (a) Voltaje de secundario y corriente de carga positivos. (b) Voltaje de secundario y corriente de carga negativos.	23
Figura I.5	Diagrama a bloques del proceso de generación de la secuencia PWM de dos portadoras.	26
Figura I.6	Formas de onda de la generación PWM de dos portadoras correspondientes al inciso 3 de la Tabla I.3.	28

Figura I.7	Convertidor matricial monofásico.	29
Figura I.8	Señales de control con modulación PWM de múltiple portadora para el convertidor matricial monofásico con puerto de rizado.	31
Figura I.9	Diagrama a bloques del sistema de microgeneración propuesto.	32
Figura I.10	Diagrama equivalente en funciones de conmutación del convertidor matricial monofásico.	34
Figura I.11	Sistema de microgeneración conectado a la red eléctrica.	40
Figura I.12	Diagrama equivalente de fuentes de voltaje acopladas por una impedancia.	40
Figura I.13	(a) Secuencia de conmutación, V_{gate} , (b) Señal de compuerta para Q_1 y Q_2 , (c) Señal de compuerta para Q_5 y Q_6 , (d) Signo de la corriente en la carga, i_O , (e) Resta de la secuencia de conmutación y su complemento, (f) Voltaje en el secundario del transformador de enlace, V_2 , (g) Voltaje de salida del convertidor, v_{ef} , (MATLAB/Simulink) y (h) Voltaje de salida del convertidor, v_{ef} , (PSIM).	44
Figura I.14	Esquema de simulación para validación del modelo promediado y DQ.	45
Figura I.15	Corriente i_L : (a) Modelo conmutado, (b) Modelo promediado, (c) Modelo en el marco de referencia DQ y Voltaje v_O : (d) Modelo conmutado, (e) Modelo promediado y (f) Modelo en el marco de referencia DQ.	46
Figura I.16	Esquema de simulación para validación del modelo conectado a la red eléctrica	47
Figura I.17	Formas de onda de inyección a la red eléctrica. Con MATLAB/Simulink: (a) Voltaje normalizado de la red y voltaje de la señal moduladora, (b) Corriente en la inductancia de enlace hacia la red eléctrica y (c) Potencias instantánea y promedio hacia la red. Con PSIM: (d) Voltaje normalizado de la red y voltaje de la señal moduladora, (e) Corriente en la inductancia de enlace hacia la red eléctrica y (f) Potencias instantánea y promedio hacia la red	48
Figura II.1	Flujos de potencia en el sistema de microgeneración.	51
Figura II.2	Modo de operación del puerto de rizado con voltajes inducidos positivos.	55
Figura II.3	Equivalencia del convertidor del puerto de rizado.	55
Figura II.4	Transformador ideal.	56
Figura II.5	Equivalencia del capacitor del puerto de rizado reflejado al primario del sistema.	57
Figura III.1	Diagrama del sistema para simulación con carga puramente resistiva.	62
Figura III.2	Voltaje de salida, v_O , con carga puramente resistiva.	63

Figura III.3	Diagrama del sistema para simulación con carga resistiva y filtro LC. . . .	64
Figura III.4	Formas de onda para carga con filtro LC y $C_{PV} = 11513\mu F$. (a) Voltaje en terminales del panel fotovoltaico, (b) Corriente de salida del panel, (c) Corriente por un devanado primario del transformador, (d) Corriente en la carga, (e) Voltaje en la carga y (f) Potencias instantánea y promedio en la carga.	65
Figura III.5	Formas de onda para carga con filtro LC y $C_{PV} = 575\mu F$. (a) Voltaje en terminales del panel fotovoltaico, (b) Corriente de salida del panel, (c) Corriente por un devanado primario del transformador, (d) Corriente en la carga, (e) Voltaje en la carga y (f) Potencias instantánea y promedio en la carga.	66
Figura III.6	Diagrama del sistema para simulación de inyección de potencia a la red eléctrica.	67
Figura III.7	Formas de onda de inyección a la red eléctrica. (a) Voltaje normalizado de la red y voltaje de la señal moduladora, (b) Corriente en la inductancia de enlace hacia la red eléctrica y (c) Potencias instantánea y promedio hacia la red.	68
Figura III.8	Diagrama del sistema para simulación con carga resistiva y filtro LC con puerto de rizado.	69
Figura III.9	Formas de onda del sistema con puerto de rizado para carga con filtro LC y $C_{aux} = 80\mu F$. (a) Voltaje en terminales del panel fotovoltaico, (b) Corriente de salida del panel, (c) Corriente por un devanado primario del transformador, (d) Corriente en la carga, (e) Voltaje en la carga y (f) Potencias instantánea y promedio en la carga.	70
Figura III.10	Formas de onda del sistema con puerto de rizado para carga con filtro LC y $C_{aux} = 80\mu F$. (a) Voltaje de entrada del convertidor del puerto de rizado, (b) Corriente por la inductancia L_{aux} , (c) Corriente en el capacitor de desacoplo C_{aux} y (d) Voltaje en el capacitor de desacoplo.	71
Figura III.11	Acercamiento de las formas de onda del sistema con puerto de rizado para carga con filtro LC y $C_{aux} = 80\mu F$. (a) Voltaje de entrada del convertidor del puerto de rizado, (b) Corriente por la inductancia L_{aux} , (c) Corriente en el capacitor de desacoplo C_{aux} y (d) Voltaje en el capacitor de desacoplo. .	72

Figura III.12	Formas de onda para transitorio de arranque del sistema con puerto de rizado para carga con filtro LC y $C_{aux} = 80\mu F$. (a) Voltaje en terminales del panel fotovoltaico, (b) Corriente de salida del panel, (c) Voltaje de entrada del convertidor del puerto de rizado, (d) Corriente por la inductancia L_{aux} , (e) Corriente en la carga, (f) Voltaje en la carga, (g) Corriente en el capacitor de desacoplo C_{aux} y (h) Voltaje en el capacitor de desacoplo.	73
Figura III.13	Formas de onda del sistema con puerto de rizado para carga con filtro LC y $C_{aux} = 4\mu F$. (a) Voltaje en terminales del panel fotovoltaico, (b) Corriente de salida del panel, (c) Corriente por un devanado primario del transformador, (d) Corriente en la carga, (e) Voltaje en la carga y (f) Potencias instantánea y promedio en la carga.	74
Figura III.14	Diagrama del sistema con puerto de rizado para simulación de inyección de potencia a la red eléctrica.	75
Figura III.15	Sistema con puerto de rizado, $C_{aux} = 80\mu F$ y conexión a red. (a) Voltaje normalizado de la red y voltaje de la señal moduladora, (b) Corriente en la inductancia de enlace hacia la red eléctrica, (c) Potencias instantánea y promedio hacia la red, (d) Corriente del panel fotovoltaico, (e) Corriente en un devanado primario del transformador y (f) Corriente en el secundario del transformador.	76
Figura III.16	Prototipo experimental construido.	77
Figura III.17	Diagrama esquemático de la implementación de la técnica de modulación y estrategia de conmutación.	79
Figura III.18	Señales para el proceso de modulación PWM de dos portadoras.	79
Figura III.19	Resultado de la comparación de senoidales y triangular, pwm_1 y pwm_2 , y secuencia de conmutación.	80
Figura III.20	Señales de control de los interruptores Q_1-Q_8	80
Figura III.21	Acercamiento de las señales de control de los interruptores Q_1-Q_8	81
Figura III.22	Esquema del sistema para prueba con carga resistiva.	81
Figura III.23	Voltaje de salida del convertidor matricial, v_O y Corriente en la carga, i_O	82
Figura III.24	Voltaje de salida del convertidor matricial v_O y su espectro en frecuencia.	83
Figura III.25	Voltaje, corriente de salida del convertidor matricial con $V_i = 36$ V, $m_a = 0.85$ y rizo de voltaje en el bus de CD de alimentación, ΔV_{CD}	84
Figura III.26	Voltaje y corriente de salida del convertidor matricial con $V_i = 46.6$ V, $m_a = 0.85$ y potencia promedio en la carga.	84
Figura III.27	Flujos de potencia y pérdidas en el sistema sin puerto de rizado.	86
Figura III.28	Pérdidas del sistema sin puerto de rizado.	87

Figura III.29	Flujo de potencia y pérdidas en el sistema con puerto de rizado.	88
Figura III.30	Pérdidas del sistema con puerto de rizado, interruptor 2SK1457.	89
Figura III.31	Pérdidas del sistema con puerto de rizado, interruptor IXFT6N100F. . . .	89
Figura III.32	Comparativa de eficiencias obtenidas para el sistema sin y con puerto de rizado.	90
Figura A.1	Diagrama esquemático del sistema de microgeneración fotovoltaico. . . .	100
Figura A.2	Flujos de potencia en el transformador de enlace.	103
Figura A.3	Dimensiones en milímetros del núcleo RM12/L.	104
Figura B.1	Diagrama de bloques implementados del sistema de microgeneración fotovoltaico.	108
Figura B.2	Esquema de generación de secuencia PWM con dos portadoras.	108
Figura B.3	Diagrama esquemático de la implementación de la técnica de modulación y estrategia de conmutación.	109
Figura B.4	Diagrama esquemático del impulsor de los interruptores del convertidor Push-Pull.	111
Figura B.5	Diagrama esquemático del impulsor de los interruptores del convertidor matricial.	111
Figura C.1	Semiciclo de una función senoidal de amplitud pico I_p	114
Figura C.2	Descomposición en señales ortogonales periodicas del semiciclo de la función senoidal de amplitud pico I_p	115
Figura C.3	Semiciclo senoidal con periodo de muestreo t_{SW} al 50 % del ciclo de trabajo.	116
Figura C.4	Modelo del transistor MOSFET para estimación de pérdidas.	117
Figura C.5	Formas de onda de transición del MOSFET.	118
Figura C.6	Modelo diodo para estimación de pérdidas.	120
Figura C.7	Sistema de microgeneración sin puerto de rizado.	121
Figura C.8	Esquema simplificado del sistema de microgeneración con puerto de rizado.	125

Lista de tablas

Tabla I.1	Estado de los interruptores del convertidor matricial para la síntesis del voltaje de salida.	22
Tabla I.2	Parámetros calculados para los interruptores del sistema y del transformador de enlace en alta frecuencia.	24
Tabla I.3	Condiciones de combinación (con Deconmutador) y secuencias resultantes PWM con dos portadoras.	27
Tabla I.4	Parámetros de simulación para la síntesis de voltaje de salida por funciones de conmutación.	43
Tabla I.5	Parámetros de simulación para la validación de los modelos promediado y DQ.	45
Tabla I.6	Parámetros de simulación para la validación del modelo del sistema conectado a la red eléctrica.	47
Tabla II.1	Parámetros para el cálculo del capacitor de desacoplo en el bus de CD. . .	53
Tabla II.2	Valores del capacitor de desacoplo para diferentes valores de V_{CD} , con $P_O=200$ W y $\Delta V_{CD}=2\%$	54
Tabla II.3	Parámetros para el cálculo del capacitor de desacoplo mediante puerto de rizado.	58
Tabla II.4	Valores del capacitor de desacoplo por puerto de rizado para diferentes valores de V_{CD} , con $P_O=200$ W y $\Delta V_{CD}=2\%$ con $n_r = 8$ y $n_r = 12$	58
Tabla III.1	Parámetros de simulación del sistema sin puerto de rizado y carga puramente resistiva.	62
Tabla III.2	Parámetros de simulación del modelo del panel fotovoltaico empleado. . .	63
Tabla III.3	Parámetros de simulación del sistema sin puerto de rizado y carga resistiva con filtro LC.	64
Tabla III.4	Parámetros de simulación del sistema para inyección de energía a la red eléctrica.	67
Tabla III.5	Parámetros de simulación del sistema con puerto de rizado y carga resistiva con filtro LC.	70

Tabla III.6	Parámetros de simulación del sistema con puerto de rizado para inyección de energía a la red eléctrica.	75
Tabla III.7	Parámetros de del transistor MOSFET IRF644N.	78
Tabla III.8	Parámetros de del transistor MOSFET IRF740.	78
Tabla III.9	Parámetros de prueba del sistema con carga resistiva.	82
Tabla III.10	Parámetros de los interruptores empleados para la estimación de pérdidas.	85
Tabla III.11	Pérdidas y eficiencia del sistema sin convertidor de puerto de rizado.	86
Tabla III.12	Pérdidas y eficiencia del sistema con convertidor de puerto de rizado.	88
Tabla III.13	ΔV_{CD} y THD_{v_O} para el sistema sin y con puerto de rizado.	92
Tabla A.1	Parámetros de diseño para dimensionamiento del sistema.	100

Resumen

El creciente costo de los energéticos fósiles y la disminución de sus reservas ha detonado en la última década el uso y la integración a nivel masivo en la sociedad de fuentes de energía renovable como la solar fotovoltaica. Para el aprovechamiento de este tipo de fuentes de energía se requiere de sistemas convertidores de electrónica de potencia capaces de transformar la energía de corriente directa entregada por el panel fotovoltaico, en energía de corriente alterna para alimentar las cargas empleadas convencionalmente. Las tendencias actuales se enfocan en aprovechar y maximizar la potencia entregada por cada panel fotovoltaico, con niveles de potencia de hasta 300 W por panel, en lugar de agruparlos mediante arreglos serie y/o paralelo dando paso a los conceptos de microinversor y microgeneración.

El proceso de conversión CD/CA ha sido dominado por topologías basadas en inversores de enlace en corriente directa y provistas de aislamiento mediante transformadores a frecuencia de línea, teniendo las ventajas de ser sistemas sencillos y robustos en cuanto a su control e implementación, siendo ampliamente estudiados y expuestos en la literatura especializada. Sin embargo presentan ciertas desventajas tales como: el procesamiento redundante en la energía del sistema; altos niveles de esfuerzo en voltaje en los interruptores del sistema cuando se emplean esquemas de elevación de los bajos voltajes de entrada propios de una fuente de energía renovable, y en caso de realizar un aislamiento galvánico a frecuencia de línea, la voluminosidad y alta relación peso/potencia del sistema, así como un bajo factor de eficiencia debido al número de etapas utilizado.

El desarrollo de este trabajo parte de un esquema de conversión CD/CA con enlace en alta frecuencia en la cual etapas intermedias del esquema de conversión con enlace en corriente directa son eliminadas, dando paso a una topología de conversión más directa sustituyendo la etapa de salida convencional de inversor por un convertidor matricial. Esta topología presenta las ventajas de reducir el procesamiento redundante de energía del sistema aumentando la eficiencia al eliminar etapas. Además, la posibilidad de emplear frecuencias de operación elevadas a través de todo el sistema permite reducir el tamaño físico de los componentes pasivos dando como resultado un tamaño reducido y menor peso en el sistema.

El objetivo principal de esta tesis consiste en desarrollar un convertidor matricial monofásico con enlace en alta frecuencia para su aplicación en sistemas fotovoltaicos de microgeneración eléctrica y validar su operación de manera experimental.

Una particularidad de un sistema de alimentación monofásico, es la naturaleza variante en el tiempo de la potencia instantánea de salida al doble de la frecuencia y del doble de la amplitud de la potencia promedio consumida en la carga independientemente de la topología de conversión de energía utilizada. Dado que el máximo aprovechamiento de las fuentes de energía renovable como los paneles fotovoltaicos se presenta al extraer potencia no variante en el tiempo, es necesario que el sistema suministre las variaciones de potencia requeridas a la salida, de lo contrario se hace presente una variación en terminales de la fuente que reduce el nivel de potencia promedio disponible para entregar.

Lo anterior, tradicionalmente se ha hecho a través de un capacitor, llamado de desacoplo, el cual maneja dichas variaciones; sin embargo, para obtener valores pequeños de variación en voltaje y/o corriente en terminales de entrada y por ende un mejor aprovechamiento de la fuente de alimentación, los valores de capacitancia requerida son elevados lo que trae como consecuencia el uso de capacitores de tipo electrolítico, siendo éstos los elementos más falibles en la cadena de confiabilidad de componentes que integran el sistema, reduciendo la vida útil del sistema de microgeneración. Por lo tanto, en este trabajo de tesis se expone una técnica de minimización del capacitor de desacoplo del sistema, que permita el uso de capacitores no electrolíticos para obtener el mismo desempeño que mediante el uso de estos.

El Capítulo I expone de manera detallada el principio de funcionamiento de la topología de enlace en alta frecuencia, sus modos de operación como red de dos puertos y los modos de operación del convertidor del puerto de rizado. Además, se exponen los fundamentos de la técnica de modulación de múltiple portadora; así como la estrategia de conmutación empleada

para el control de los interruptores del convertidor matricial monofásico implementado. Se expone la obtención de los modelos del sistema como red de dos puertos en los marcos de referencia asíncrono para el sistema funcionando de manera autónoma y con conexión a la red eléctrica, así como en el marco de referencia DQ; se muestra también la síntesis del voltaje de salida del convertidor matricial a partir de las funciones lógicas de conmutación de los interruptores que lo integran. La validación de los modelos obtenidos se realiza mediante la simulación con PSIM[®] y MATLAB/Simulink[®].

En el Capítulo II se expone el dimensionamiento del capacitor en paralelo con la fuente de alimentación correspondiente a la solución más empleada para la minimización del rizado en el bus de entrada en función de los valores promedio de la potencia del sistema y el voltaje de alimentación de entrada dado por el panel fotovoltaico, así como del máximo rizo de voltaje permitido en terminales de entrada. Además se expone y analiza matemáticamente la técnica de minimización del capacitor de rizado mediante el convertidor acoplado a un tercer puerto de transformador de enlace. Se exponen comparativas numéricas para ambos casos.

El Capítulo III expone los resultados de simulación y experimentales obtenidos del desarrollo de este trabajo correspondientes a la operación descrita en el Capítulo I. Además se expone el comportamiento del sistema para diferentes condiciones de operación como un sistema entrada-salida y un sistema de tres puertos, donde se emplea la técnica de minimización expuesta en el Capítulo II. Adicionalmente se expone una estimación de pérdidas y eficiencia para las dos esquemas de minimización de rizo en el bus de CD.

Finalmente se presentan las conclusiones del trabajo de tesis, sugerencias para trabajo futuro que continúen con la línea de investigación y las publicaciones generadas de este trabajo.

Los anexos A y B exponen de manera detallada los cálculos numéricos para el dimensionamiento del sistema empleado y los detalles de implementación llevados a cabo respectivamente. El anexo C detalla la metodología empleada para la estimación de pérdidas y eficiencia en el sistema de microgeneración.

Este trabajo fue soportado y desarrollado en el Laboratorio de Calidad de Energía y Control de Motores de la Universidad Autónoma de San Luis Potosí, bajo el marco del proyecto “Smart Grids”.

Introducción

1. Demanda energética a nivel mundial y microgeneración

El incremento en el costo de los combustibles fósiles y la reducción en sus reservas mundiales, así como la creciente preocupación mundial por el cambio climático debido a los gases de efecto invernadero y el aumento de la demanda mundial de energía eléctrica, ha hecho que el uso de fuentes alternas para generar energía eléctrica cobre gran atención. Aunado a lo anterior la generación mundial de energía eléctrica ha tenido un incremento promedio anual del 2.3 % a partir de 2007 y se estima que dicha tasa seguirá hasta 2035, pasando de 18800 TWh en 2007 a 35200 TWh en 2035 (México tiene al 2010 una capacidad instalada de 0.052 TW y un consumo anual de 215.5 TWh [1]). Se estima que aproximadamente el 30 % de este consumo total corresponde al sector residencial [2] y [3].

Considerando la creciente población mundial y por ende la mayor demanda de suministro eléctrico principalmente para uso residencial, en gran medida debido al desarrollo de economías emergentes de países altamente poblados (Brasil, Rusia, India y China) el uso de fuentes alternas no fósiles o renovables para la generación de energía eléctrica es necesario, de manera que se complemente la generación basada en combustibles fósiles.

La reducción en la dependencia de combustibles fósiles mediante estrategias de fuentes alternas complementarias introduce la idea de *microgeneración*, generando energía a pequeña escala, es decir, fuera de centrales eléctricas. Dicha cogeneración se realiza cerca de o en el lugar

que se va a consumir, lo que teóricamente es más eficiente que la generación y transmisión desde lugares más alejados como las grandes centrales eléctricas [4]. Cabe mencionar que la microgeneración no implica un menor consumo de energía eléctrica, pero si un menor consumo de la energía eléctrica suministrada por las compañías generadoras y menores pérdidas mediante la generación de parte de las necesidades energéticas. Así mismo, también da pie a la posibilidad de poder vender energía eléctrica a la misma compañía suministradora en caso de haber un excedente energético generado, si se cuenta con el sistema para realizar la conexión a la red eléctrica de la compañía suministradora.

Dentro de las fuentes alternas de generación de energía eléctrica que cuentan con la madurez tecnológica suficiente para hacer viable en su implementación para sistemas de cogeneración (micro o mayores) se encuentran: eólica, hidráulica y solar fotovoltaica (*PV*). Actualmente la tecnología solar ha cobrado un gran auge debido a las continuas mejoras tecnológicas y reducción de costos presentados en este tipo de fuente de energía renovable, ocasionando un incremento en la capacidad energética instalada, principalmente gracias a incentivos gubernamentales de diversos países [5]. México cuenta a partir de noviembre de 2008 con la Ley para el aprovechamiento de energías renovables y el financiamiento de la transición energética [6].

2. Sistemas fotovoltaicos para sistemas de cogeneración eléctrica

El sistema solar fotovoltaico (*PV*) más sencillo consiste en un arreglo de múltiples celdas solares (*PV Cell*) para formar un módulo fotovoltaico (*PV Module*); un conjunto de módulos conforman un panel (*PV Panel*) y a su vez un arreglo de paneles constituyen un arreglo fotovoltaico (*PV Array*). Estas diferentes configuraciones ofrecen un abanico de posibilidades para realizar generación desde pequeñas escalas (algunas centenas de watts), hasta capacidades de decenas de Megawatts. La energía solar absorbida anualmente en la corteza terrestre equivale a 3,850,000 Exajoules (EJ) [7], y aproximadamente el 70 % de la población mundial se encuentra distribuida en la franja que más irradiación solar recibe.

2.1. Operación de la celda fotovoltaica

Una celda fotovoltaica es prácticamente una unión tipo PN de silicio, es decir un diodo. Cuando los fotones de luz iluminan la celda, pares electrón-hueco son generados por la interacción entre los fotones incidentes y los átomos de la celda generando un campo eléctrico interno, ϕ_i , en la unión PN. La diferencia de potencial presente en la unión genera la separación de electrones y protones hacia los materiales *n* y *p* respectivamente, siempre que éstos no se recombinen. La

aparición de un voltaje entre los contactos de la celda fotovoltaica permite que los electrones fluyan a través de una carga externa. La figura 1 muestra el proceso descrito con anterioridad [8].

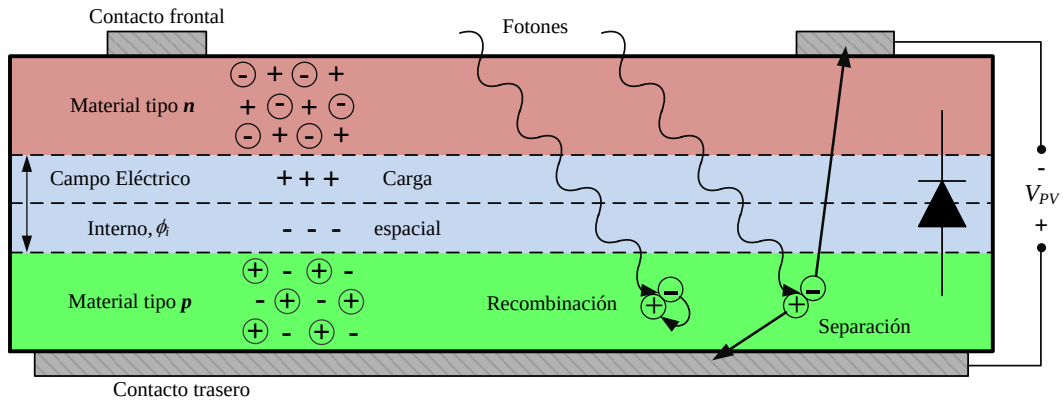


Figura 1. Corte transversal de una celda fotovoltaica donde se ejemplifica el proceso de generación eléctrica.

Debido a que algunos fotones tienen menor energía que la requerida para la generación de los pares electrón-hueco, éstos no contribuyen a la generación de portadores. Por lo tanto, la energía asociada a este tipo de fotones se transforma en calor en la celda fotovoltaica.

2.2. Modelo eléctrico de la celda fotovoltaica

El modelo eléctrico simplificado de la celda fotovoltaica de un diodo se muestra en la figura 2(a) y su curva característica I-V se observa en la figura 2(b); las resistencias parásitas en paralelo, R_{SH} , y serie, R_S dan las pendientes de caída de la curva, la cual es diferente para cada celda en particular.

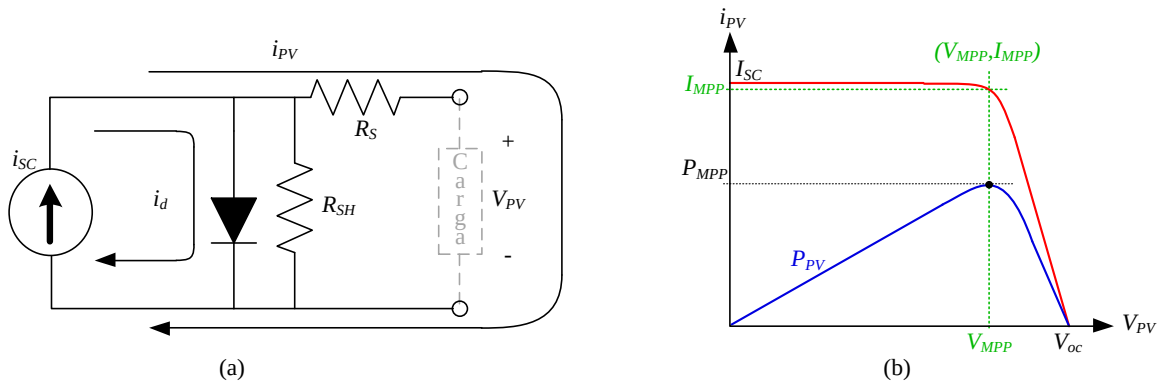


Figura 2. (a) Modelo eléctrico simplificado de una celda fotovoltaica. (b) Curva I-V característica de una celda fotovoltaica para un nivel dado de radiación.

Donde:

- P_{MPP} = Punto de máxima potencia de la celda fotovoltaica
- P_{PV} = Potencia de la celda fotovoltaica
- i_{PV} = Corriente de la celda fotovoltaica
- I_{SC} = Corriente de corto circuito de la celda fotovoltaica
- I_{MPP} = Corriente de máximo punto de potencia de la celda fotovoltaica
- V_{MPP} = Voltaje de máximo punto de potencia de la celda fotovoltaica
- V_{PV} = Voltaje de la celda fotovoltaica

La figura 2(b) representa la capacidad de conversión de energía de la celda para condiciones dadas de irradiancia y temperatura. De manera conceptual la curva presenta los valores de voltaje y corriente en una carga conectada en terminales de la celda para niveles de irradiancia y temperatura fijos. La corriente máxima I_{SC} se obtiene a cero volts y en el voltaje máximo V_{oc} se tiene corriente cero. En el punto de inflexión de la curva existe un valor de voltaje, V_{MPP} , y de corriente, I_{MPP} , donde se encuentra el punto de máxima potencia, P_{MPP} ; a voltajes muy por debajo de V_{MPP} el flujo de electrones generado hacia la carga por la incidencia de fotones en la celda es relativamente independiente del voltaje de salida; conforme este voltaje aumenta un mayor porcentaje de las cargas se recombinan dentro de la celda en lugar de fluir a la carga. En el punto V_{oc} todas las cargas se recombinan internamente.

Realizando el análisis circuital de la figura 2(a), despreciando las resistencias parásitas R_{SH} y R_S , se observa que la corriente entregada por la celda fotovoltaica está dada por: $i_{PV} = I_{SC} - i_d$; sustituyendo i_d por la ecuación del diodo, la corriente de la celda fotovoltaica está dada como:

$$i_{PV} = I_{SC} - I_o \left(e^{\frac{qV}{kT}} - 1 \right) \quad (1)$$

Donde:

- I_{SC} = Corriente de corto circuito de la celda fotovoltaica
- I_o = Corriente de saturación del diodo
- q = Carga del electrón = 1.6×10^{-19} [C]
- V = Voltaje en terminales de la celda fotovoltaica
- k = Constante de Boltzmann = $1.3806504 \times 10^{-23}$ [J/°K]
- T = Temperatura de la celda [°K]

La fuente de corriente I_{SC} es dependiente de la radiación que incide en la celda, así como de la temperatura a la que opera la misma. Un módulo fotovoltaico se encuentra formado de n celdas conectadas en serie para obtener un voltaje mayor al proporcionado por una sola celda; y la mayor corriente posible dada por el módulo está condicionada por el eslabón más débil de la cadena de celdas fotovoltaicas. Los diferentes arreglos serie-paralelo posibles entre celdas y posteriormente entre módulos para crear arreglos permiten englobar una amplia gama de aplicaciones en función de la necesidad y enfoque energético que se desea cubrir, lo que obliga al uso de la tecnología de conversión de energía que mejor se adapte a cada escenario de aplicación.

2.3. Clasificación de sistemas e inversores fotovoltaicos

Los sistemas fotovoltaicos pueden catalogarse de diferentes formas; una de las más empleadas es referente a su conexión con la red de distribución eléctrica: No conectados a la red eléctrica (*Off-Grid*) o como Conectados a la red eléctrica (*Grid-Connected/Grid-Tied*).

Los sistemas no conectados a la red eléctrica son aquellos que no se encuentran conectados a la red de distribución eléctrica utilitaria. Este tipo de instalaciones fueron las que dominaron hasta finales de 1990; sin embargo, actualmente representan una fracción minoritaria del mercado global fotovoltaico y alimentan a una gran variedad de cargas de baja potencia, tales como sistemas de telecomunicaciones, cargadores de baterías, iluminación, refrigeración y bombeo de agua.

Los sistemas distribuidos conectados a la red eléctrica, proveen de potencia suplementaria a la carga de un consumidor o pueden estar directamente conectados a la red eléctrica utilitaria con un medidor separado, de tal manera que se puede “inyectar” o vender la energía producida a la compañía suministradora del servicio eléctrico, bajo una regulación establecida por el gobierno (en México el marco regulatorio en materia de energía lo lleva a cabo la Comisión Reguladora de Energía). Por otro lado, las estaciones centralizadas son sistemas a gran escala que conforman parte del sistema eléctrico de distribución utilitario. Actualmente la tendencia apunta hacia sistemas de generación interconectados a la red eléctrica, debido a la acumulación en la capacidad instalada de sistemas fotovoltaicos alrededor del mundo, (14 Gigawatts en 2008) y un crecimiento anual promedio del 40% en la última década [9]. Adicionalmente el uso de sistemas de generación fotovoltaica presenta diversas ventajas, tales como: reducción de pérdidas por distribución y transmisión de la energía eléctrica, ya que la energía consumida puede ser generada “*In-situ*”, la reducción de pérdidas debido a la carga de las líneas de transmisión y la posibilidad de reducir la infraestructura para transmisión [10].

El uso de paneles fotovoltaicos plantea la necesidad de realizar una conversión en la forma de onda del voltaje suministrado, debido a que los paneles entregan voltaje en corriente directa y el sistema de distribución actual está basado en energía de corriente alterna, por lo que es necesario el uso de circuitos inversores para realizar esta tarea. Las topologías de inversores para los sistemas fotovoltaicos que se han empleado y/o se proponen para la generación eléctrica ya sea centralizada o distribuida conectadas a la red eléctrica y se basan en el tipo de inversor empleado y forma de conexión de los paneles fotovoltaicos, se pueden clasificar como:

- Inversor Centralizado (*Centralized inverter*).
- Inversor en serie (*String Inverter*).
- Inversor serie-paralelo (*Multi-string Inverter*).
- Módulos y celdas CA (*AC Module*).

La figura 3 muestra un diagrama de las diversas topologías de los sistemas fotovoltaicos mencionados [7],[11] y [12], los cuales se describen brevemente.

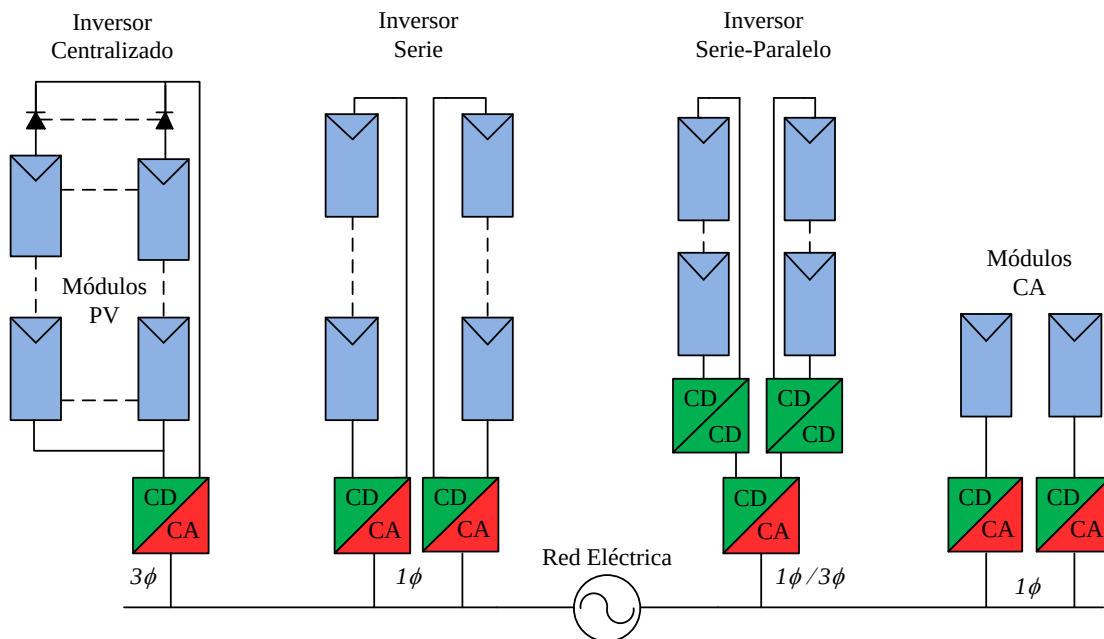


Figura 3. Topologías de sistemas fotovoltaicos.

Inversor centralizado: Inicialmente la interfaz entre el sistema de generación fotovoltaico y la red eléctrica de distribución era a través de un inversor central que recibía la energía generada por un arreglo de paneles fotovoltaicos conectados en serie, los cuales generaban un voltaje lo suficientemente elevado para evitar la amplificación; es decir, no existe la necesidad de elevar los niveles de voltaje de salida del convertidor para igualar la magnitud de la red eléctrica. Los

arreglos serie eran conectados a su vez con otros similares en paralelo para alcanzar potencias elevadas. Esta tecnología presenta varios inconvenientes, como el uso de cableado de CD de alto voltaje en un mayor número de conexiones serie, así como pérdidas en los diodos en serie con cada uno de los arreglos de paneles. Esta estructura también limita el seguimiento del máximo punto de potencia del sistema completo debido al mal acoplamiento de los paneles en caso de sombreados parciales y un diseño poco flexible, lo que lo hace poco atractivo para su producción en masa. La confiabilidad en el suministro es también un problema, ya que una falla en el inversor desemboca en una interrupción total de la entrega de energía.

Inversor en serie: Este tipo de tecnología sigue presentando la ventaja de no necesitar amplificación de los niveles de voltaje para el inversor, no presenta pérdidas en diodos en serie, el seguimiento del MPP por cada arreglo serie puede ser implementado, lo que lo hace más atractivo para producción en masa; sin embargo ante condiciones de sombreado parcial, el sistema completo baja su rendimiento al nivel del panel que menor potencia suministra y de la misma manera que en el caso del inversor centralizado un fallo en el inversor interrumpe en su totalidad el suministro de energía.

Inversor Serie-Paralelo: Este tipo de tecnología presenta la ventaja de que puede realizarse un seguimiento del máximo punto de potencia para cada arreglo de paneles en serie de manera individual, aún en condiciones diferentes de sombreado, lo que lo hace atractivo para arreglos de diferentes capacidades de potencia que pueden estar orientados de manera diferente. No obstante, es necesario el uso de un convertidor CD/CD para cada arreglo en serie y al igual que en las tecnologías anteriores un fallo en el inversor interrumpe en su totalidad el suministro de energía.

Módulos y celdas CA: También llamados microinversores; este esquema consiste en la integración de un módulo fotovoltaico y un inversor en un solo dispositivo, por lo que no existe un desacoplo entre el panel y el convertidor. El seguimiento del máximo punto de potencia o MPPT (*Maximum Power Point Tracking*) puede ser implementado a nivel de panel lo que maximiza la eficiencia posible. Debido a que es modular, la producción en masa es viable, lo que lo hace atractivo para su uso residencial ya que permite un aumento en la capacidad del sistema de manera paulatina, reduce las pérdidas en el cableado y permite el uso de cableado residencial convencional. No obstante, presenta los inconvenientes de incrementar los costos de mantenimiento en instalaciones grandes y al estar anexados a los módulos fotovoltaicos se encuentran expuestos a condiciones climáticas de temperatura y humedad que deben tomarse en cuenta, por lo que requieren de sistemas más complejos de control y de identificación de fallas; a

pesar de esto, en caso de presentarse una falla en algún módulo, el suministro de energía sólo se ve interrumpido parcialmente. El desarrollo de este trabajo de tesis se centra en esta topología.

Criterios como regulación de voltaje y frecuencia, distorsión armónica total entre otros, pueden considerarse como especificaciones estándar para la mayoría de las aplicaciones y son cumplidas por la mayoría de las topologías de inversores en el mercado actual. Sin embargo, las aplicaciones a fuentes energía renovables sólo tienen sentido si son confiables y flexibles, por lo que el balance de los componentes del sistema debe cumplir con estos criterios. En este enfoque, las características más importantes para un inversor aplicado a sistemas de energía renovable son:

Confiabilidad.

La confiabilidad se refiere a la posibilidad de que un dispositivo o sistema desarrolle su función dentro de un entorno dado en un periodo de tiempo específico. Tradicionalmente, la confiabilidad se presenta en términos del tiempo medio entre fallas. En el caso particular de sistemas fotovoltaicos, donde los módulos PV tienen una expectativa de vida de 25 años, los inversores pueden considerarse como el componente más crítico [13].

Capacidad de manejo de potencia.

Sistemas con la capacidad de manejar cargas con picos de demanda, como refrigeradores o bombas de agua son de mayor utilidad que aquellos solamente capaces de alimentar cargas de “buen comportamiento”, tales como luces, equipos de radio o televisión. De manera general, para una misma relación costo-beneficio, los inversores de baja frecuencia de conmutación presentan una mayor capacidad en manejo de picos de potencia, comparados con productos similares de frecuencias de conmutación elevadas.

Eficiencia y consumo sin carga presente.

La eficiencia se encuentra relacionada directamente con el costo total del inversor y con la eficiencia del sistema completo e indirectamente relacionada a la confiabilidad y durabilidad del sistema. Con relación al costo, existen consideraciones de compensación entre eficiencia y costo del inversor; por ejemplo, el uso de dispositivos semiconductores de mayor desempeño y transformadores con mejores constantes magnéticas pueden mejorar la eficiencia pero aumentar los costos. Así pues, con relación a la eficiencia total del sistema, la influencia de la eficiencia del inversor depende en gran medida del perfil de la carga a alimentar. Además, la eficiencia del inversor debe incluir el consumo sin carga presente y la eficiencia ante la curva de potencia de la carga.

Las topologías de convertidores electrónicos de potencia empleados en los sistemas de cogeneración fotovoltaica son muy variados y dependen en las necesidades que se desean cubrir, de manera general existen topologías no aisladas (*Transformerless*) y aisladas; éstas últimas pueden tener aislamiento a base de un enlace de transformador a frecuencia de línea o de alta frecuencia [11], [12] y [14].

Diversas aplicaciones de bajo voltaje, como las de fuentes de energías renovables, requieren de convertidores de electrónica de potencia que realicen la interfaz entre dicha fuente de bajo voltaje y una carga en CA a $127 V_{rms}$; tal es el caso de las aplicaciones con paneles fotovoltaicos. En estas aplicaciones la razón de elevación de voltaje es alta (típicamente de 12 a 48 V de entrada a 180 V pico de salida), además de que las consideraciones de seguridad demandan aislamiento galvánico, lo que se traduce en el uso de transformador. De aquí que las topologías basadas en enlaces de alta frecuencia son mayormente empleadas, ya que el incremento en la frecuencia de operación reduce el tamaño de los elementos magnéticos, como el transformador, y de los elementos de filtrado que se puedan utilizar.

3. Topologías con enlace en alta frecuencia

Una topología de enlace de alta frecuencia convencional se muestra en la figura 4, la cual se compone de un inversor operando en alta frecuencia, un transformador de aislamiento en alta frecuencia, un rectificador y un inversor PWM de bus de CD. Esta configuración presenta las ventajas mencionadas con anterioridad; sin embargo, también presenta el inconveniente de tener redundancia en el procesamiento de energía, ya que cuenta con tres etapas de conversión de potencia (CD/CA, CA/CD y CD/CA del inversor).

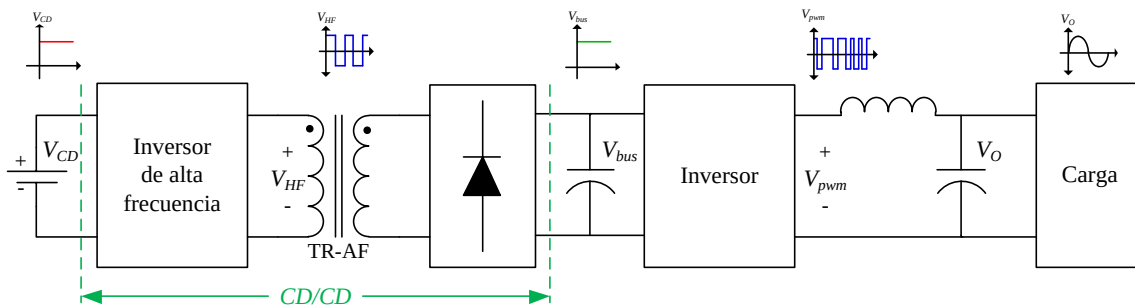


Figura 4. Inversor de enlace en alta frecuencia de tres etapas.

Una manera de evitar la redundancia en el procesamiento de energía es empleando topologías más directas de conversión como, la basada en un cicloconvertidor y mostrada en la figura 5. En este tipo de convertidor la fuente de CD es convertida en CA de forma de onda cuadrada y

por medio de esquemas de control de los interruptores del cicloconvertidor se genera la salida deseada. La conversión de potencia es más directa ya que sólo son dos etapas; la rectificación, el bus de CD y su filtrado se eliminan, y además la topología es capaz de manejar flujo bidireccional de potencia, lo que la hace conveniente para sistemas de acondicionamiento de potencia alimentados por fuentes de energía renovable.

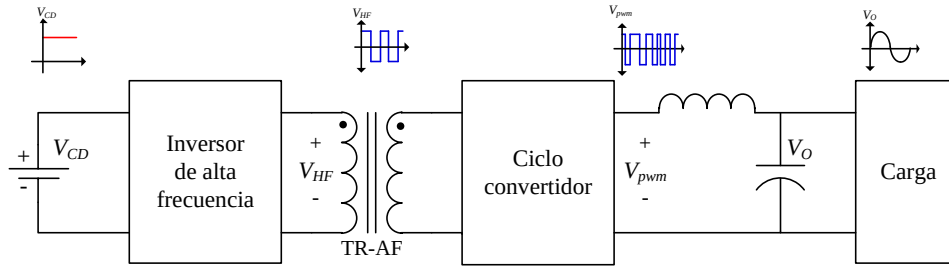


Figura 5. Inversor de enlace en alta basado en cicloconvertidor de salida.

La topología seleccionada para el desarrollo de este trabajo de tesis se muestra en la figura 6, la cual está basada en una topología de enlace de alta frecuencia como la mostrada en la figura 5. El convertidor está integrado por un inversor tipo Push-Pull, un transformador de enlace en alta frecuencia y el cicloconvertidor del tipo monofásico PWM, el cual también se puede denominar matricial PWM. Los interruptores Q_1 , Q_2 , Q_3 y Q_4 son bidireccionales en tensión y corriente.

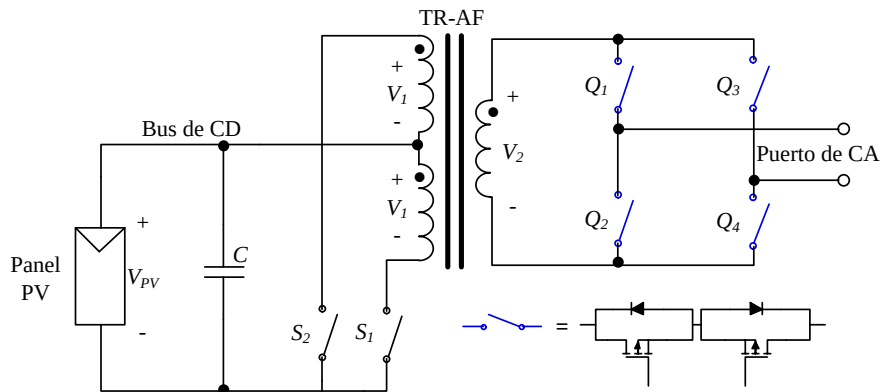


Figura 6. Diagrama esquemático de la topología seleccionada con cicloconvertidor de salida.

Este tipo de convertidor presenta una opción interesante para el desarrollo de un sistema de microgeneración fotovoltaico basado en un sistema de módulo de CA, no obstante de presentar los inconvenientes del número elevado de interruptores empleados y el uso de un cicloconvertidor a la salida. Presenta las ventajas de la reducción en tamaño debido a la elevación en la frecuencia de operación y proporciona aislamiento eléctrico entre entrada y salida. Aunado a lo anterior, la flexibilidad proporcionada por el enlace magnético del transformador, el cual puede emplearse para acoplar otro tipo de convertidores que desempeñen alguna función en

específico, hace de esta topología la adecuada para el desarrollo de este trabajo de tesis.

Para la topología seleccionada se establecen las especificaciones que deberá cumplir el prototipo objetivo de la tesis, las cuales son:

- Voltaje de entrada del panel fotovoltaico: 48 V.
- Potencia de salida: 200 W.
- Voltaje de salida: 127 V_{rms} a 60 Hz.

De manera particular se establece la frecuencia de conmutación tanto en el convertidor Push-Pull como en el cicloconvertidor monofásico a 50 kHz, ya que este valor de frecuencia presenta un buen compromiso para el diseño del transformador y elementos de filtrado, sin elevar demasiado las pérdidas por conmutación para la potencia de salida deseada. La selección del inversor tipo Push-Pull se basa en el nivel de potencia a manejar, además que presenta un sólo interruptor en la trayectoria de corriente en el devanado primario del transformador, lo que contribuye a una disminución de pérdidas por conducción. Aunado a lo anterior, ambos interruptores se encuentran referidos a tierra por lo que su manejo es sencillo; no obstante se puede utilizar un convertidor en configuración medio puente o puente completo.

4. Esquemas de desacoplo de potencia en inversores para sistemas fotovoltaicos

En aplicaciones con niveles de potencia por debajo de algunos kilowatts, como lo es el caso de los microinversores, la conexión monofásica es la más empleada. Sin embargo, este tipo de conexión presenta la desventaja de tener una demanda de potencia de la carga variante con el tiempo.

Considérese el sistema monofásico basado en un convertidor CD/CA conectado a la red eléctrica mostrado en la figura 7. La potencia suministrada por el puerto CD está dada por $P_{CD} = P_O = V_{CD}I_{CD}$.

Si en el puerto CA el voltaje y la corriente de salida están dadas por $v_{ca}(t) = V_p \cos(\omega t)$ e $i_{ca}(t) = I_p \cos(\omega t - \phi)$, la potencia instantánea está dada como $p(t) = v_{ca}(t)i_{ca}(t)$, es decir:

$$p(t) = \frac{1}{2} [V_p I_p \cos(\phi) + V_p I_p \cos(2\omega t - \phi)] \quad (2)$$

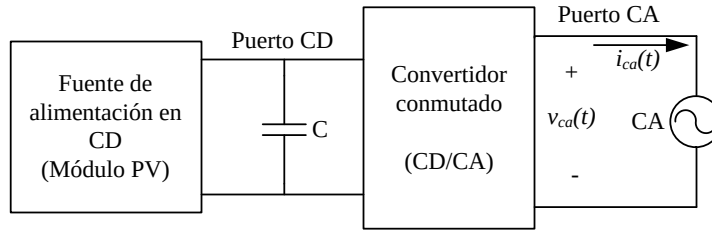


Figura 7. Sistema de generación monofásico conectado a la red eléctrica.

Si el ángulo de desfase entre el voltaje y la corriente de salida es cero ($\phi = 0$), entonces se puede escribir (2) como:

$$p(t) = P_O + P_O \cos(2\omega t) \quad (3)$$

A partir de la ecuación (3) y considerando un sistema sin pérdidas, la potencia instantánea de salida consiste de dos términos: la potencia promedio $P_O = V_p I_p / 2$, la cual es constante, y un segundo término dado por $P_O \cos(2\omega t)$, variante en el tiempo con el doble de la frecuencia de línea ω y del doble de la amplitud de la potencia promedio entregada a la salida del convertidor, lo cual se muestra en la figura 8.

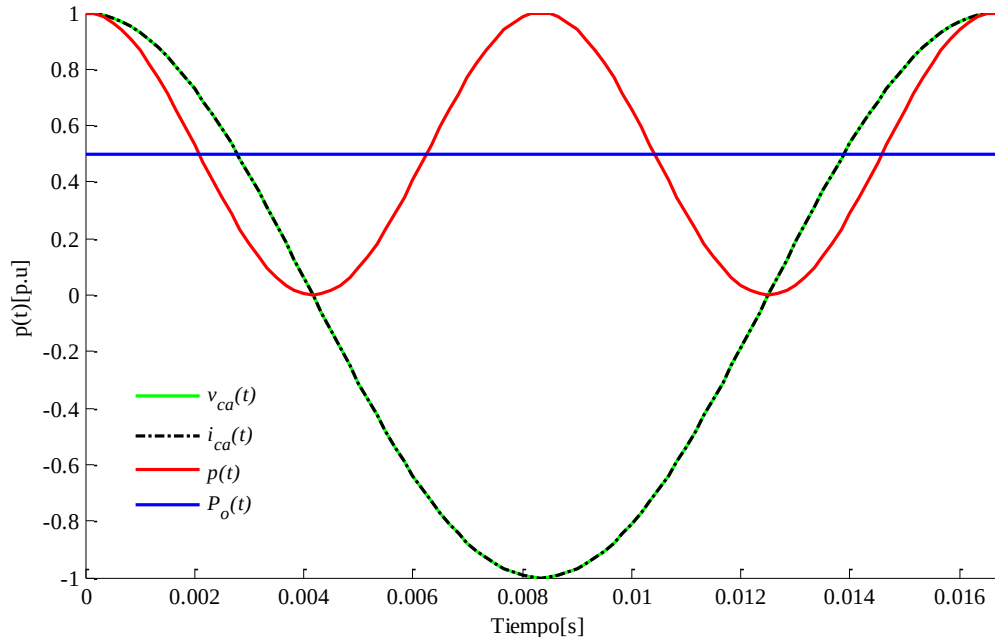


Figura 8. Potencia instantánea de salida del sistema fotovoltaico conectado a la red, con $V_p = I_p = 1$, 60 Hz.

La variación de energía al doble de la frecuencia de salida ocasiona una variación en el voltaje del bus de CD y por ende en terminales del panel fotovoltaico. Esto presenta un inconveniente en particular para los sistemas fotovoltaicos, ya que reduce la potencia efectiva disponible en el módulo fotovoltaico, afectando a su vez a la eficiencia total del sistema [12], [15]. Por lo tanto, para mantener el balance de energía, la variación de potencia $P_O \cos(2\omega t)$ debe manipularse

mediante un elemento de almacenamiento de energía (típicamente un capacitor denominado capacitor de desacoplo), de tal manera que la energía entregada por el panel fotovoltaico al sistema es el término constante $P_O = V_p I_p / 2$, y la variación de energía al doble de la frecuencia de salida es manejada por el capacitor.

Existen diferentes técnicas de desacoplo de potencia, mostradas en la figura 9, en función de la posición que ocupa el capacitor en el sistema; dichas técnicas dependen del tipo de arquitectura del sistema del microinversor [16], tales como:

- Desacoplo en terminales del panel fotovoltaico.
- Desacoplo en el bus de enlace de CD.
- Desacoplo en el lado de CA.

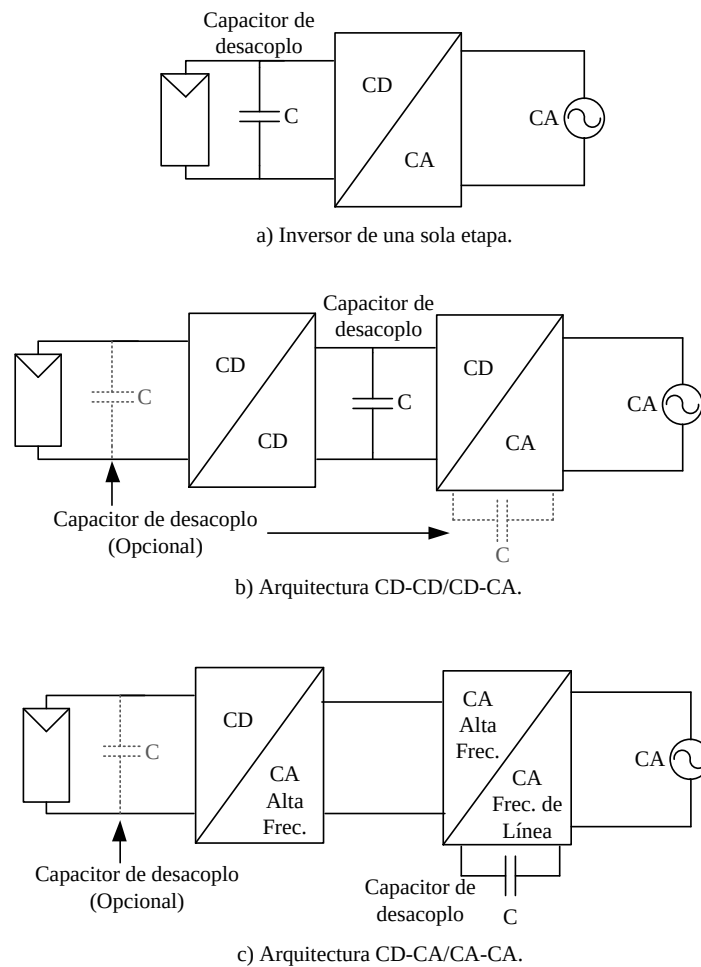


Figura 9. Esquemas de desacoplo de potencia para inversores fotovoltaicos.

La figura 9 muestra la posición del capacitor de desacoplo de potencia para cada uno de los casos

mencionados en función de la arquitectura del sistema de microinversor empleado, pudiéndose emplear más de un capacitor dependiendo del tipo de aplicación y de las necesidades del sistema.

Las soluciones propuestas también pueden clasificarse de manera general como filtrado pasivo y activo del rizo del bus de CD. La solución pasiva tradicional consiste en colocar un capacitor en el bus de CD en terminales del panel fotovoltaico, como se muestran en la figura 7, donde el valor del capacitor de desacoplo está dado por (ver Capítulo II):

$$C = \frac{P_O}{2\pi f \Delta V_{CD} V_{CD}} \quad (4)$$

donde f es la frecuencia de salida del sistema, P_O es la potencia promedio entregada a la salida, V_{CD} es el voltaje promedio en el capacitor y ΔV_{CD} es el voltaje de rizo pico-pico con respecto al bus de CD.

De la ecuación (4) es posible observar que el valor del capacitor está en función del valor del voltaje del bus de CD y del rizo máximo permitido. Analizando los requerimientos para un sistema microgeneración acoplado a un panel fotovoltaico comercial de rango de potencia por ejemplo de 200 W, con un bus de 48 V y un rizo del 2 %, se necesita un capacitor $C = 11520 \mu\text{F}$ para un sistema de 60 Hz de frecuencia de salida; para estos valores de capacitancia es necesario emplear capacitores de tipo electrolítico. El valor podría reducirse aumentando el nivel del bus de CD lo cual es poco viable en un microinversor ya que está en función del propio panel fotovoltaico; o aumentando el nivel de rizo permitido en terminales del panel, lo cual es poco conveniente ya que a frecuencia de línea el rizo de voltaje en terminales del panel fotovoltaico reduce su potencia promedio disponible de manera casi lineal, a una razón tal que por cada 10 % de voltaje de rizo pico-pico, la potencia promedio a la salida se reduce en aproximadamente 5 % [15].

La solución pasiva expuesta es una alternativa sencilla, no obstante presenta un inconveniente en los sistemas fotovoltaicos basados en microinversores ya que, como se mencionó anteriormente, este tipo de dispositivos se encuentra expuesto a condiciones de temperatura elevada. En tales condiciones los capacitores de tipo electrolítico presentan periodos de vida más reducidos en comparación con capacitores de tipo cerámico o de película plástica. Con la finalidad de aumentar la confiabilidad del sistema fotovoltaico, su tiempo medio a la primera falla o MTFF (*Mean Time to First Failure*) y su tiempo medio entre fallas o MTBF (*Mean Time Between Failures*), es preferible evitar al máximo el uso de capacitores electrolíticos en el sistema [17].

En el caso de las alternativas de filtrado activo del rizo en el bus de CD existen varias opciones; una de ellas se muestra en la figura 10, y corresponde a la estructura de un convertidor de 3 puertos donde el tercer puerto se denomina como “Puerto de rizo de potencia” (*Ripple Power Port*) y su función consiste en realizar el almacenamiento y suministro de la energía faltante o excedente con respecto al promedio de la potencia entregada. Se maneja la variación de potencia al doble de la frecuencia de salida minimizando las oscilaciones en el bus de corriente directa.

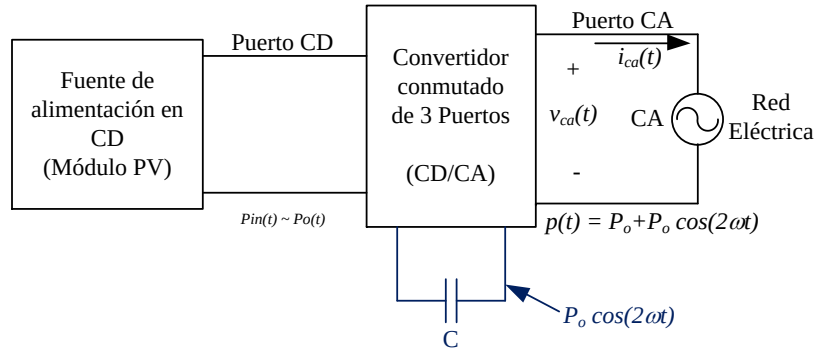


Figura 10. Diagrama a bloques de un convertidor de tres puertos con puerto de rizado de potencia.

Integrando el concepto expuesto de filtrado activo para la reducción del rizo en terminales del panel fotovoltaico y la topología seleccionada para el desarrollo de este trabajo de tesis, se presenta una topología de convertidor de tres puertos con enlace en alta frecuencia y cicloconvertidor de salida, como se muestra en la figura 11.

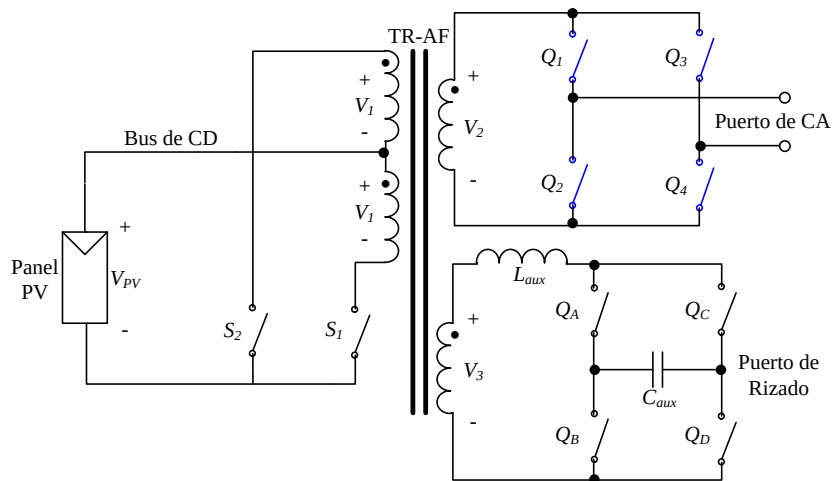


Figura 11. Convertidor con enlace en alta frecuencia con puerto de rizado de potencia.

Como ya se mencionó, los interruptores Q_1, Q_2, Q_3 y Q_4 son bidireccionales en tensión y corriente; el resto de los interruptores del sistema son unidireccionales; sin embargo los interruptores del convertidor del puerto de rizado pueden ser bidireccionales como los del

convertidor del puerto de CA, dependiendo de la topología que se desee emplear en el convertidor del puerto de rizado.

El esquema de la figura 11 ha sido presentado sin puerto de rizado en [18] bajo el esquema de modulación de múltiple portadora a una frecuencia de conmutación de 1 kHz en conmutación natural usando tiristores y en [19] bajo un esquema de modulación PWM de espacio vectorial a una frecuencia de conmutación de 20 kHz; además en [20], bajo un esquema de modulación PWM senoidal a una frecuencia de conmutación de 20 kHz para el caso trifásico. El esquema con puerto de rizado se presenta en [15], bajo una técnica de minimización del capacitor del bus de alimentación diferente a la cual se propone en este trabajo de tesis, sin embargo no se exponen resultados de las variables del convertidor obtenidos de dicha técnica bajo condiciones de operación ante una carga o en conexión a la red eléctrica.

El principio de funcionamiento del convertidor de la figura 11, así como el análisis y determinación de los requerimientos de modulación y secuencia de conmutación de los interruptores bajo el esquema de modulación de múltiple portadora, a una frecuencia de operación de 50 kHz para un esquema de conmutación forzada bajo condiciones de carga y conexión a la red eléctrica son parte de la investigación desarrollada en esta tesis.

5. Objetivos de la tesis

Objetivo general

Desarrollar un convertidor matricial monofásico con enlace en alta frecuencia para su aplicación en sistemas fotovoltaicos de microgeneración eléctrica.

Objetivos particulares

- Realizar un análisis del convertidor con enlace en alta frecuencia con cicloconvertidor de salida, incluyendo el modelado matemático que permita conocer y comparar el desempeño del convertidor seleccionado.
- Presentar una técnica de modulación y una estrategia de conmutación para el cicloconvertidor de salida, que permita sintetizar una forma de onda de salida deseada.
- Desarrollar un esquema de minimización de rizo en el bus de CD a través de un convertidor acoplado a un tercer puerto del transformador de enlace en alta frecuencia.
- Desarrollar un prototipo experimental que permita corroborar los resultados obtenidos mediante simulación.

6. Alcances

- Analizar el funcionamiento del sistema sin puerto de rizado y con puerto de rizado, obteniendo los modos de operación.
- Validar mediante simulaciones el funcionamiento del sistema sin puerto de rizado y con puerto de rizado en modo autónomo y en conexión a la red eléctrica.
- Realizar una propuesta de una técnica de minimización del capacitor de desacoplo del bus de CD mediante un convertidor anexo a un tercer puerto del transformador de enlace.
- Sintetizar la ecuación para el dimensionamiento del capacitor de desacoplo en función de la potencia promedio del sistema, frecuencia de salida y la magnitud de rizo permitido en terminales de la fuente de alimentación para la técnica de minimización propuesta en este trabajo.
- Realizar el análisis y la síntesis de las ecuaciones para estimar las pérdidas del sistema sin puerto de rizado y con puerto de rizado.
- Llevar a cabo la construcción de un prototipo experimental y validar la operación del sistema para carga resistiva.

7. Organización del trabajo de tesis

En el Capítulo I se analiza el convertidor de 3 puertos de enlace en alta frecuencia con cicloconvertidor de salida y puerto de rizado. Se presenta el modelo matemático del convertidor matricial monofásico con enlace en alta frecuencia. Posteriormente se presenta una técnica de modulación basada en modulación por anchura de pulso de múltiple portadora (*Multiple-Carrier PWM*) y el esquema de conmutación para los interruptores del cicloconvertidor de salida.

En el Capítulo II se presenta una estrategia de minimización del capacitor de desacoplo de potencia en el bus de CD del convertidor y se compara con el esquema tradicional empleado para tal propósito; además se realiza la comparación en función de los valores de capacitancia obtenidos para la potencia establecida de diseño.

El Capítulo III expone los resultados de simulación y del prototipo experimental obtenidos, así como una discusión de los mismos.

Finalmente se exponen las conclusiones de la investigación, las principales aportaciones realizadas por el mismo y algunas sugerencias para trabajos futuros que se puedan desarrollar como continuación de esta línea de investigación.

Capítulo I

Análisis del Convertidor Matricial Monofásico con Enlace en Alta Frecuencia

I.1. Convertidor matricial monofásico con enlace en alta frecuencia y puerto de rizado

La figura I.1 muestra el diagrama esquemático del convertidor matricial monofásico con enlace en alta frecuencia y puerto de rizado. Se observa que el convertidor de salida hacia la carga es un convertidor matricial monofásico (también llamado cicloconvertidor monofásico), el cual se integra por 8 interruptores unidireccionales en configuración de emisor común para el caso de dispositivos IGBT o fuente común para el caso de dispositivos del tipo MOSFET. El convertidor de entrada es un inversor de onda cuadrada de tipo Push-Pull, no obstante puede ser otro tipo como convertidor medio puente o puente completo. Para el caso del convertidor del puerto de rizado se presenta un rectificador controlado de puente completo, pudiéndose utilizar un convertidor de medio puente también.

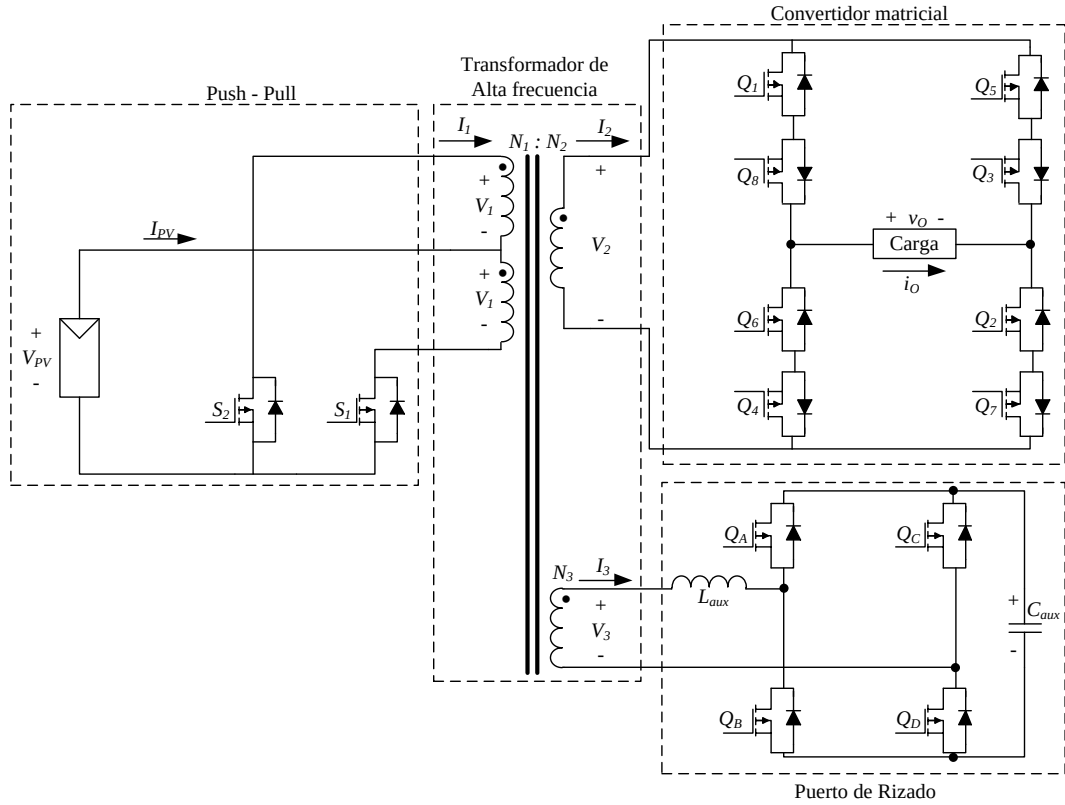


Figura I.1. Diagrama esquemático del convertidor matricial monofásico con enlace en alta frecuencia y puerto de rizado.

I.1.1. Modos de operación como convertidor de dos puertos

Para analizar el principio de funcionamiento del convertidor entrada-salida el efecto del convertidor del puerto de rizado no se considera por el momento y se analizará a detalle en el Capítulo III.

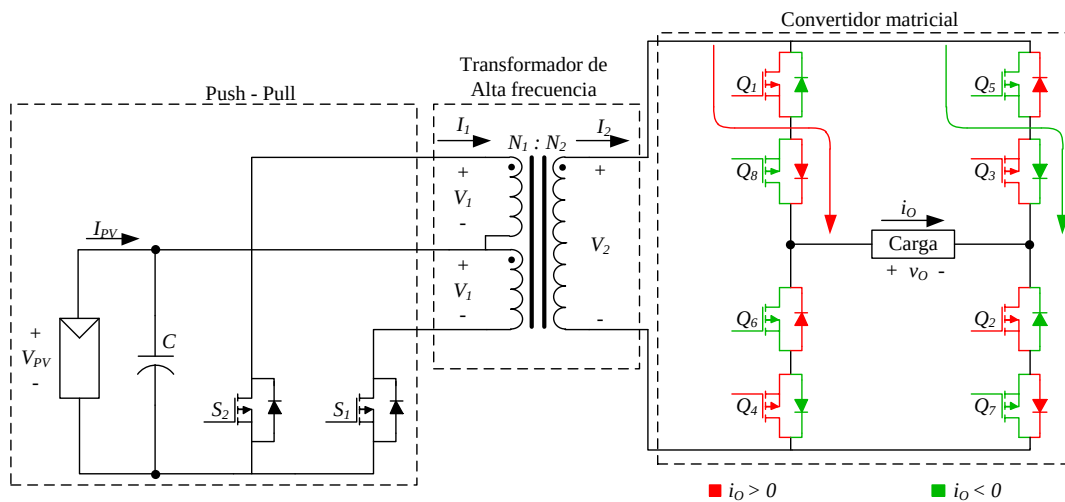


Figura I.2. Diagrama esquemático del convertidor matricial monofásico con enlace en alta frecuencia sin puerto de rizado.

El objetivo del convertidor mostrado en la figura I.2 consiste en tomar energía de corriente directa proporcionada por el panel fotovoltaico (u otra fuente similar, como una celda de combustible) y convertirla en un voltaje de corriente alterna de alta frecuencia para transferirse a través del enlace proporcionado por el transformador al cicloconvertidor de salida, para posteriormente a través de la acción de abrir y cerrar los interruptores de éste último, obtener una forma de onda de amplitud y frecuencia deseada en la carga.

Los interruptores en color **rojo** representan aquellos elementos que conducen mientras la corriente de salida a través de la carga es positiva (“Convertidor Positivo”, considerando una corriente positiva en el sentido de la flecha en el diagrama) mientras que los interruptores de color **verde** corresponden a los elementos que conducen cuando la corriente a través de la carga es negativa (“Convertidor Negativo”).

Cabe mencionar que se debe prestar especial atención cuando existe un cambio en la dirección de la corriente a través de la carga, ya que de la misma manera que en un inversor convencional de puente completo alimentado por un bus de CD, el secundario del transformador no debe ponerse en cortocircuito. Por ejemplo, si se encuentra en conducción Q_1 ó Q_8 y se desea cambiar de dirección en la corriente de carga accionando Q_4 ó Q_6 deberá de introducirse un intervalo de tiempo inactivo (también llamado *Tiempo muerto*) que permita que la corriente a través de la carga llegue a cero, o buscar una estrategia de conmutación más sofisticada como en [21].

El diagrama de la figura I.3 muestra dos modos de operación del convertidor matricial monofásico; en ambos casos el voltaje de salida en la carga se considera positivo. La figura I.3(a) muestra el caso donde el voltaje del secundario del transformador es positivo y la corriente a través de la carga es también positiva; en este modo de operación conducen los interruptores Q_1 y Q_2 y los diodos en antiparalelo de los interruptores Q_7 y Q_8 . En la figura I.3(b) de manera similar se muestra el modo de operación donde el voltaje del secundario es negativo y la corriente a través de la carga también es negativa, en este modo los interruptores que conducen son Q_5 y Q_6 y los diodos en antiparalelo de los interruptores Q_3 y Q_4 . Las combinaciones restantes pueden obtenerse de una manera similar.

La Tabla I.1 resume el estado de los interruptores para obtener una polaridad del voltaje de salida, en función de la polaridad de la corriente a través de la carga. El sentido de la polaridad es en referencia a los signos definidos en la figura I.2, y para este análisis no se consideran los elementos parásitos presentes.

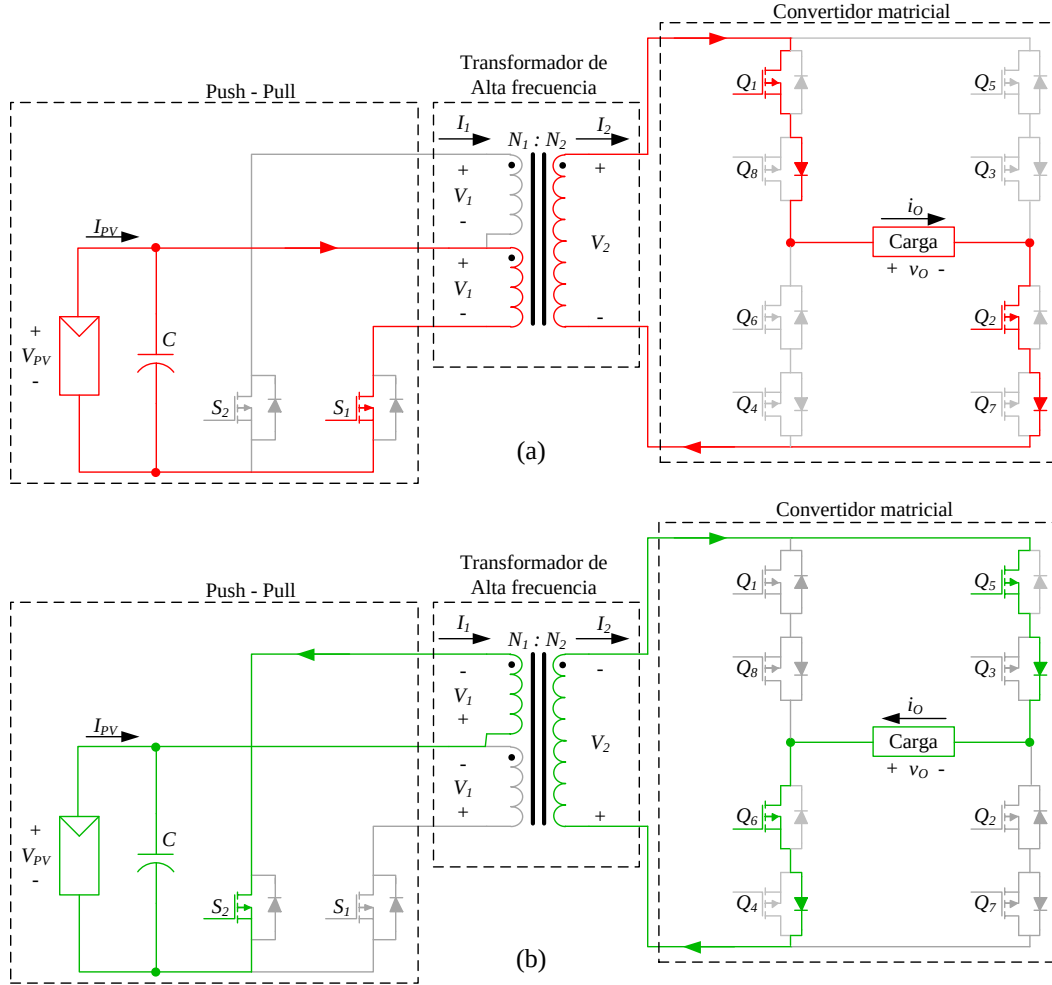


Figura I.3. Interruptores en conducción para: (a) Voltaje de secundario y corriente de carga positivos. (b) Voltaje de secundario y corriente de carga negativos.

Tabla I.1. Estado de los interruptores del convertidor matricial para la síntesis del voltaje de salida.

V_2	$i_o > 0$		$i_o < 0$	
	$Q_1, Q_2 \rightarrow \text{ON}$	$Q_3, Q_4 \rightarrow \text{ON}$	$Q_5, Q_6 \rightarrow \text{ON}$	$Q_7, Q_8 \rightarrow \text{ON}$
+	$v_o +$	$v_o -$	$v_o -$	$v_o +$
-	$v_o -$	$v_o +$	$v_o +$	$v_o -$

→: Los transistores pasan a estar encendidos.

I.1.2. Modos de operación del puerto de rizado

La figura I.4 muestra los dos modos de operación del convertidor de puerto de rizado con la estrategia de conmutación propuesta en este trabajo de tesis. De la figura se observa que los interruptores Q_A ó Q_D trabajan solamente cuando el interruptor S_1 del inversor Push-Pull trabaja; de manera similar se observa que Q_B ó Q_C trabajan cuando el interruptor S_2 opera. En ambos casos de la figura I.4, el voltaje que deben bloquear los interruptores cuando no operan en el puerto de rizado es: $V_{BR} = V_3/2 = V_{PV}N_3/2N_1$.

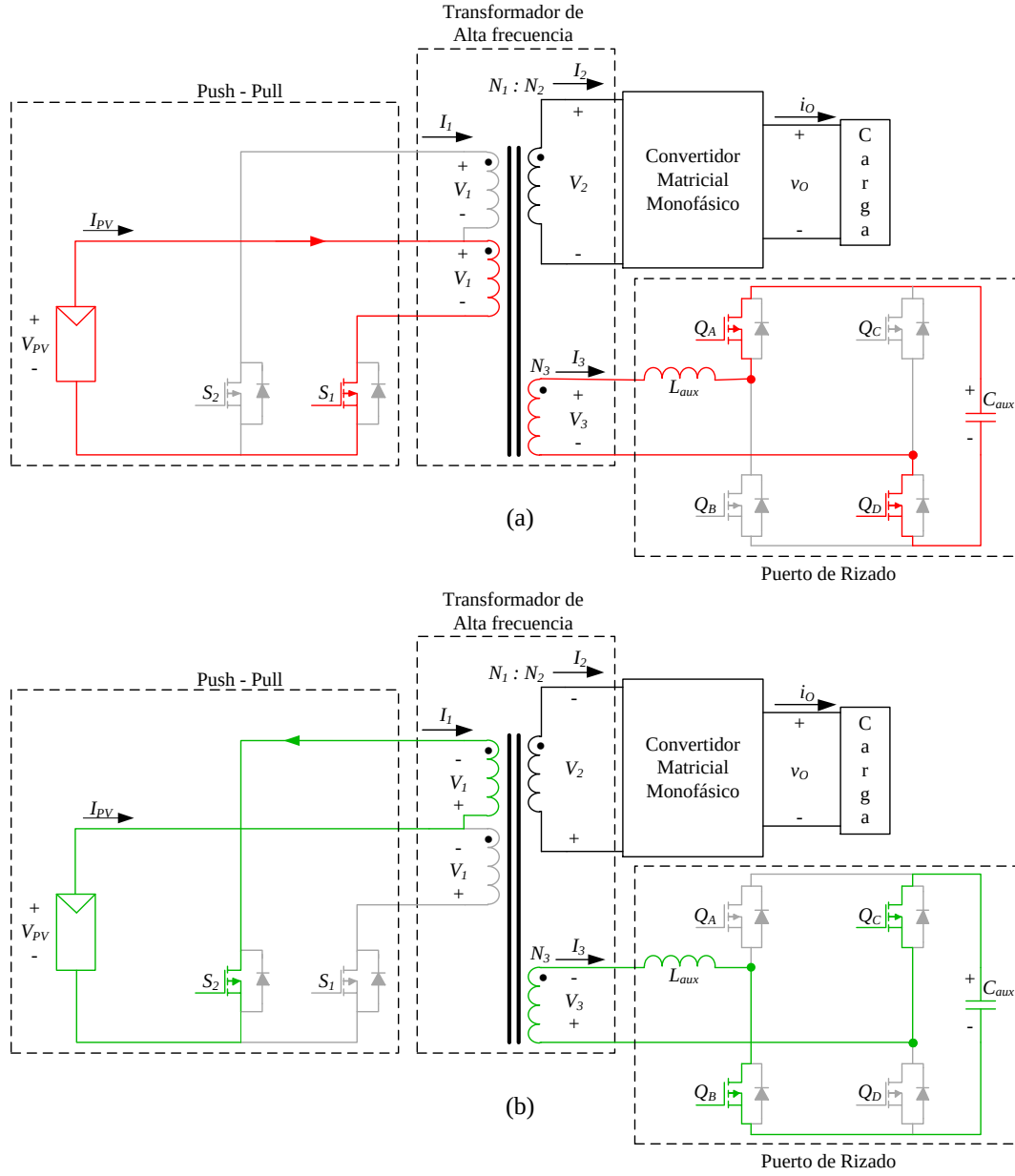


Figura I.4. Trayectoria de corriente con el puerto de rizado con: (a) Voltaje de secundario y corriente de carga positivos. (b) Voltaje de secundario y corriente de carga negativos.

De manera general, la operación del convertidor matricial con puerto de rizado puede entenderse en relación a un sistema de conversión CD/CA tradicional. En un inversor de bus de CD convencional, es posible obtener dos o tres niveles de voltaje partiendo de una fuente alimentación de corriente directa de nivel fijo a través de la acción de los interruptores que lo conforman. En el caso de un convertidor matricial, el voltaje de alimentación es ya de dos niveles y es posible identificar una secuencia en los interruptores que proporcione la misma salida que en el inversor convencional de fuente de CD, como se expone más adelante.

I.1.3. Dimensionamiento del convertidor matricial para el sistema de microgeneración

El análisis y desarrollo completo a detalle del dimensionamiento de los convertidores que integran el sistema y del transformador de enlace de alta frecuencia del prototipo de la figura I.1 se detalla en el anexo A. Los parámetros de diseño considerados para realizar el dimensionamiento del convertidor se listan a continuación:

$$\begin{aligned}
 P_O &= \text{Potencia de salida} = 200 \text{ W} \\
 v_O &= \text{Voltaje de salida} = 127 \text{ V}_{rms} \\
 \eta_{CM} &= \text{Eficiencia del convertidor matricial} = 85 \% \\
 \eta_{TX} &= \text{Eficiencia del transformador de alta frecuencia} = 90 \% \\
 f_{sw} &= \text{Frecuencia de conmutación} = 50 \text{ kHz} \\
 N_2/N_1 &= \text{Relación de transformación Entrada-Salida} = 4.2 \\
 N_3/N_1 &= \text{Relación de transformación Entrada-Puerto de rizado} = 12 \\
 V_{MPP} &= \text{Voltaje de máximo punto de potencia de la celda fotovoltaica} = 48 \text{ V} \\
 I_{MPP} &= \text{Corriente de máximo punto de potencia de la celda fotovoltaica} = 4.2 \text{ A}
 \end{aligned}$$

Tabla I.2. Parámetros calculados para los interruptores del sistema y del transformador de enlace en alta frecuencia.

Parámetro	Push-Pull	Convertidor matricial	Convertidor de rizado
Voltaje de bloqueo inverso, V_{BR}	200 V	400 V	900 V
Corriente de drenaje, I_D	4.5 A	14.6 A	2 A
Parámetro	Transformador de alta frecuencia a 50 kHz		
Tipo de núcleo y material	Núcleo tipo RM12/I. Material 3C90		
Número de vueltas del primario	6		
Número de vueltas del secundario	26		
Área del conductor del primario	$13.57 \times 10^{-3} \text{ cm}^2$		
Área del conductor del secundario	$4.1131 \times 10^{-3} \text{ cm}^2$		

Cabe aclarar que la relación de transformación N_2/N_1 fue propuesta de tal manera que con el voltaje de máximo punto de potencia del panel fotovoltaico se obtuviera un voltaje fundamental v_O deseado con un índice de modulación (m_a) menor a la unidad, de tal manera que exista un rango de ajuste en el índice de modulación hacia el límite superior ($m_a \leq 1$) en caso de requerirse y no se trabaje en sobremodulación. De manera similar, la relación N_3/N_1 se propone de tal manera que para el voltaje de máxima potencia, el voltaje en los interruptores del puerto

de rizado permita emplear dispositivos en el rango de 1000 a 1200 V al 50 - 70 % de su capacidad nominal. La Tabla I.2 muestra los valores pico de los parámetros calculados para los interruptores de todos los convertidores trabajando aproximadamente al 50 % de su capacidad nominal, con excepción del interruptor del puerto de rizado que trabaja al 75 % de su capacidad en voltaje.

I.2. Estrategia de modulación y esquema de conmutación para el convertidor matricial monofásico

El uso de convertidores con enlace en alta frecuencia con cicloconvertidor a la salida, elimina etapas redundantes en el procesamiento de energía. Sin embargo, el uso de convertidores matriciales ha sido considerado tradicionalmente sólo para aplicaciones de alta potencia debido principalmente al complejo control no lineal de fase que se emplea en el proceso de cicloconversión. No obstante, la complejidad asociada al control del convertidor matricial se supera mediante el uso de técnicas de modulación basadas en múltiples portadoras [18] y [22], como se describe más adelante. Se obtienen resultados similares a los de un inversor convencional de bus de CD modulado bajo la técnica de modulación por anchura de pulso senoidal (SPWM) bipolar.

Un punto importante en lo que respecta a modulación para los convertidores con enlace en alta frecuencia y convertidor matricial de salida es que la acción de modulación puede transferirse al convertidor de entrada, teniendo cuidado de mantener el balance volts-segundo en los devanados del transformador; los resultados obtenidos son equivalentes al esquema donde la acción de modulación recae en el convertidor de salida, las ventajas y desventajas de cada una de estos esquemas se mencionan a continuación [23] y [24].

Convertidor con modulación de voltajes de transformador: La principal ventaja del uso de este enfoque es que el voltaje en el secundario del transformador es cero durante intervalos de tiempo en cada periodo de conmutación, lo que ayuda a la conmutación del convertidor matricial de salida disminuyendo sus pérdidas por conmutación. Por otro lado, la desventaja de este enfoque es la necesidad del uso de estrategias de modulación PWM de 3 niveles en el convertidor del lado primario y una topología que la soporte; así como la limitante de poder derivar fuentes auxiliares, en caso de requerirse, mediante devanados secundarios del transformador ya que el flujo de potencia es dependiente del voltaje de salida.

Convertidor sin modulación de voltajes de transformador: En este esquema, el convertidor del

primario del transformador trabaja con un ciclo útil del 50 % de manera constante, y el resto de la modulación se lleva a cabo en el convertidor monofásico de salida. Algunas de las principales ventajas de este enfoque son el control sencillo del convertidor del primario, interferencia electromagnética (EMI) reducida debido a las corrientes de entrada en modo diferencial y la capacidad de derivar fuentes auxiliares de varios secundarios del transformador. Es el esquema más empleado y el utilizado en el desarrollo de este trabajo de tesis.

I.2.1. Modulación PWM de múltiple portadora

La generación de secuencias PWM se realiza de manera convencional mediante la comparación de una señal portadora (triangular o rampa) con una señal moduladora. En la generación de secuencias PWM de múltiple portadora, el proceso de generación puede realizarse de diferentes maneras para obtener diferentes resultados. La figura I.5 muestra el diagrama a bloques del proceso de generación de secuencias PWM de dos portadoras.

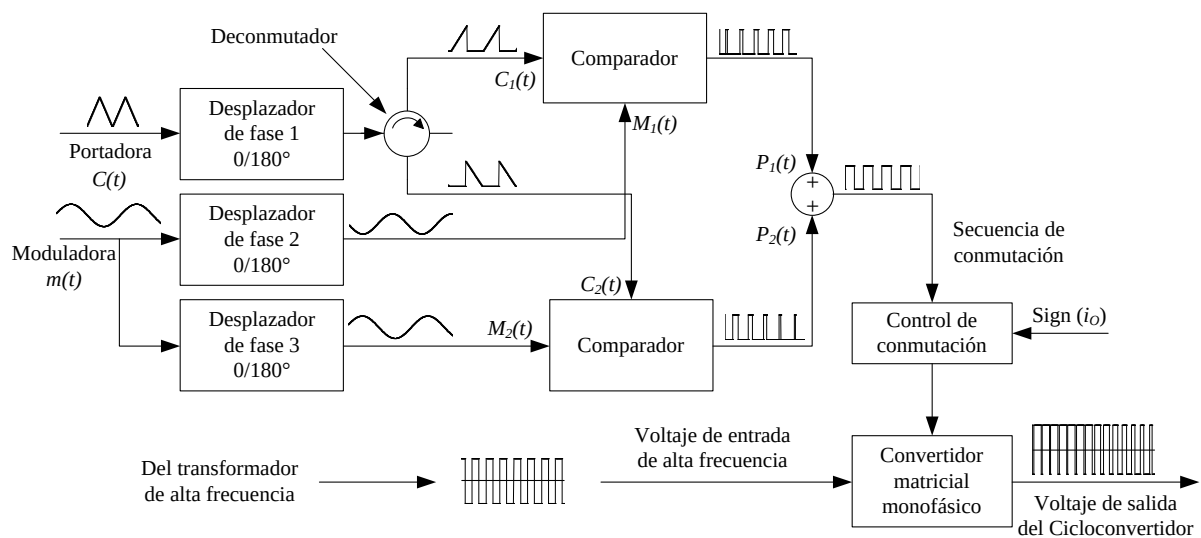


Figura I.5. Diagrama a bloques del proceso de generación de la secuencia PWM de dos portadoras.

Como primer paso en el proceso, una señal portadora base (triangular o rampa) es desplazada o no en fase y posteriormente dividida en segmentos de tiempo independientes mediante un deconmutador (muy empleado en el esquema de multiplexación por división de tiempo[25]). Cada una de las salidas del deconmutador se compara con la señal moduladora o con el inverso de ésta. Los resultados de las comparaciones se combinan aritméticamente para obtener la secuencia de control de disparo de los interruptores. Con una elección apropiada de desplazamiento de fase en la figura I.5 es posible obtener secuencias de control que al conmutar el voltaje de alta frecuencia presente en el secundario del transformador producen salidas PWM similares a las obtenidas en inversores convencionales de bus de CD. La sincronización en el

proceso de deconmutación está en referencia al convertidor Push-Pull de entrada que genera el voltaje de onda cuadrada de entrada al convertidor matricial.

Bajo el esquema de generación mostrado en la figura I.5 es posible construir diferentes secuencias PWM; en la Tabla I.3 se resumen nueve posibles combinaciones de dos portadoras con su secuencias resultantes y el equivalente PWM generado por el método convencional, en función del desplazamiento de fase (DF) de la señal y el método de combinación aritmético utilizado [18]. La figura I.6 muestra las formas de onda correspondientes al caso 2 de la Tabla I.3; esta opción es la empleada en el desarrollo de este trabajo de tesis y se seleccionó arbitrariamente entre las señales resultantes de dos niveles, ésto para poder manejarlas con lógica digital en su implementación.

Tabla I.3. Condiciones de combinación (con Deconmutador) y secuencias resultantes PWM con dos portadoras.

	Tipo de portadora	DF 1	DF 2	DF 3	Método de combinación	Tipo de señal de compuerta	Salida PWM equivalente
1	Triangular	0	0	180	Suma	2 niveles	Rampa PWM a $2f_{sw}$
2	Triangular	0	180	0	Suma	2 niveles	Rampa PWM a $2f_{sw}$
3	Triangular	0	0	0	Resta	3 niveles	PWM triangular
4	Triangular	180	0	180	Suma	2 niveles	Rampa PWM a $2f_{sw}$
5	Triangular	180	180	0	Suma	2 niveles	Rampa PWM a $2f_{sw}$
6	Triangular	180	0	0	Resta	3 niveles	PWM triangular
7	Rampa	0	0	180	Suma	2 niveles	PWM triangular
8	Rampa	0	180	0	Suma	2 niveles	PWM triangular
9	Rampa	0	0	0	Resta	3 niveles	Rampa PWM a $2f_{sw}$

De las formas de onda mostradas en la figura I.6 se observan aspectos interesantes de la secuencia PWM de múltiple portadora. La secuencia de conmutación de los interruptores del convertidor matricial mantiene un ciclo de trabajo próximo al 50% durante todo el proceso de modulación, lo que es conveniente para el acoplamiento magnético de las señales de compuerta mediante el uso de transformadores de pulsos. Si se observa a detalle, la secuencia de conmutación obtenida siempre se encuentra en atraso de fase con respecto del voltaje del enlace en alta frecuencia y su complemento en adelante de fase; si la secuencia en atraso de fase se emplea cuando la corriente de carga es positiva y en adelante de fase cuando es negativa, puede obtenerse un esquema de conmutación natural para dispositivos como tiristores y sólo se necesita del flanco de subida de la secuencia de conmutación generada [18]. De manera complementaria el uso de un esquema de conmutación forzada, con dispositivos IGBT o MOSFET, requiere el uso de todo el pulso generado. En ambos casos el efecto en el voltaje PWM

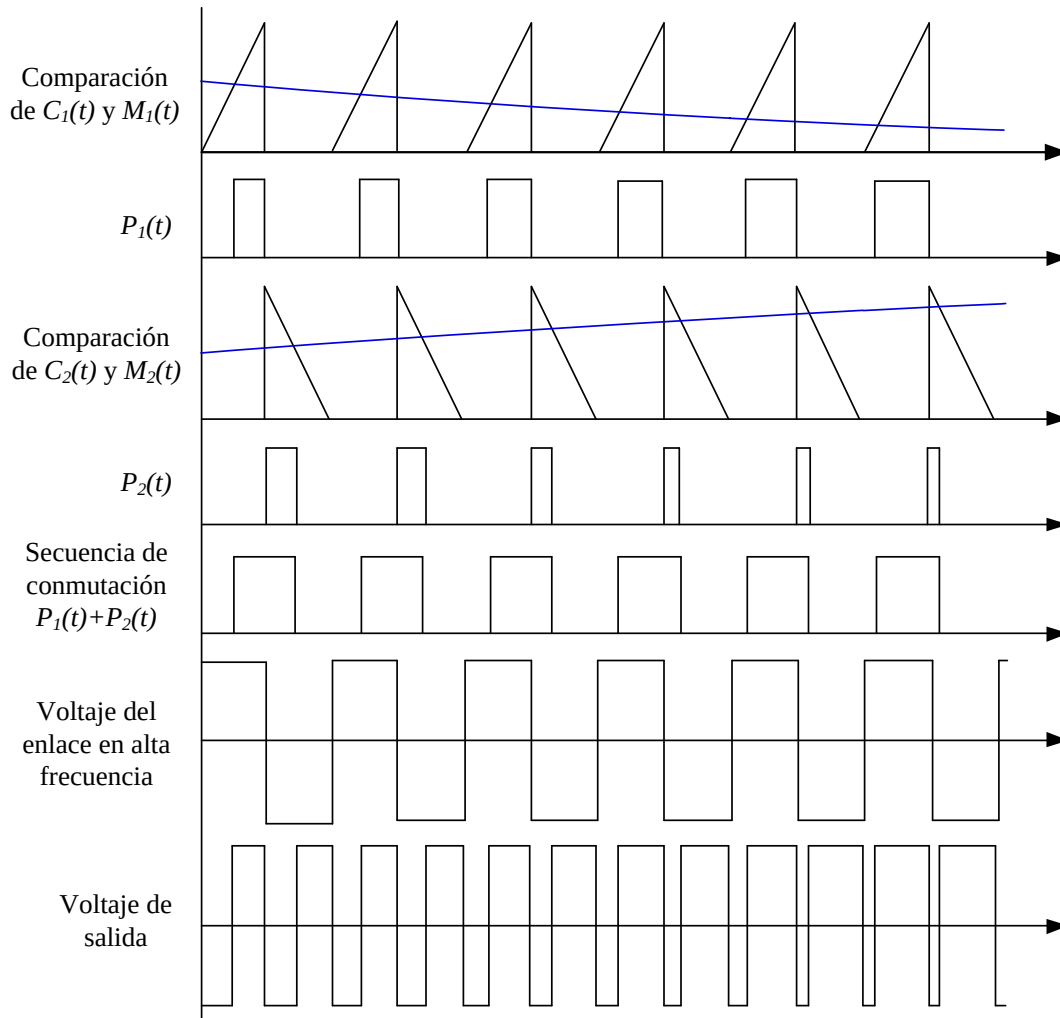


Figura I.6. Formas de onda de la generación PWM de dos portadoras correspondientes al inciso 3 de la Tabla I.3.

de salida es una frecuencia de conmutación efectiva del doble de la frecuencia de conmutación de los interruptores del convertidor matricial. Por lo tanto, los aspectos relevantes de emplear el esquema de modulación de múltiple portadora son:

- Señales de disparo acoplables magnéticamente, tanto para dispositivos controlados por pulso (Tiristores) o compuerta (IGBT, MOSFET).
- Posibilidad de manejar esquemas de conmutación natural o forzada.
- Control aplicable tanto al convertidor del lado primario como al convertidor del lado secundario del sistema.
- Frecuencia de conmutación efectiva a la salida del doble de la frecuencia de conmutación del enlace de alta frecuencia y de los interruptores del convertidor matricial.

Contando ya con una técnica de modulación conveniente para sintetizar un voltaje con una

componente fundamental de frecuencia deseada a partir del enlace de alta frecuencia, es necesario elegir una estrategia de conmutación de los interruptores para transferir la corriente de carga de un grupo de interruptores a otro para mantener el comportamiento deseado sin fallas en el convertidor.

I.2.2. Estrategia de conmutación

En el convertidor matricial de salida, cuyo diagrama simplificado se muestra en la figura I.7, el objetivo de conmutación es el de desplazar la corriente de salida i_O de un conjunto de interruptores a otro sin dejar en circuito abierto la carga. En el caso de una carga inductiva al dejar abierta la trayectoria de corriente, se generan sobrevoltajes que dañan los dispositivos. Así mismo, se debe evitar poner en corto la fuente de alimentación, en este caso el secundario del transformador.

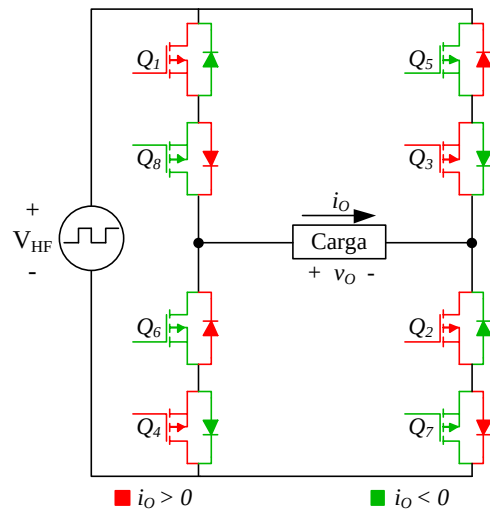


Figura I.7. Convertidor matricial monofásico.

Las estrategias básicas de conmutación para convertidores matriciales se basan en dos principios:

Conmutación controlada por corriente: En este enfoque la estrategia de conmutación depende directamente de la determinación exacta del sentido de la circulación de la corriente por la carga, de tal manera que siempre se cuente con una trayectoria para su circulación sin cortocircuitar la fuente de entrada.

Conmutación controlada por voltaje: La estrategia de conmutación se basa en la medición de la polaridad del voltaje de entrada, de tal manera que se puedan elegir los interruptores adecuados.

Ambas estrategias presentan inconvenientes; por ejemplo, en el caso de la estrategia de

conmutación controlada por corriente, la medición de corrientes de valores elevados y la detección precisa del cruce por cero de la misma son objetivos que se contraponen en un sensor. En el caso de la estrategia controlada por voltaje, en caso de detectarse una inversión de polaridad mientras se realiza una conmutación puede provocar una condición de encendido no deseado que dañe interruptores; es por esto que suelen emplearse ambas técnicas de manera simultánea para mitigar las desventajas individuales.

Un punto particular a considerar en la estrategia de conmutación se encuentra en el cruce por cero de la corriente de carga; de manera práctica el problema se traduce en como de manera automática y confiable conmutar la corriente de un conjunto o “banco” de interruptores a otro en los instantes adecuados, considerando que la corriente de carga pueda tener varios cruces por cero durante cada semiciclo de salida. Esta tarea se le conoce en la literatura especializada como “*Selección de bancos*”. Algunas soluciones han sido propuestas y se mencionan a continuación [26], [27].

“**Fundamental Current-Zero**”: consiste en la detección de la dirección de la corriente a través de su componente fundamental, eliminando todo ruido o componente de conmutación presente a través de algún filtrado o procesamiento de la señal. Aunque esta técnica proporciona una conmutación ideal sin distorsión de cruce por cero a la salida, es complicada de implementar ya que es necesario asegurar que no existe ruido ni corrimiento de fase de la señal sensada o de la referencia empleada para la detección.

“**First Current-Zero**”: se basa en detectar el primer punto por donde la corriente cruza por cero en cada semiciclo de salida para realizar el cambio de banco de interruptores; el cambio sólo se realiza una vez. Esta técnica es más sencilla de implementar que la anterior, pero presenta la desventaja de agregar distorsión en los cruces por cero, lo que ocasiona que el cambio de banco se realice en instantes que no necesariamente correspondan a lo requerido.

Para el desarrollo de este trabajo de tesis, se emplea una estrategia de conmutación controlada tanto por voltaje como por corriente. Aprovechando la sincronización del inversor Push-Pull de entrada con el convertidor matricial, es posible conocer *a priori* la polaridad del voltaje en el secundario del transformador y mediante la detección de la polaridad de la corriente, se emplea una variación de la técnica “**First Current-Zero**”. Al detectarse el cruce por cero de la corriente a través de la carga se inhiben las señales de disparo del convertidor matricial aplicando un tiempo muerto similar al empleado en los inversores con bus de CD convencionales, de tal manera que la corriente pueda transferirse de manera segura de un grupo de interruptores a otro

minimizando múltiples cruces por cero.

La figura I.8 muestra las formas de onda de conmutación para los interruptores del sistema mostrado en la figura I.1.

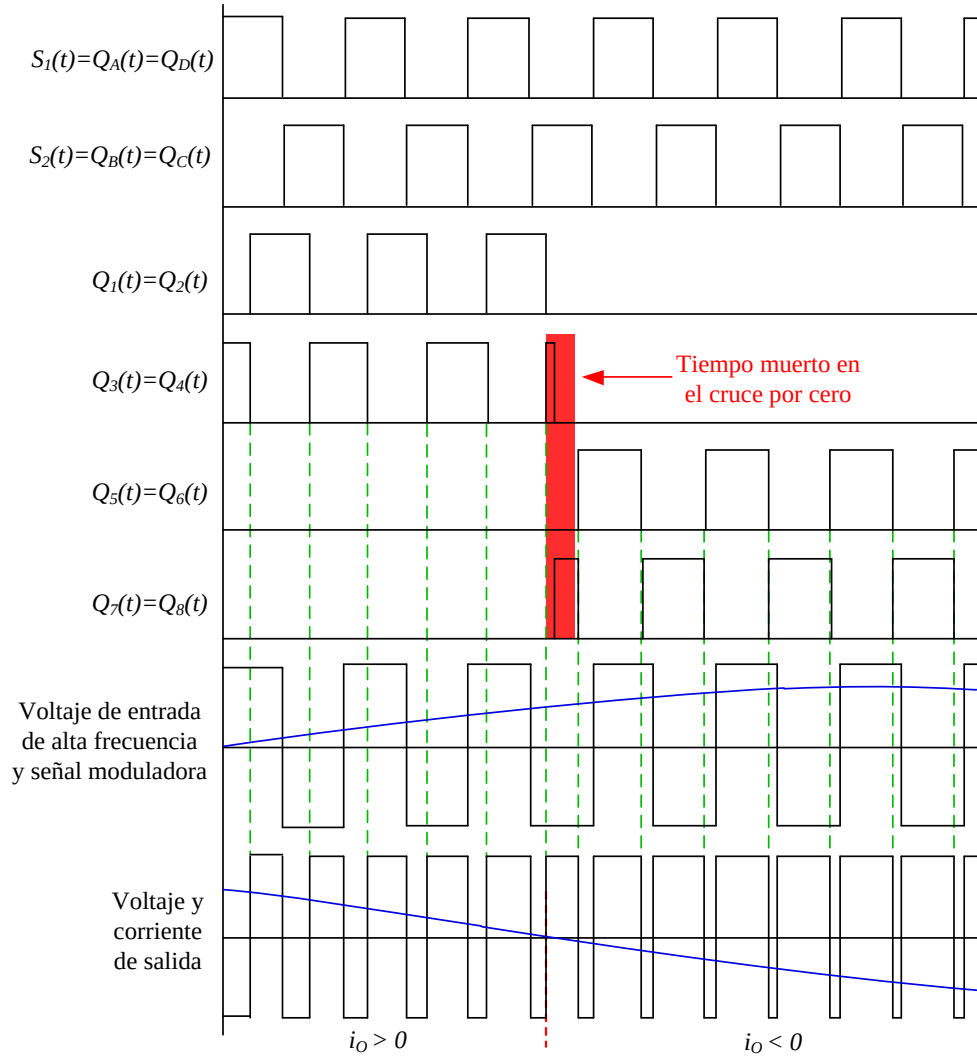


Figura I.8. Señales de control con modulación PWM de múltiple portadora para el convertidor matricial monofásico con puerto de rizado.

De la figura se puede observar que los interruptores Q_1 – Q_4 conducen cuando la corriente en la carga es positiva, mientras que Q_5 – Q_8 conducen cuando es negativa. Se observa también que el voltaje del enlace en alta frecuencia se encuentra sincronizado con los interruptores del convertidor de entrada y del puerto de rizado. El voltaje de salida obtenido tiene la misma forma que el voltaje de salida de un inversor de bus de CD convencional modulado con PWM senoidal de dos niveles con una frecuencia de conmutación efectiva del doble de la mostrada en los interruptores. La zona sombreada correspondiente a la inserción del tiempo muerto en el cruce

por cero de la señal de corriente de salida se aplica cuando la corriente cambia de positivo a negativo y deberá aplicarse de la misma manera en el cambio opuesto.

En base a lo anterior, el diagrama a bloques del sistema de microgeneración incluyendo la estrategia de modulación para el sistema se muestra en la figura I.9; de la figura se aprecia que es necesario retroalimentar la señal de corriente de carga para obtener las señales de control de la modulación de múltiple portadora.

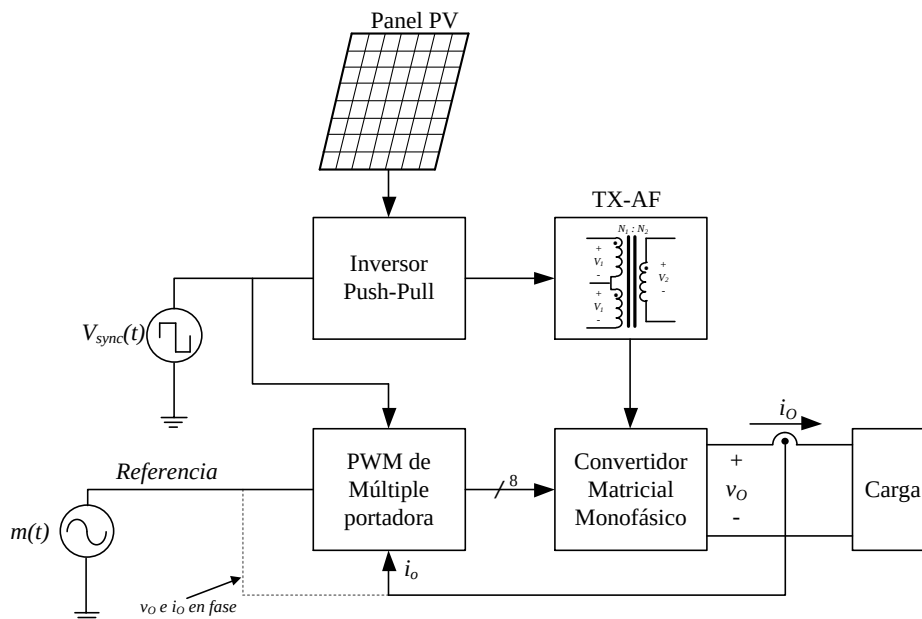


Figura I.9. Diagrama a bloques del sistema de microgeneración propuesto.

En este punto es importante mencionar que en el caso que se desee alimentar una carga puramente resistiva con el sistema, la señal de corriente de salida a retroalimentar es la misma señal de referencia, ya que en este caso se desea que tanto el voltaje como la corriente de salida estén en fase. En este caso particular de operación, el voltaje de salida del convertidor matricial tendrá la misma forma de onda de conmutación que la mostrada en la figura I.8 pero su comportamiento a frecuencia fundamental será de 3 niveles. Lo anterior aplica igualmente para el caso donde se desea inyectar potencia a la red eléctrica; no obstante debido a la presencia del inductor de enlace, la forma de onda del voltaje de salida del cicloconvertidor será de 2 niveles como se muestra en la figura I.8. Estos efectos corresponden al comportamiento de un convertidor basado en tiristores alimentando una carga de tipo inductiva.

I.3. Modelado del sistema

En esta sección se presenta el modelo matemático obtenido del convertidor en los marcos de referencia asíncrono y síncrono (DQ), y la síntesis del voltaje de salida del convertidor matricial a partir de las funciones lógicas de conmutación aplicadas a los interruptores Q_1 – Q_8 .

I.3.1. Síntesis del voltaje de salida mediante funciones lógicas de conmutación

Para el convertidor mostrado en la figura I.7 controlado mediante las formas de onda mostradas en la figura I.8, se puede definir las funciones lógicas de conmutación como:

$$Q_1 Q_2 = V_{Gate} i_O \quad (I.1)$$

$$Q_3 Q_4 = \overline{V_{Gate}} i_O \quad (I.2)$$

$$Q_5 Q_6 = \overline{V_{Gate}} \overline{i_O} \quad (I.3)$$

$$Q_7 Q_8 = V_{Gate} \overline{i_O} \quad (I.4)$$

Donde V_{Gate} es la secuencia de conmutación generada por el esquema de modulación PWM de múltiple portadora e i_O es el signo de la corriente de salida. Se considera que $i_O = 1$ cuando la corriente es positiva y que $i_O = 0$ cuando es negativa. Considerando que el voltaje de salida del convertidor matricial es diferencial, se tiene que:

$$v_o = V_2 [(Q_1 Q_2 - Q_3 Q_4) - (Q_7 Q_8 - Q_5 Q_6)] \quad (I.5)$$

donde V_2 es el voltaje del secundario del transformador.

Sustituyendo las ecuaciones (I.1)–(I.4) en la expresión (I.5), se tiene que voltaje de salida del convertidor matricial monofásico en relación a las funciones lógicas de conmutación de los interruptores que lo integran está dada por:

$$v_o = V_2 (V_{Gate} - \overline{V_{Gate}}) (i_O - \overline{i_O}) \quad (I.6)$$

I.3.2. Modelo conmutado en el marco de referencia asíncrono $\alpha\beta$

Para la obtención del modelo matemático del convertidor matricial monofásico se toman las siguientes consideraciones [19]:

- Voltaje de entrada constante.

- Las pérdidas en los interruptores, elementos pasivos y transformador se desprecian.
- Frecuencia de conmutación significativamente mayor que la frecuencia fundamental de salida.

Tomando en cuenta dichas consideraciones, se obtiene el diagrama equivalente de interruptores ideales y funciones de conmutación para el convertidor matricial monofásico con enlace en alta frecuencia e inversor Push-Pull en la entrada, mostrado en la figura I.10, el cual se encuentra alimentando una carga a través de un filtro LC pasabajas de segundo orden.

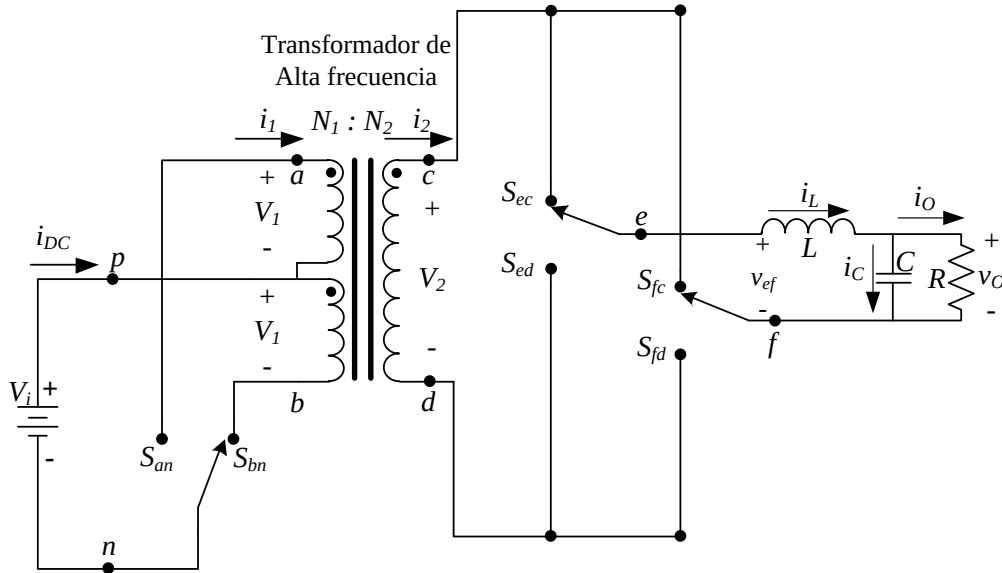


Figura I.10. Diagrama equivalente en funciones de conmutación del convertidor matricial monofásico.

Las funciones de conmutación $S_{xy}(t)$ se consideran como:

$$S_{xy}(t) = \begin{cases} 0, S_{xy}(t) \text{ abierto} \\ 1, S_{xy}(t) \text{ cerrado} \end{cases} \quad (\text{I.7})$$

Además se considera que cumplen:

$$\begin{aligned} S_{an} &= 1 - S_{ap} \\ S_{bn} &= 1 - S_{bp} \\ S_{ec} + S_{ed} &= 1 \\ S_{fc} + S_{fd} &= 1 \end{aligned} \quad (\text{I.8})$$

Analizando la malla de entrada en el convertidor Push-Pull, se tiene que:

$$-V_i - V_1 + V_{an} = 0 \quad (\text{I.9})$$

$$-V_i - V_1 + V_{bn} = 0 \quad (\text{I.10})$$

donde el voltaje entre los nodos $a-n$ y $b-n$ está dado por:

$$V_{an} = S_{ap}V_i \quad (\text{I.11})$$

$$V_{bn} = S_{bp}V_i \quad (\text{I.12})$$

Por lo tanto, el voltaje entre los nodos a y b es:

$$V_{ab} = V_i(S_{ap} - S_{bp}) = V_i(S_{bn} - S_{an}) \quad (\text{I.13})$$

Entonces, el voltaje en el devanado secundario (nodos c y d) es:

$$V_2 = V_{cd} = nV_i(S_{ap} - S_{bp}) \quad (\text{I.14})$$

donde $n = N_2/N_1$ es la relación de vueltas del transformador.

Analizando la malla de salida, el voltaje del cicloconvertidor entre los nodos e y f es igual a:

$$v_{ef} = v_{ed} - v_{fd} \quad (\text{I.15})$$

donde los voltajes V_{ed} y V_{fd} están dados como:

$$v_{ed} = S_{ec}V_{cd} \quad (\text{I.16})$$

$$v_{fd} = S_{fc}V_{cd} \quad (\text{I.17})$$

Sustituyendo las ecuaciones (I.16) y (I.17) en la ecuación (I.13), el voltaje de salida del convertidor matricial está dado por:

$$v_{ef} = nV_i(S_{ap} - S_{bp})(S_{ec} - S_{fc}) \quad (\text{I.18})$$

Tomando i_L y v_O como las variables de estado del sistema, y considerando las relaciones fundamentales de la dinámica del voltaje en un inductor y corriente en un capacitor dadas por:

$$v_L = L \frac{di_L}{dt} \quad (\text{I.19})$$

$$i_C = C \frac{dv_C}{dt} \quad (\text{I.20})$$

se realiza el análisis de la malla de salida en la carga obteniéndose la dinámica de la corriente del inductor:

$$v_L = v_{ef} - v_O \quad (\text{I.21})$$

$\therefore$

$$\frac{di_L}{dt} = \frac{(v_{ef} - v_O)}{L} \quad (\text{I.22})$$

De igual manera analizando la corriente en la malla de salida se obtiene:

$$i_C = i_L - i_O \quad (\text{I.23})$$

$\therefore$

$$\frac{dv_O}{dt} = \frac{(i_L - i_O)}{C} \quad (\text{I.24})$$

Y las ecuaciones de estado quedan como:

$$\frac{di_L}{dt} = \frac{1}{L}(v_{ef} - v_O) \quad (\text{I.25})$$

$$\frac{dv_O}{dt} = \frac{1}{C}\left(i_L - \frac{v_O}{R}\right) \quad (\text{I.26})$$

donde $v_{ef} \in \{-nV_i, nV_i\}$ es una variable discreta del producto del voltaje de onda cuadrada del secundario del transformador y la señal discreta obtenida del proceso de modulación PWM de múltiple portadora.

I.3.3. Modelo promedio en el marco de referencia asíncrono $\alpha\beta$

Si se considera que la frecuencia de conmutación del patrón PWM es significativamente mayor que la frecuencia fundamental de salida deseada, entonces es posible despreciar el efecto

sus componentes armónicas y el modelo conmutado pierde la información de alta frecuencia reteniendo sólo las componentes de bajas frecuencias. El efecto de filtrado de L y C justifican esta aproximación [19].

Si se tiene un periodo de conmutación T_s , entonces el promediado local de cualquier variable x , denominado $\tilde{x}$ está dado por [28]:

$$\tilde{x} = \frac{1}{T_s} \int_{t-T_s}^t x(\tau) d\tau \quad (\text{I.27})$$

Para el convertidor matricial, se define el término “ciclo de trabajo” como:

$$d(t) = \frac{1}{T_s} \int_{t-T_s}^t (S_{ap} - S_{bp}) (S_{ec} - S_{fc}) d\tau \quad (\text{I.28})$$

Entonces, el modelo de estado promediado del convertidor matricial monofásico en forma matricial queda dado por:

$$\begin{bmatrix} \frac{di_L}{dt} \\ \frac{dv_O}{dt} \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} i_L \\ v_O \end{bmatrix} + \begin{bmatrix} \frac{nV_i}{L} \\ 0 \end{bmatrix} d(t) \quad (\text{I.29})$$

Donde $d(t)$ sería la función moduladora definida a la frecuencia fundamental, es decir, la referencia que se desea obtener a la salida y que puede definirse como:

$$d(t) = m_a \sin(\omega t + \phi) \quad (\text{I.30})$$

Donde m_a es el índice de modulación definido por la relación de amplitudes entre la señal moduladora y portadora, la cual debe cumplir que $m_a \leq 1$ para que el convertidor opere en la región lineal de modulación.

I.3.4. Modelo en el marco de referencia DQ

El modelo obtenido en la sección anterior es un modelo lineal variante en el tiempo, el cual plantea la problemática de seguimiento desde el punto de vista de implementación de algoritmos de control. No obstante, es posible transformar el modelo del marco de referencia asíncrono $\alpha\beta$ a un marco de referencia síncrono DQ donde las variables son mapeadas como constantes, lo que transforma el problema de seguimiento a un problema de regulación desde el punto de vista de teoría de control.

El mapeo de las variables senoidales se realiza mediante la *Transformación DQ monofásica* la cual es una extensión de la transformación DQ trifásica o *Transformación de Park*, la cual esencialmente consiste en mapear las variables trifásicas a un sistema ortogonal ($\alpha\beta$) y posteriormente a un marco de referencia DQ que gira a la frecuencia de las variables transformadas [28], [29] y [30].

Considérese las ecuaciones de transformación del marco de referencia $\alpha\beta$ al marco de referencia DQ, dadas por:

$$\begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} = \underbrace{\begin{bmatrix} \cos(\omega t) & -\sin(\omega t) \\ \sin(\omega t) & \cos(\omega t) \end{bmatrix}}_T \begin{bmatrix} V_d \\ V_q \end{bmatrix} \quad (\text{I.31})$$

$$\begin{bmatrix} V_d \\ V_q \end{bmatrix} = \underbrace{\begin{bmatrix} \cos(\omega t) & \sin(\omega t) \\ -\sin(\omega t) & \cos(\omega t) \end{bmatrix}}_{T^{-1}} \begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} \quad (\text{I.32})$$

Donde ωt es la frecuencia de giro del marco de referencia DQ. Cabe mencionar que existe otra matriz de transformación expuesta en [29], no obstante los resultados que se obtienen son los mismos. Empleando la ecuación de transformación (I.31) en las ecuaciones (I.29) de variables de estado del modelo y de la señal de control $d(t)$, se tiene que:

$$i_L(t) = i_{L_d} \cos(\omega t) - i_{L_q} \sin(\omega t) \quad (\text{I.33})$$

$$v_O(t) = v_{O_d} \cos(\omega t) - v_{O_q} \sin(\omega t) \quad (\text{I.34})$$

$$d(t) = d_d \cos(\omega t) - d_q \sin(\omega t) \quad (\text{I.35})$$

Sustituyendo las ecuaciones (I.33), (I.34) y (I.35) en las ecuaciones de estado (I.29) se obtienen las variables de estado en el marco DQ como:

$$\frac{d}{dt} [i_{L_d} \cos(\omega t) - i_{L_q} \sin(\omega t)] = -\frac{1}{L} [v_{O_d} \cos(\omega t) - v_{O_q} \sin(\omega t)] + \frac{nV_i}{L} [d_d \cos(\omega t) - d_q \sin(\omega t)] \quad (\text{I.36})$$

$$\frac{d}{dt} [v_{O_d} \cos(\omega t) - v_{O_q} \sin(\omega t)] = \frac{1}{C} [i_{L_d} \cos(\omega t) - i_{L_q} \sin(\omega t)] - \frac{1}{RC} [v_{O_d} \cos(\omega t) - v_{O_q} \sin(\omega t)] \quad (\text{I.37})$$

Separando las partes de directa y quadratura de la ecuación (I.36) se llega a:

$$\frac{d}{dt}i_{L_d} = \omega i_{L_q} - \frac{v_{O_d}}{L} + \frac{nV_i}{L}d_d \quad (\text{I.38})$$

$$\frac{d}{dt}i_{L_q} = \omega i_{L_d} - \frac{v_{O_q}}{L} + \frac{nV_i}{L}d_q \quad (\text{I.39})$$

Y de la ecuación (I.37):

$$\frac{d}{dt}v_{O_d} = \frac{i_{L_d}}{C} - \frac{v_{O_d}}{RC} + \omega v_{O_q} \quad (\text{I.40})$$

$$\frac{d}{dt}v_{O_q} = \frac{i_{L_q}}{C} - \frac{v_{O_q}}{RC} - \omega v_{O_d} \quad (\text{I.41})$$

Entonces el modelo en el marco de referencia DQ en forma matricial queda como:

$$\frac{d}{dt} \begin{bmatrix} i_{L_d} \\ i_{L_q} \\ v_{O_d} \\ v_{O_q} \end{bmatrix} = \begin{bmatrix} 0 & \omega & -\frac{1}{L} & 0 \\ -\omega & 0 & 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} & 0 & \omega \\ 0 & \frac{1}{C} & -\omega & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} d_d \\ d_q \\ 0 \\ 0 \end{bmatrix} + \frac{nV_i}{L} \begin{bmatrix} d_d \\ d_q \\ 0 \\ 0 \end{bmatrix} \quad (\text{I.42})$$

I.3.5. Modelo del sistema conectado a la red eléctrica

Como ya se mencionó en el capítulo anterior, uno de los objetivos de un sistema de microgeneración eléctrica es conectarse a la red de suministro eléctrico para “inyectar” la energía que tenga disponible; en este caso el sistema de convertidor matricial monofásico queda como se muestra en la figura I.11

Retomando el análisis realizado para la obtención del modelo en el marco de referencia asíncrono lo cual arroja la ecuación del modelo I.29, se observa que para el caso de interconexión a la red eléctrica la dinámica del voltaje de capacitor desaparece, por lo que el sistema se vuelve

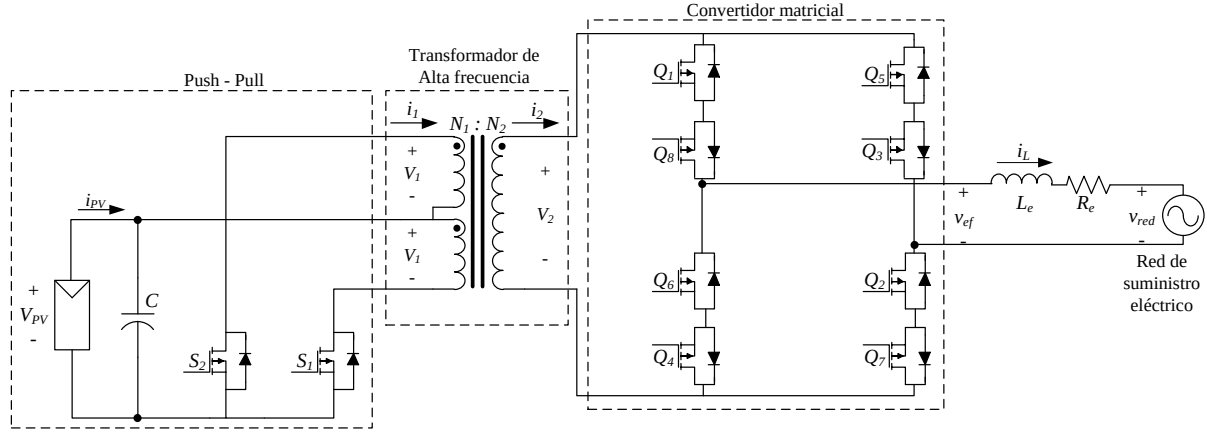


Figura I.11. Sistema de microgeneración conectado a la red eléctrica.

de primer orden y su única ecuación dinámica está dada por:

$$\frac{d}{dt}i_{L_e} = \frac{1}{L_e} (nV_i d(t) - V_{red}) - i_{L_e} R_e \quad (I.43)$$

donde L_e es la inductancia de enlace entre el convertidor matricial monofásico y la red eléctrica, y R_e la resistencia de pérdidas asociadas a dicha inductancia.

La cantidad de potencia transferida entre el convertidor matricial y la red eléctrica es función de diversos parámetros, tales como el valor de la inductancia, los ángulos de fase y las amplitudes del voltaje de salida del convertidor matricial y de la propia red eléctrica. Teniendo tres variables de entrada para controlar una de salida, se opta por proponer dos y calcular la tercera, analizando el flujo de potencia entre dos fuentes acopladas mediante una impedancia.

Análisis del flujo de potencia entre dos fuentes acopladas por una impedancia

La figura I.12 muestra el diagrama equivalente en fuentes de voltaje del convertidor matricial monofásico conectado a la red eléctrica de la figura I.11.

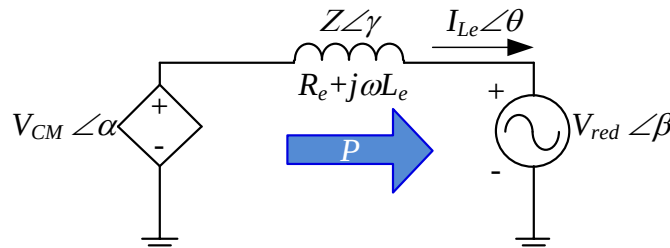


Figura I.12. Diagrama equivalente de fuentes de voltaje acopladas por una impedancia.

Realizando el análisis fundamental de circuitos se tiene que la corriente a través de la inductancia

de acoplamiento es:

$$I_{L_e} \angle \theta = \frac{V_{CM} \angle \alpha - V_{red} \angle \beta}{Z \angle \gamma} \quad (I.44)$$

La potencia aparente está dada como $S = VI^*$, entonces:

$$S = V_{CM} \angle \alpha \left(\frac{V_{CM} \angle \alpha - V_{red} \angle \beta}{Z \angle \gamma} \right)^* \quad (I.45)$$

Desarrollando la ecuación (I.45) se tiene:

$$S = \frac{V_{CM}^2}{Z} \cos(\gamma) - \frac{V_{CM} V_{red}}{Z} \cos(\alpha - \beta + \gamma) + j \left(\frac{V_{CM}^2}{Z} \sin(\gamma) - \frac{V_{CM} V_{red}}{Z} \sin(\alpha - \beta + \gamma) \right) \quad (I.46)$$

Asociando la parte real de la expresión (I.46) a la potencia activa y la parte imaginaria a la potencia reactiva:

$$\text{Re}[S] = P = \frac{V_{CM}^2}{Z} \cos(\gamma) - \frac{V_{CM} V_{red}}{Z} \cos(\alpha - \beta + \gamma) \quad (I.47)$$

$$\text{Im}[S] = Q = \frac{V_{CM}^2}{Z} \sin(\gamma) - \frac{V_{CM} V_{red}}{Z} \sin(\alpha - \beta + \gamma) \quad (I.48)$$

donde:

V_{CM} = Voltaje de salida del convertidor [V_{rms}]

V_{red} = Voltaje de la red eléctrica [V_{rms}]

Z = Impedancia de acoplamiento ($R_e + j\omega L_e$) [Ω]

Si se considera que la fase del voltaje de salida del sistema de microgeneración está especificada con respecto a la red eléctrica, es decir, $\beta = 0^\circ$ y que la impedancia de acoplamiento es una inductancia ideal, esto es, $R_e = 0$ y $\gamma = 90^\circ$, las expresiones para la potencia activa y reactiva quedan dadas como:

$$P = \frac{V_{CM} V_{red}}{\omega L_e} \sin(\alpha) \quad (I.49)$$

$$Q = \frac{V_{CM}^2}{\omega L_e} - \frac{V_{CM} V_{red}}{\omega L_e} \cos(\alpha) \quad (I.50)$$

Considerando los valores picos de V_{CM_p} y V_{red_p} se tiene:

$$P = \frac{V_{CM_p} V_{red_p}}{2\omega L_e} \sin(\alpha) \quad (I.51)$$

$$Q = \frac{1}{2} \left(\frac{V_{CM_p}^2}{\omega L_e} - \frac{V_{CM_p} V_{red_p}}{\omega L_e} \cos(\alpha) \right) \quad (I.52)$$

A manera de ejemplo se calcula el valor del ángulo de fase del voltaje de salida del sistema de microgeneración.

Ejemplo numérico

Considérese que se desea transferir 200 Watts de potencia activa del sistema de microgeneración hacia la red eléctrica y que los voltajes de salida del convertidor matricial y de la red eléctrica están definidos como:

$$V_{CM} = 180 \sin(\omega t + \alpha) \text{ V}$$

$$V_{red} = 180 \sin(\omega t) \text{ V}$$

Si se propone un valor de inductancia $L_e = 10\text{mH}$, entonces el ángulo de fase α del voltaje de salida del convertidor matricial monofásico, despejando α de la ecuación (I.51), es:

$$\alpha = \sin^{-1} \left(\frac{2P\omega L_e}{V_{CM} V_{red}} \right) = \sin^{-1} \left(\frac{2(200\text{W})(2\pi 60)(10\text{mH})}{180^2} \right) = 2.6676^\circ \quad (I.53)$$

Por lo tanto, para un valor dado de inductancia $L_e = 10\text{mH}$ y con un ángulo de fase $\alpha = 2.6676^\circ$ con respecto de la red eléctrica; el sistema de microgeneración transferirá una potencia activa de 200 W hacia la red, siempre y cuando dicha potencia esté disponible en las terminales del panel fotovoltaico o la fuente de alimentación del sistema de microgeneración. Dado que el ángulo de fase es pequeño, la potencia reactiva demandada del sistema es pequeña, $Q = 4.65 \text{ VAR}$, por lo que el factor de potencia a la salida no se afecta, así como la operación del sistema.

I.4. Validación de los modelos

Con la finalidad de validar los modelos matemáticos obtenidos tanto en el marco de referencia $\alpha\beta$ como en el marco de referencia DQ y la síntesis del voltaje a partir de las funciones lógicas de conmutación, se programaron las ecuaciones (I.29) y (I.42) en MATLAB/Simulink[®], así como la técnica de modulación y la estrategia de conmutación; y se compararon con el modelo

conmutado proporcionado por PSIM[®] v9, el cual es un software orientado específicamente a electrónica de potencia y control de motores.

I.4.1. Validación de síntesis de voltaje de salida mediante funciones lógicas de conmutación

La Tabla I.4 muestra los parámetros de simulación empleados para obtener la síntesis del voltaje de salida del convertidor matricial a partir de las funciones lógicas de conmutación obtenidas de las técnica de modulación y la estrategia de control. Para poder apreciar los efectos de conmutación, f_{sw} se establece a un valor bajo.

Tabla I.4. Parámetros de simulación para la síntesis de voltaje de salida por funciones de conmutación.

Parámetro	Valor
Voltaje de entrada, V_i	48 V
Relación de transformación, N_2/N_1	4.2
Frecuencia de conmutación, f_{sw}	1 kHz
Frecuencia de salida, f_o	60 Hz
Índice de modulación, m_a	0.892

La figura I.13 muestra los resultados de simulación obtenidos mediante MATLAB/Simulink; el inciso (a) muestra la secuencia de conmutación obtenida de la técnica de modulación de múltiple portadora; los incisos (b) y (c) muestran las funciones de conmutación de los interruptores Q_1 – Q_2 y Q_5 – Q_6 respectivamente; el inciso (d) muestra el signo de la corriente en la carga, el inciso (e) muestra la función lógica resultante de la resta de la secuencia de conmutación y su complemento lógico $V_{gate} - \overline{V_{gate}}$; en el inciso (f) se muestra el voltaje de entrada al convertidor matricial y en los incisos (g) y (h) se observa el voltaje de salida del convertidor matricial monofásico obtenido mediante MATLAB/Simulink y PSIM respectivamente.

De la figura I.13 se puede observar que el voltaje de salida obtenido mediante MATLAB coincide con el obtenido mediante PSIM con unas pequeñas diferencias debidas al efecto de la interrupción de la corriente a través de la carga en el cruce por cero, las cuales si considera PSIM para su simulación. Cabe mencionar que la frecuencia de operación del sistema es de 50 kHz, sin embargo los resultados se presentan a una frecuencia de conmutación de 1 kHz, esto para observar las conmutaciones de una manera más clara.

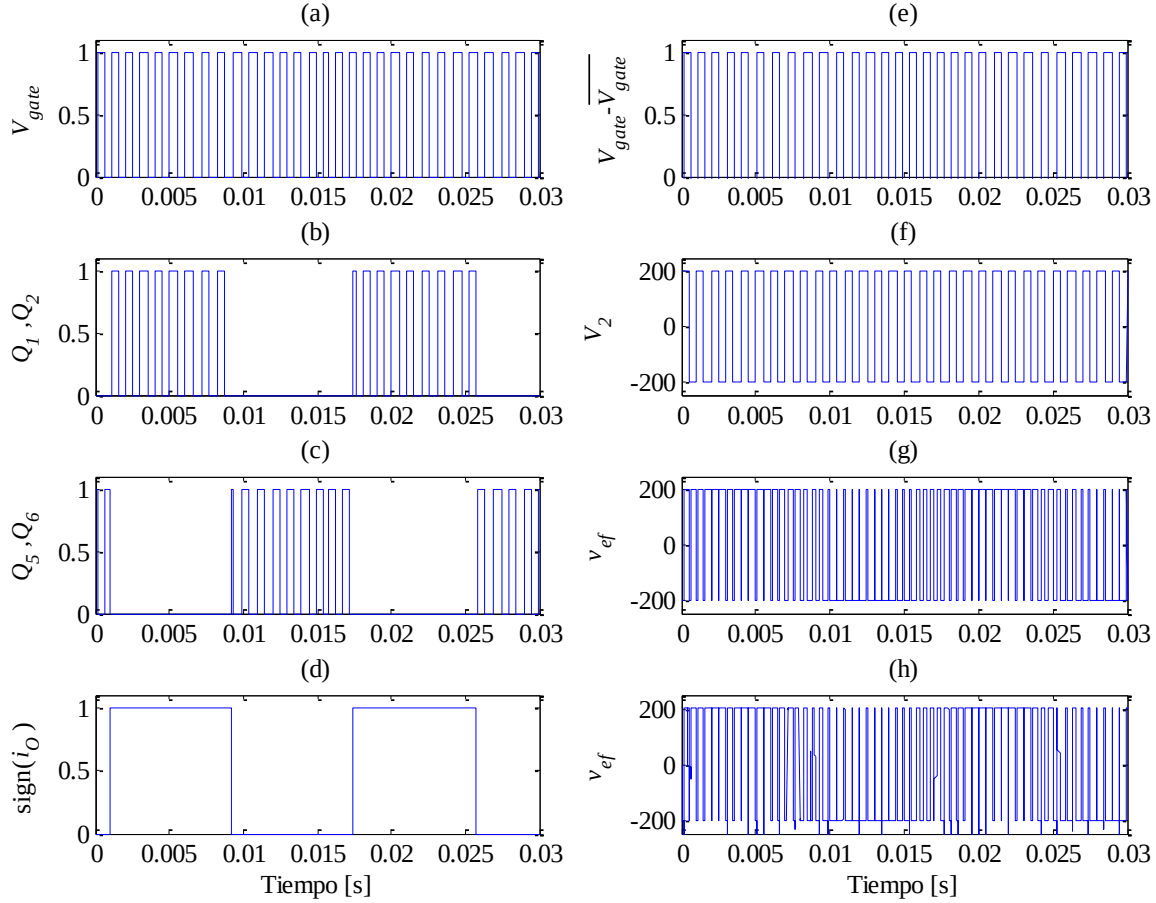


Figura I.13. (a) Secuencia de conmutación, V_{gate} , (b) Señal de compuerta para Q_1 y Q_2 , (c) Señal de compuerta para Q_5 y Q_6 , (d) Signo de la corriente en la carga, i_o , (e) Resta de la secuencia de conmutación y su complemento, (f) Voltaje en el secundario del transformador de enlace, V_2 , (g) Voltaje de salida del convertidor, v_{ef} , (MATLAB/Simulink) y (h) Voltaje de salida del convertidor, v_{ef} , (PSIM).

I.4.2. Validación de los modelos conmutado, promediado y DQ

Para la validación de los modelos promedio y DQ, se propone el esquema de simulación mostrado en la figura I.14, el cual consiste en alimentar una carga que demande 200 W del sistema de microgeneración a través de un filtro LC de segundo orden con una respuesta plana a potencia plena y una frecuencia de corte $f_c=5$ kHz. Se realiza un escalón de carga del 50 % al 100 % en el instante $t=20$ mS. Los valores de los parámetros de simulación para el esquema de la figura I.14 se muestran en la Tabla I.5.

La figura I.15 muestra los resultados de simulación de la corriente i_L para los diferentes modelos del sistema; el inciso (a) muestra el resultado del modelo conmutado en PSIM, el inciso (b) muestra el resultado obtenido empleando el modelo promediado y el inciso (c) muestra el resultado del modelo en el marco de referencia DQ, los últimos dos en MATLAB/Simulink. De la misma manera, los trazos (d), (e) y (f) muestran los resultados de simulación del voltaje

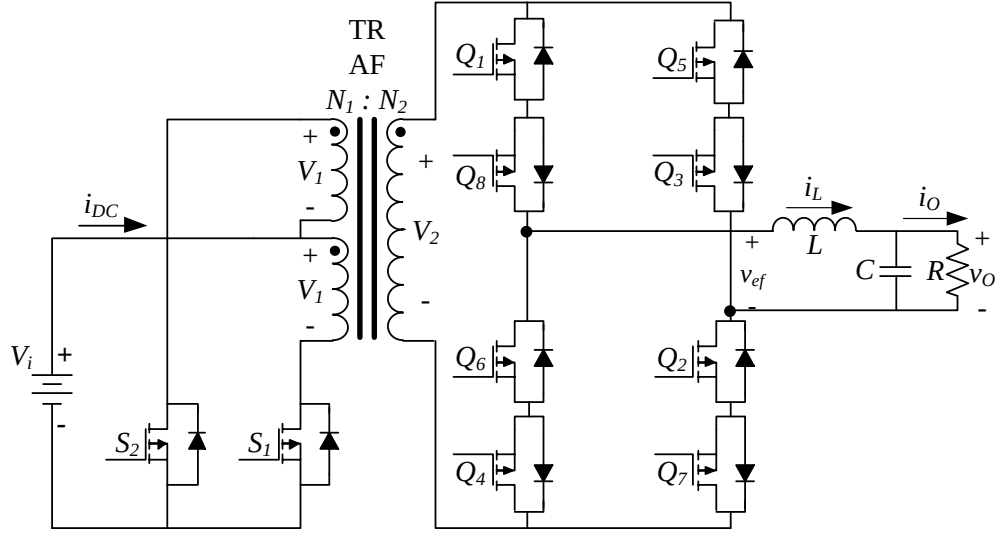


Figura I.14. Esquema de simulación para validación del modelo promediado y DQ.

Tabla I.5. Parámetros de simulación para la validación de los modelos promediado y DQ.

Parámetro	Valor
Voltaje de entrada, V_i	48 V
Relación de transformación, N_2/N_1	4.2
Frecuencia de conmutación, f_{sw}	50 kHz
Frecuencia de salida, f_o	60 Hz
Índice de modulación, m_a	0.892
Inductancia, L	3.63 mH
Capacitancia, C	279.09 nF
Resistencia de carga, R	$R = 161.29\Omega \xrightarrow{t=20mS} R = 80.645\Omega$

en el capacitor (carga) v_o .

De las figuras I.15 (a)–(f) se observa que existen diferencias entre los resultados obtenidos: los modelos promediado y DQ no presentan información de alta frecuencia, así como la distorsión en el cruce por cero propia de la transición entre grupos de interruptores en comparación con el modelo conmutado; además el modelo DQ presenta un retraso de tiempo adicional. No obstante estas pequeñas diferencias observadas, los valores obtenidos en estado estable y en los transitorios en los modelos promediado y DQ se aproximan los suficiente a los del modelo conmutado, por lo que estos modelos son adecuados para diseñar estrategias de control aplicables al sistema de microgeneración en modo de operación autónoma.

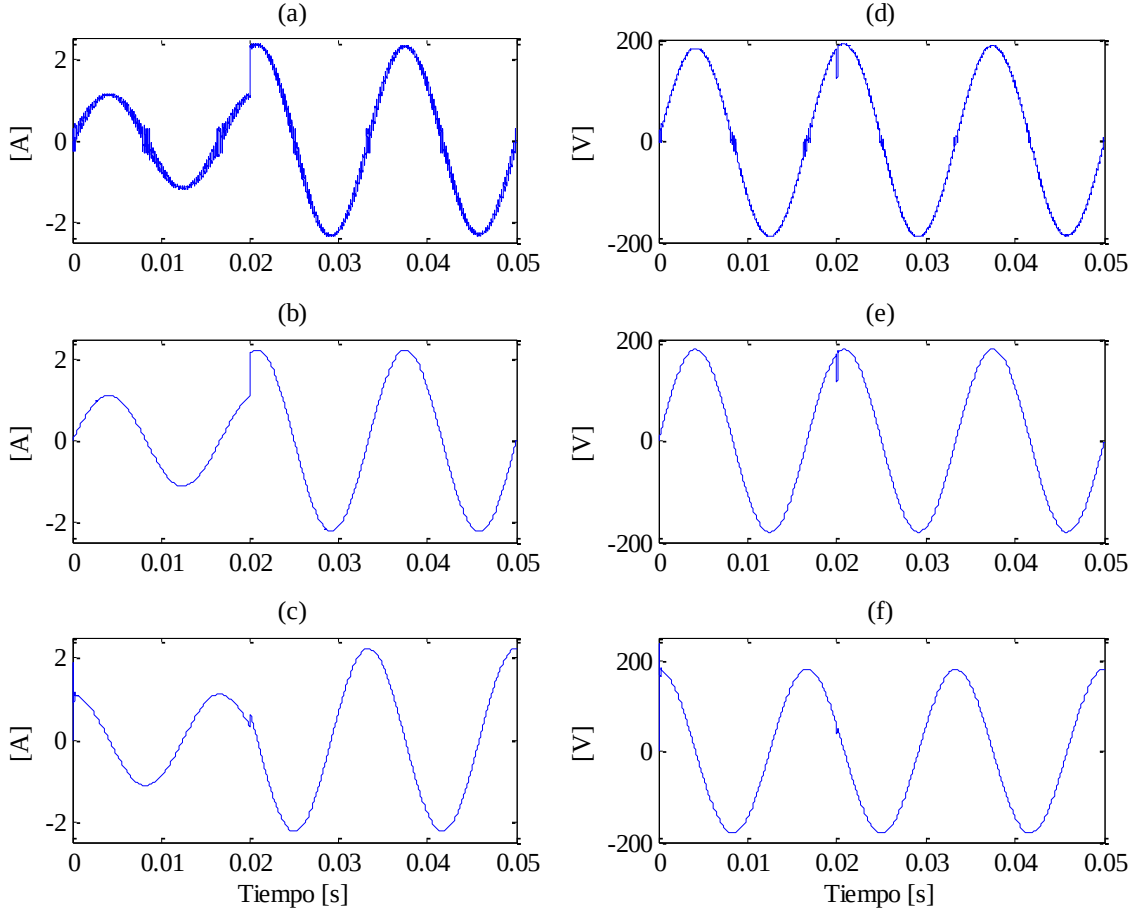


Figura I.15. Corriente i_L : (a) Modelo conmutado, (b) Modelo promediado, (c) Modelo en el marco de referencia DQ y Voltaje v_O : (d) Modelo conmutado, (e) Modelo promediado y (f) Modelo en el marco de referencia DQ.

I.4.3. Validación del modelo del sistema conectado a la red eléctrica

Para la validación del modelo del sistema conectado a la red eléctrica, se propone el esquema de simulación mostrado en la figura I.16, el cual consiste en inyectar potencia activa del sistema de microgeneración a través de una inductancia de enlace L_e de 10 mH. Se realiza un escalón de potencia 100 W a 200 W en el instante $t=100$ ms; empleando la ecuación (I.53) se obtienen los ángulos de fase α de la señal de modulación con respecto de la red eléctrica, siendo $\alpha = 1.3334^\circ$ y $\alpha = 2.6676^\circ$ para 100 y 200 W respectivamente. Los valores de los parámetros de simulación para el esquema de conexión a la red eléctrica de la figura I.16 se muestran en la Tabla I.6.

La figura I.17 muestra los resultados de simulación de MATLAB/Simulink; el trazo (a) muestra el voltaje normalizado de la red eléctrica y la señal moduladora requerida para el sistema, se muestra un acercamiento en el instante del cambio de potencia inyectada, donde se aprecia el cambio en la fase; el trazo (b) corresponde a la corriente que se “inyecta” a la red eléctrica a través de la inductancia de enlace L_e y el trazo (c) muestra la potencia instantánea y promedio

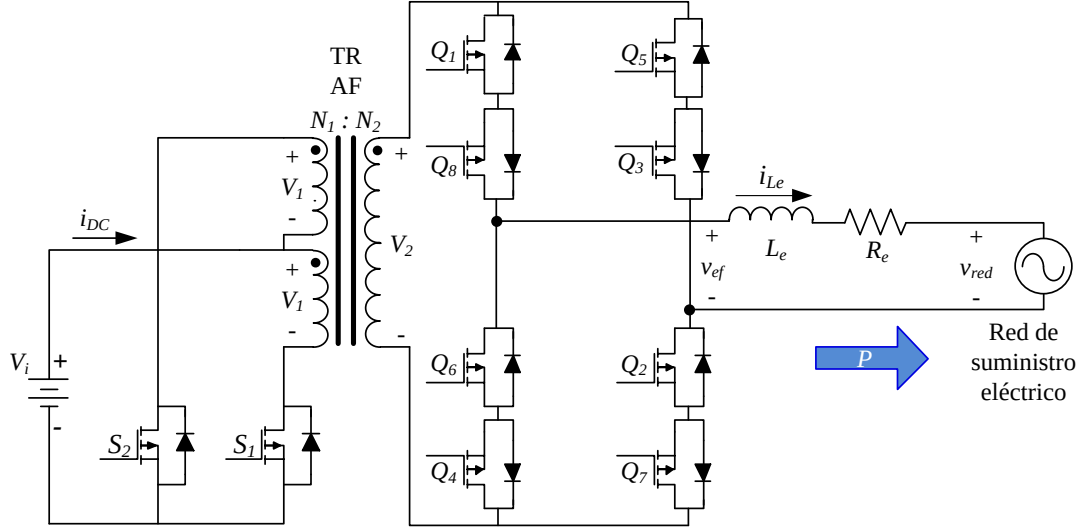


Figura I.16. Esquema de simulación para validación del modelo conectado a la red eléctrica

Tabla I.6. Parámetros de simulación para la validación del modelo del sistema conectado a la red eléctrica.

Parámetro	Valor
Voltaje de entrada, V_i	48 V
Relación de transformación, N_2/N_1	4.2
Frecuencia de conmutación, f_{sw}	50 kHz
Frecuencia de salida, f_o	60 Hz
Índice de modulación, m_a	0.892
Inductancia de enlace, L_e	10 mH
Voltaje de salida, v_{ef}	127 V_{rms}
Voltaje pico de la red, v_{red}	180 V
Ángulo de fase, α	$\alpha = 1.3334^\circ \xrightarrow{t=100mS} \alpha = 2.6667^\circ$
Potencia activa inyectada, P_O	$P_O = 100W \xrightarrow{t=100mS} P_O = 200W$

hacia la red eléctrica. Los trazos (d), (e) y (f) presentan las mismas variables obtenidas mediante el modelo conmutado de PSIM. La potencia reactiva Q , como se analizó en el apartado anterior no es cero; sin embargo, como se mencionó con anterioridad, debido al pequeño valor del ángulo de desfase esta no afecta el factor de potencia a la salida.

De la figura I.17 se puede observar que los resultados obtenidos son muy similares, tanto en estado estable como en los transitorios, salvo el efecto de las conmutaciones. Se observa que al realizar el cambio en el desfase de la señal de modulación, el nivel de corriente hacia la red y por ende de potencia aumenta; por lo tanto, se concluye que el modelo es válido para el diseño de estrategias de control en el modo de transferencia de potencia hacia la red eléctrica,

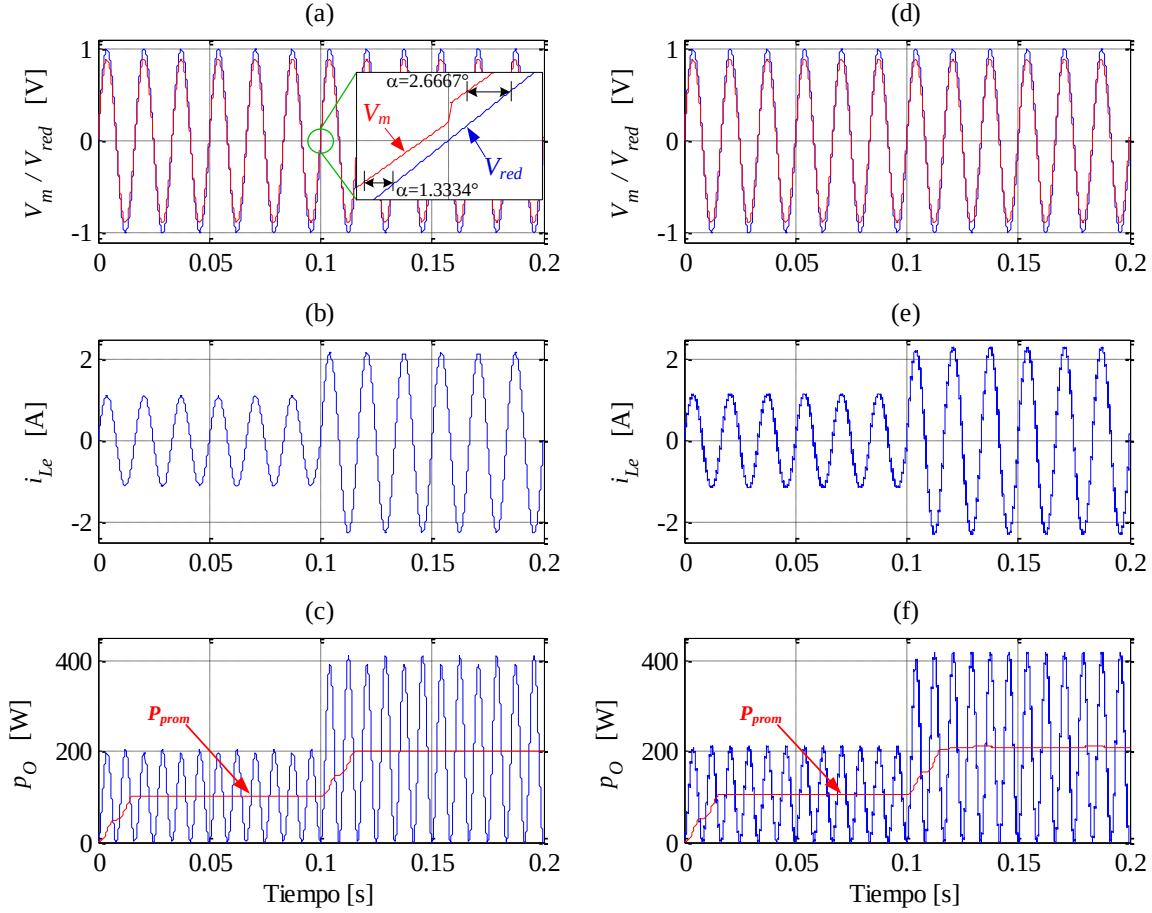


Figura I.17. Formas de onda de inyección a la red eléctrica. Con MATLAB/Simulink: (a) Voltaje normalizado de la red y voltaje de la señal moduladora, (b) Corriente en la inductancia de enlace hacia la red eléctrica y (c) Potencias instantánea y promedio hacia la red. Con PSIM: (d) Voltaje normalizado de la red y voltaje de la señal moduladora, (e) Corriente en la inductancia de enlace hacia la red eléctrica y (f) Potencias instantánea y promedio hacia la red

por lo que quedará como tarea del sistema de control proporcionar la amplitud y fase de la señal moduladora para obtener los resultados que satisfagan los objetivos de control que se puedan llegar a establecer.

Hasta este punto se han expuesto los fundamentos teóricos en los que se basa el sistema de microgeneración basado en un convertidor matricial monofásico con enlace en alta frecuencia; sin embargo, queda pendiente abordar el efecto del convertidor del puerto de rizado, como afecta el rizado inherente en un sistema monofásico que se propaga hacia la fuente de alimentación cuando esta no es ideal y sobretodo exponer una alternativa para mitigar el efecto de dicha componente de rizado. Esto se expone en el siguiente capítulo.

Capítulo II

Minimización del Capacitor de Desacoplo en el Bus de CD

Como se expuso en la introducción de este trabajo de tesis, en las aplicaciones donde los niveles de potencia están por debajo de los 10 kW típicamente se emplea la conexión de tipo monofásica. En este tipo de conexión, el flujo de potencia a través del sistema hacia la carga es variante en el tiempo y se encuentra dada por:

$$p(t) = \frac{1}{2}P_o(1 + \cos(2\omega t)), \quad (\text{II.1})$$

considerando que el factor de potencia en la carga es unitario. Lo establecido por la ecuación (II.1) es una particularidad de un sistema monofásico, ya que por ejemplo en un sistema trifásico balanceado, al generarse componentes al doble de la frecuencia de salida (120 Hz) desfasadas 120°, los armónicos generados en el bus de alimentación se cancelan, de manera similar a lo que ocurre con su componente de secuencia cero a través del neutro.

De la expresión (II.1) se observa que la potencia instantánea presenta la componente variante en el tiempo $P_O = \cos(2\omega t)$, la cual es de la misma amplitud que la potencia promedio demandada por la carga y al doble de la frecuencia de salida. En el caso de alimentar el sistema a partir de una fuente de CD (un panel fotovoltaico por ejemplo) lo anterior presenta un inconveniente, ya que debido a la impedancia de salida de dicha fuente existirá una variación en voltaje y/o corriente en terminales. Considerando que la potencia extraída de una fuente de CD, aunque limitada por su impedancia de salida, se maximiza cuando el voltaje y la corriente en terminales son totalmente constantes, la presencia de dicha variación reducirá la potencia promedio extraíble de la fuente.

En el caso de un panel fotovoltaico, las variaciones de voltaje y corriente no ocasionan daño al mismo, pero reducen de manera drástica la potencia promedio disponible, aproximadamente en una relación de 5 % de reducción de potencia promedio por cada 10 % de variación del valor nominal del voltaje de máxima potencia [15]; adicionalmente la forma de onda a la salida se ve distorsionada. Dado que se desea que la fuente de alimentación entregue sólo el término constante de la ecuación (II.1), pero se requiere adicionalmente un término variante en el tiempo hacia la carga, es necesario colocar elementos de almacenamiento de energía dentro del sistema, típicamente un capacitor, con la finalidad de que sean éstos los que suministren las variaciones requeridas; a este concepto se le conoce en la literatura como desacoplo de potencia entre entrada y salida.

En la literatura se han propuesto diversas técnicas de desacoplo [31]; una de las más empleadas es colocar un capacitor en paralelo con la fuente de alimentación, la cual se analiza a continuación.

II.1. Dimensionamiento del capacitor de desacoplo en paralelo con la fuente alimentación de CD

La figura II.1 muestra el diagrama a bloques del sistema de microgeneración fotovoltaico con cicloconvertidor matricial monofásico a la salida, donde un capacitor de desacoplo C_{PV} ha sido colocado en paralelo con la fuente de alimentación de entrada (panel PV) para desacoplar las variaciones de potencia debido a la naturaleza monofásica del sistema. En el diagrama se puede apreciar el flujo de potencia dentro del sistema.

El capacitor C_{PV} de la figura II.1 se dimensiona en función de la magnitud del rizo permitido y

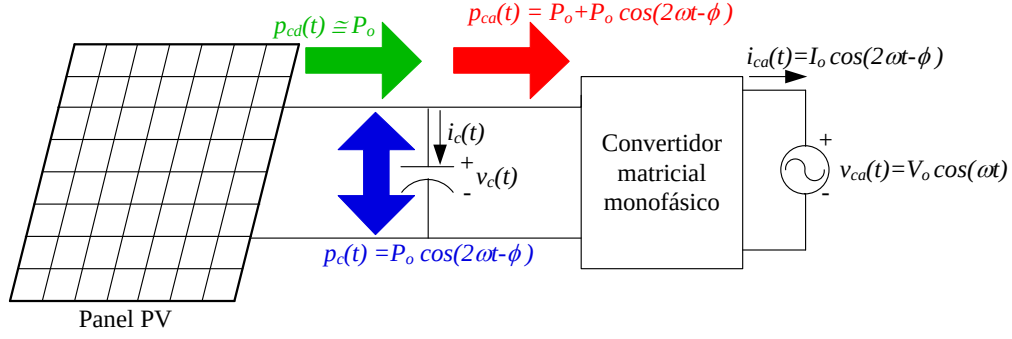


Figura II.1. Flujos de potencia en el sistema de microgeneración.

de la potencia que maneja. Sean el voltaje y la corriente en el capacitor dadas por:

$$v_C(t) = V_{CD} + \tilde{v}_c(t) \quad (\text{II.2})$$

$$i_C(t) = I_{CD} + \tilde{i}_c(t) \quad (\text{II.3})$$

donde:

V_{CD} = Voltaje promedio en el capacitor

I_{CD} = Corriente promedio en el capacitor

$\tilde{v}_c$ = Componente variante en el tiempo del voltaje en el capacitor

$\tilde{i}_c$ = Componente variante en el tiempo de la corriente en el capacitor

La potencia instantánea que maneja el capacitor está dada como:

$$\begin{aligned} p_C(t) &= v_C(t)i_C(t) \\ &= V_{CD}I_{CD} + V_{CD}\tilde{i}(t) + I_{CD}\tilde{v}(t) + \tilde{v}(t)\tilde{i}(t) \end{aligned} \quad (\text{II.4})$$

Considerando que la corriente promedio en el capacitor, I_{CD} , debe ser cero para que el capacitor no se cargue indefinidamente o se descargue en su totalidad, y que la magnitud del producto de las componentes variantes en el tiempo es despreciable; la componente variante en el tiempo de la corriente en el capacitor se puede aproximar a:

$$\tilde{i}(t) = \frac{p_C(t)}{V_{CD}} \quad (\text{II.5})$$

Tomando en cuenta que el capacitor maneja la componente variante en el tiempo de la potencia

II. Minimización del Capacitor de Desacoplo en el Bus de CD

demandada por la carga, es decir:

$$p_C(t) = P_O \cos(2\omega t) \quad (\text{II.6})$$

Sustituyendo la ecuación (II.6) en la (II.5) se tiene que:

$$\tilde{i}_C(t) = \frac{P_O \cos(2\omega t)}{V_{CD}} \quad (\text{II.7})$$

con:

$$i_C(t) = C_{PV} \frac{d\tilde{v}_C}{dt} \quad (\text{II.8})$$

Por lo que la componente variante en tiempo del voltaje en el capacitor está dada de la forma:

$$\tilde{v}_C = V_r \sin(2\omega t) \quad (\text{II.9})$$

donde V_r es la amplitud pico del rizo de voltaje, V_{rizo} .

Resolviendo la ecuación (II.8) se tiene:

$$\tilde{i}_C(t) = 2\omega V_{rizo} C_{PV} \cos(2\omega t) \quad (\text{II.10})$$

Igualando las ecuaciones (II.7) y (II.10):

$$\frac{P_O \cos(2\omega t)}{V_{CD}} = 2\omega V_{rizo} C_{PV} \cos(2\omega t) \quad (\text{II.11})$$

y considerando que $V_{rizo} = \Delta V_{CD}/2$, se obtiene el valor del capacitor de desacoplo del bus de CD como:

$$C_{PV} = \frac{P_O}{2\pi f \Delta V_{CD} V_{CD}} \quad (\text{II.12})$$

donde:

P_O = Potencia promedio en la carga

f = Frecuencia fundamental de salida

V_{CD} = Voltaje promedio en el bus de alimentación de CD

ΔV_{CD} = Voltaje de rizo pico-pico con respecto de V_{CD}

De la ecuación (II.12) se puede observar que el valor del capacitor de desacoplo está en función del máximo rizo de voltaje permitido y del valor del bus de CD con el que se alimenta el

sistema, considerando que la potencia promedio máxima está definida por la carga, así como su frecuencia de alimentación. Para un sistema de microgeneración apegado al concepto de un microinversor el voltaje de entrada es el proporcionado por un solo panel fotovoltaico. Cabe aclarar que lo anterior es válido si se considera que el panel fotovoltaico cuenta con una impedancia de salida, de tal manera que el rizo es impuesto por el capacitor de desacoplo. El modelo equivalente considerando la impedancia de salida del panel se muestra en la figura 2 de la introducción de este trabajo, despreciando la resistencia parásita en paralelo y donde la resistencia serie parásita es la que da el comportamiento predominante de la curva I–V del panel solar. En caso de considerarse la resistencia paralelo de salida, la curva característica I–V del panel presenta leves cambios en la pendiente de bajada de la corriente de salida de la celda fotovoltaica, dado que el voltaje de la celda está determinado por el diodo del modelo.

Ejemplo numérico

Considérese los parámetros del sistema de microgeneración mostrados en la Tabla II.1 para calcular el valor del capacitor de desacoplo en el bus de alimentación.

Tabla II.1. Parámetros para el cálculo del capacitor de desacoplo en el bus de CD.

Parámetro	Valor
Potencia promedio de salida, P_O	200 W
Frecuencia de salida, f	60 Hz
Voltaje promedio de alimentación, V_{CD}	48 V
Rizo de voltaje, ΔV_{CD}	2 % = 0.96 V

De la ecuación II.12, sustituyendo los valores de la Tabla II.1 se tiene:

$$C_{PV} = \frac{P_O}{2\pi f \Delta V_{CD} V_{CD}} = \frac{200W}{2\pi(60)(0.02)(48^2)} = 11512.9\mu F \quad (\text{II.13})$$

Lo que arroja un valor bastante elevado, siendo necesario el uso de capacitores electrolíticos para implementar dicho capacitor en el sistema. Este tipo de capacitores suelen ser los elementos más débiles en la cadena de confiabilidad de los componentes eléctricos que integran el sistema, limitando su rango de vida útil [32], [15] y [33].

La Tabla II.2 muestra valores de capacitancia para diferentes voltajes promedio de bus de CD de alimentación correspondientes a valores típicos en sistemas de energías renovables como paneles solares o celdas de combustible; todos los resultados consideran un rizo de voltaje permitido máximo de 2 %, por lo que para que el valor del capacitor tendrá que ser mayor o igual que el

II. Minimización del Capacitor de Desacoplo en el Bus de CD

valor mostrado para obtener un porcentaje de rizo menor o igual a 2 % del valor promedio. La potencia promedio considerada del sistema es de 200 W a una frecuencia de salida de 60 Hz; los valores de C_{PV} están aproximados al valor entero superior más cercano.

Tabla II.2. Valores del capacitor de desacoplo para diferentes valores de V_{CD} , con $P_O=200$ W y $\Delta V_{CD}=2\%$.

Valor promedio de V_{CD}	Capacitancia, C_{PV}
12 V	184207 μ F
24 V	46052 μ F
36 V	20468 μ F
48 V	11513 μ F
60 V	7369 μ F
100 V	2653 μ F

Se observa de la Tabla II.2 que para valores de voltaje de entrada menores (típicos en fuentes de energía renovable) con el mismo porcentaje de rizo permitido (2 %), los valores de capacitancia requerida se incrementan a valores muy altos, lo que se traduce en sistemas muy voluminosos. Este tipo de solución pasiva, aunque sencilla presenta los inconvenientes como los ya mencionados. Es por esto que diversas alternativas han sido propuestas en la literatura para reducir el valor de capacitancia a utilizar manteniendo un rizo de voltaje en terminales de la fuente de alimentación en valores bajos.

II.2. Minimización del capacitor de desacoplo mediante puerto de rizado

La figura II.2 muestra el diagrama esquemático de la topología propuesta en este trabajo, operando cuando el voltaje inducido en el devanado secundario y por ende en el terciario es positivo. De manera análoga se puede obtener el diagrama cuando el voltaje inducido es negativo.

Las señales de conmutación de los interruptores del convertidor del puerto de rizado están sincronizados con los interruptores del convertidor Push-Pull de entrada y tienen la misma duración en tiempo, por lo que puede considerarse que el convertidor del tercer puerto no tiene dinámica con respecto a los otros dos puertos. El diagrama esquemático de la figura II.3 ejemplifica dicha condición operativa. El efecto de la inductancia L_{aux} se desprecia debido a que se considera de un valor pequeño, sólo para reducir el rizo de la corriente que fluye hacia el capacitor C_{aux} .

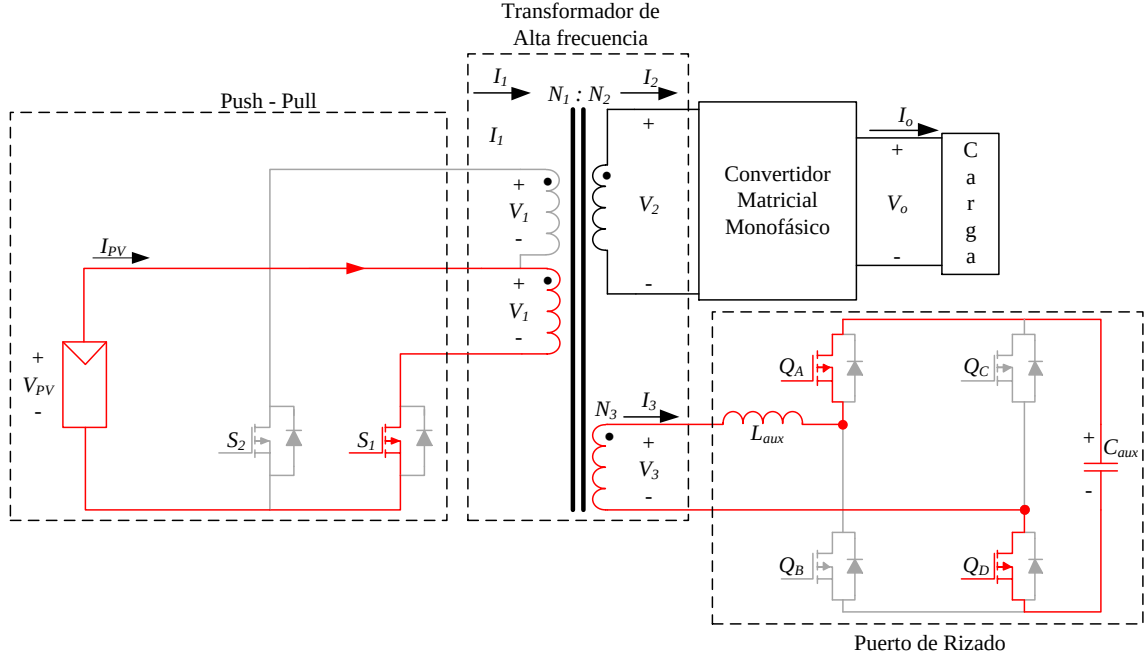


Figura II.2. Modo de operación del puerto de rizado con voltajes inducidos positivos.

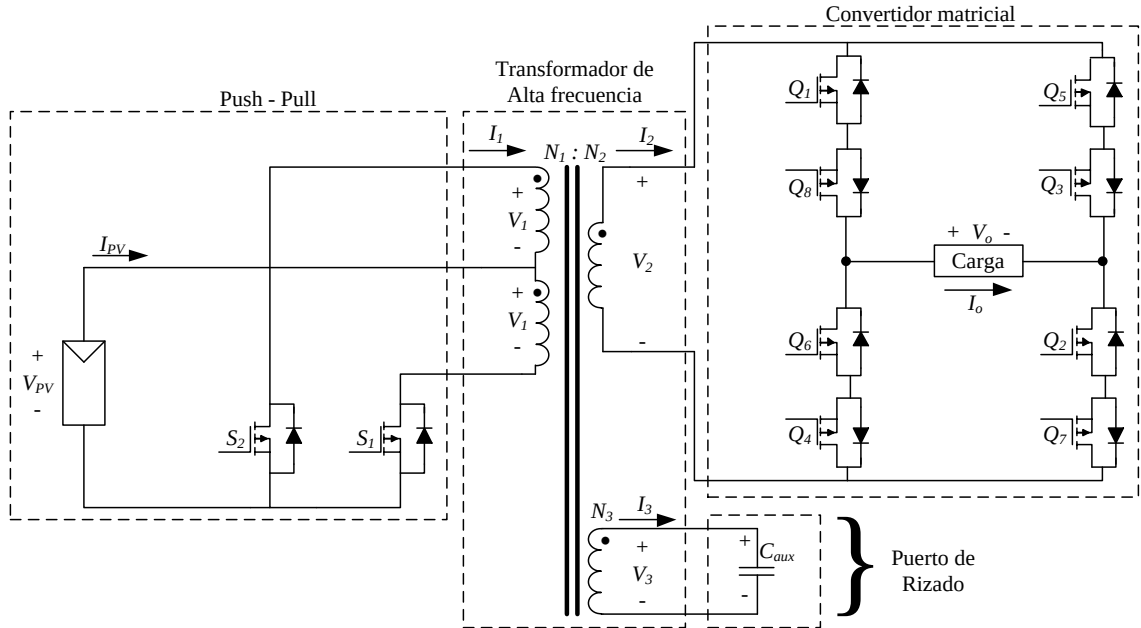


Figura II.3. Equivalencia del convertidor del puerto de rizado.

El efecto del capacitor en el puerto terciario visto desde el primario del transformador puede analizarse mediante el efecto de reflexión de impedancias en un transformador, como se explica a continuación.

Considérese el transformador ideal mostrado en la figura II.4, el cual representa el enlace entre el devanado primario y el devanado del convertidor de rizado. La interacción con el convertidor

II. Minimización del Capacitor de Desacoplo en el Bus de CD

matricial de salida no se considera.

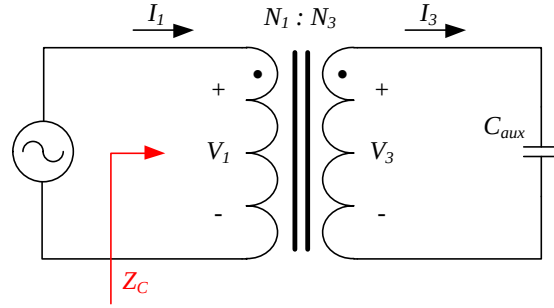


Figura II.4. Transformador ideal.

Con la convención de puntos y sentidos de flujo de corrientes mostradas, las relaciones de transformación de voltaje y corriente del transformador están dadas por:

$$\frac{V_3}{V_1} = \frac{N_3}{N_1} = n_r \quad (\text{II.14})$$

$$\frac{I_3}{I_1} = \frac{N_1}{N_3} = \frac{1}{n_r} \quad (\text{II.15})$$

La impedancia capacitiva de entrada vista desde el devanado primario del transformador, Z_C , está dada como:

$$\frac{1}{j\omega C} = \frac{V_1}{I_1} \quad (\text{II.16})$$

Despejando V_3 e I_1 de las ecuaciones (II.14) y (II.15) respectivamente y sustituyéndolas en la ecuación (II.16), teniendo en cuenta que $I_3 = V_3/Z_{C_{aux}} = j\omega C_{aux}V_3$, la impedancia de entrada es:

$$\frac{1}{j\omega C} = \frac{1}{j\omega C_{aux}n_r^2} \quad (\text{II.17})$$

Considerando el resultado de la ecuación (II.17) y que la impedancia de carga es puramente capacitiva, el efecto del capacitor en el puerto de rizado para el sistema de microgeneración fotovoltaico visto desde el devanado primario se muestra en la figura II.5.

Donde $n_r = N_3/N_1$ es la relación de transformación entre devanado primario y terciario, lo que remite a una estructura como la presentada en la sección anterior con el capacitor de desacoplo en paralelo con la fuente de alimentación de entrada.

Retomando la metodología presentada en la sección anterior para el dimensionamiento del

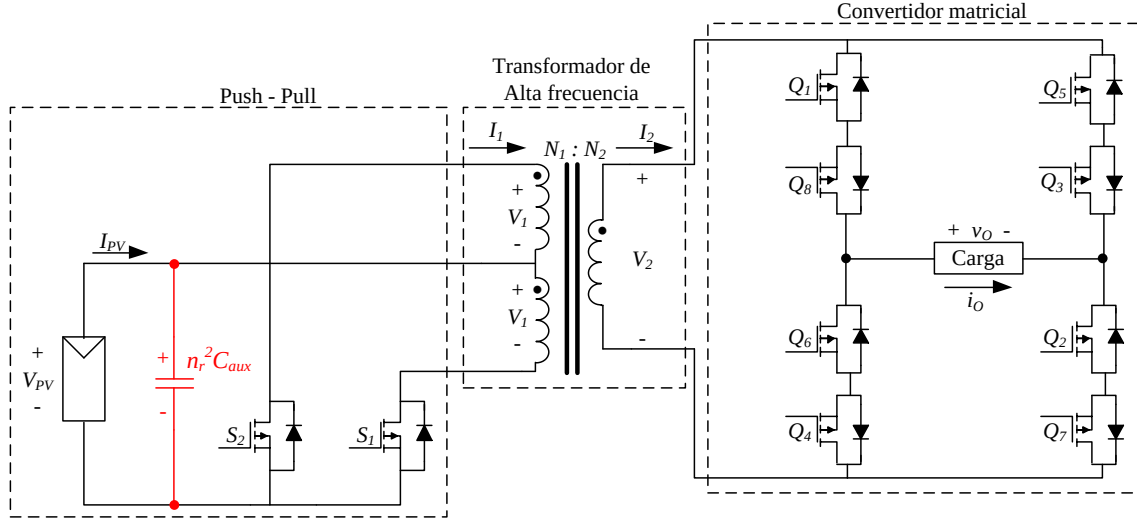


Figura II.5. Equivalencia del capacitor del puerto de rizado reflejado al primario del sistema.

capacitor en paralelo se llega a una expresión similar a la ecuación (II.12) dada por:

$$C_{aux} = \frac{P_O}{2\pi f \Delta V_{CD} V_{CD} n_r^2} \quad (II.18)$$

donde:

- P_O = Potencia promedio en la carga
- f = Frecuencia fundamental de salida
- V_{CD} = Voltaje promedio en el bus de CD
- ΔV_{CD} = Voltaje de rizo pico-pico con respecto de V_{CD}
- n_r = Relación de vueltas N_3/N_1 entre el devanado de entrada y el puerto de rizado

De la ecuación (II.18) se puede observar que el capacitor de desacoplo de potencia del sistema tiene una ganancia cuadrática inversa dada por la relación de transformación del devanado del puerto de rizado. Para realizar una comparativa con la alternativa mostrada en la sección anterior se presenta un ejemplo numérico.

Ejemplo numérico

Considérese ahora los parámetros del sistema de microgeneración mostrados en la Tabla II.3 para calcular el valor del capacitor de desacoplo C_{aux} .

II. Minimización del Capacitor de Desacoplo en el Bus de CD

Tabla II.3. Parámetros para el cálculo del capacitor de desacoplo mediante puerto de rizado.

Parámetro	Valor
Potencia promedio de salida, P_O	200 W
Frecuencia de salida, f	60 Hz
Voltaje promedio de alimentación, V_{CD}	48 V
Rizo de voltaje, ΔV_{CD}	2 % = 0.96 V
Relación de transformación, n_r	12

De la ecuación (II.18), sustituyendo los valores de la Tabla II.1 se tiene:

$$C_{aux} = \frac{P_O}{2\pi f \Delta V_{CD} V_{CD} n_r^2} = \frac{200W}{2\pi(60)(0.02)(48^2)(12^2)} = 79.95\mu F \quad (II.19)$$

Lo cual arroja un valor mucho menor que el obtenido con la aproximación expuesta en la sección anterior, el cual es posible llevar a una implementación mediante el uso de capacitores de película plástica (*“Plastic Film”*) aumentando la confiabilidad del capacitor (el elemento más falible) y por ende aumentando la vida útil del sistema.

La Tabla II.4 muestra valores de capacitancia del capacitor de desacoplo con la alternativa expuesta para diferentes voltajes promedio de bus de CD de alimentación. La potencia promedio considerada del sistema es de 200 W a una frecuencia de salida de 60 Hz, con un rizo de voltaje permitido máximo de 2 %. Los valores de C_{aux} están aproximados al valor entero superior más cercano para dos valores de relación de vueltas n_r .

Tabla II.4. Valores del capacitor de desacoplo por puerto de rizado para diferentes valores de V_{CD} , con $P_O=200$ W y $\Delta V_{CD}=2\%$ con $n_r = 8$ y $n_r = 12$.

Valor promedio	$n_r = 8$	$n_r = 12$
de V_{CD}	Capacitancia, C_{PV}	Capacitancia, C_{PV}
12 V	2878 μF	1280 μF
24 V	720 μF	320 μF
36 V	320 μF	142 μF
48 V	180 μF	80 μF
60 V	115 μF	52 μF
100 V	42 μF	19 μF

De la alternativa propuesta existen aspectos interesantes de mencionar; teóricamente la ecuación (II.18) plantea que con una relación de vueltas muy grande entre el devanado del convertidor de rizado y el devanado de entrada, el capacitor de desacoplo C_{aux} tiende a ser muy pequeño; sin

embargo, prácticamente la relación de transformación estará limitada por el esfuerzo en voltaje máximo que pueden soportar los interruptores del convertidor del puerto de rizado, por lo que deberá de analizarse cada caso para el voltaje de entrada previsto.

Un aspecto importante de la alternativa para la minimización del capacitor de desacoplo propuesta es que el efecto del convertidor se refleja como un capacitor en paralelo con la fuente de alimentación, similar a lo mostrado en la sección anterior; sin embargo, la energía correspondiente a la parte variante en el tiempo de la potencia en el sistema con una frecuencia del doble de la frecuencia de salida del sistema se maneja entre el convertidor del puerto de rizado y la salida del sistema, por lo que los esfuerzos en corriente aplicados a los interruptores del convertidor de entrada se reducen; en consecuencia, si el sistema trabaja en su punto de máxima potencia, la corriente pico máxima en los interruptores es la corriente de máxima potencia más el rizo máximo permitido.

Otro aspecto importante es que la topología del convertidor del puerto de rizado puede modificarse; además es posible aplicar otras técnicas de minimización de rizo más sofisticadas como la mencionada en [15] y descrita a detalle en [34]. Otra función que puede ampliársele al convertidor del puerto de rizado es la capacidad de almacenamiento de energía, la cual puede ser suministrada posteriormente en forma de potencia reactiva o también para la absorción de la misma. Lo anterior puede ser de particular utilidad en un sistema de cogeneración fotovoltaico dado que un sistema fotovoltaico sólo suministra energía mientras recibe irradiación solar.

Hasta este punto se han expuesto las consideraciones teóricas y sus fundamentos para el desarrollo de este trabajo. La validación de esta información se presenta en el siguiente capítulo.

Capítulo III

Resultados de simulación y experimentales

En el presente capítulo se exponen los resultados obtenidos en la realización de este trabajo de investigación; primeramente se exponen los resultados de simulación obtenidos para el sistema sin el convertidor de puerto de rizado; posteriormente se incluye el puerto de rizado y se muestran resultados. Se presentan algunos resultados experimentales y finalmente se discuten los resultados obtenidos en simulación y de manera experimental en lazo abierto.

III.1. Resultados de simulación del sistema sin puerto de rizado

Para desacoplar el sistema y minimizar el rizado en terminales de la fuente de alimentación se emplea la técnica de desacoplo mediante un capacitor en paralelo con la fuente de alimentación mostrada en el Capítulo II. El valor del capacitor C_{PV} empleado es de $11513 \mu\text{F}$ de acuerdo a la ecuación (II.11) considerando que $P_O = 200 \text{ W}$, $V_{CD} = 48 \text{ V}$, $f = 60 \text{ Hz}$ y $\Delta V_{CD} = 2\%$. Todos los resultados de simulación se obtuvieron del paquete PSIM[®]v9.

III.1.1. Resultados con carga puramente resistiva

La figura III.1 muestra el diagrama a bloques simplificado del sistema alimentando una carga puramente resistiva. Los parámetros de simulación para esta prueba se resumen en la Tabla III.1, mientras que la Tabla III.2 muestra los parámetros del modelo del panel fotovoltaico empleado en todas las simulaciones de este capítulo; se asume que el panel fotovoltaico cuenta con la irradiación suficiente para proporcionar su máxima potencia en todo momento.

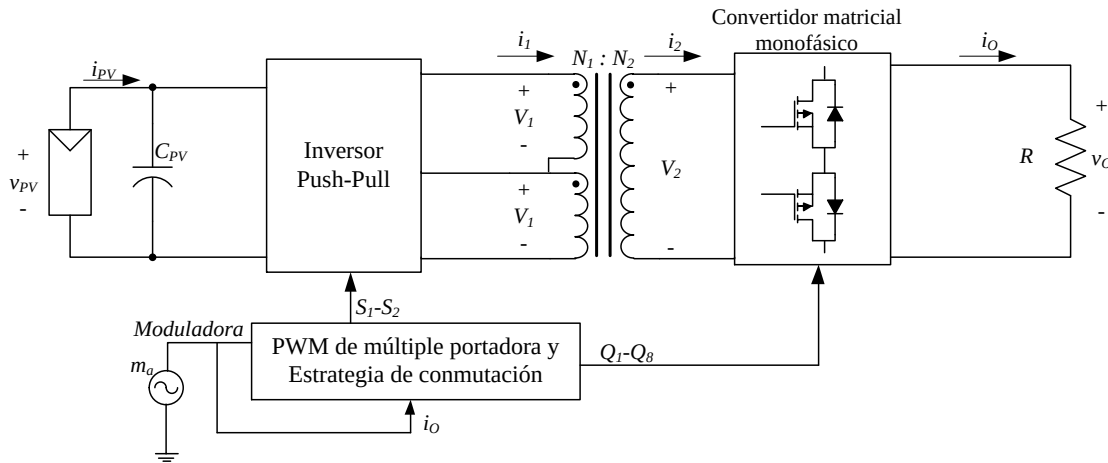


Figura III.1. Diagrama del sistema para simulación con carga puramente resistiva.

Tabla III.1. Parámetros de simulación del sistema sin puerto de rizado y carga puramente resistiva.

Parámetro	Valor
Potencia promedio de salida, P_O	200 W
Frecuencia de salida, f	60 Hz
Voltaje promedio de alimentación, V_{CD}	48 V
Rizo de voltaje, ΔV_{CD}	2 %
Relación de transformación, N_2/N_1	4.2
Índice de modulación, m_a	0.892
Voltaje pico de salida, v_O	201.6 V
Carga resistiva, R	160 Ω
Frecuencia de conmutación, f_{sw}	1 kHz

Con la finalidad de observar el efecto de las conmutaciones del voltaje de salida cuando se alimenta una carga puramente resistiva, la figura III.2 muestra la forma de onda de voltaje en terminales de una carga que demanda 200 W empleando una frecuencia de conmutación en el secundario del transformador e interruptores del convertidor matricial $f_{sw} = 1$ kHz; no obstante, para el resto de los resultados mostrados en este capítulo la frecuencia de conmutación empleada es la establecida para el diseño del sistema al inicio de este trabajo, es decir $f_{sw} = 50$ kHz.

Tabla III.2. Parámetros de simulación del modelo del panel fotovoltaico empleado.

Parámetro	Valor
Punto de máxima potencia, P_{MPP}	200 W
Voltaje de circuito abierto, V_{oc}	60.96 V
Corriente de corto circuito, I_{sc}	4.37 A
Voltaje de máxima potencia, V_{MPP}	48 V
Corriente de máxima potencia, I_{MPP}	4.2 A

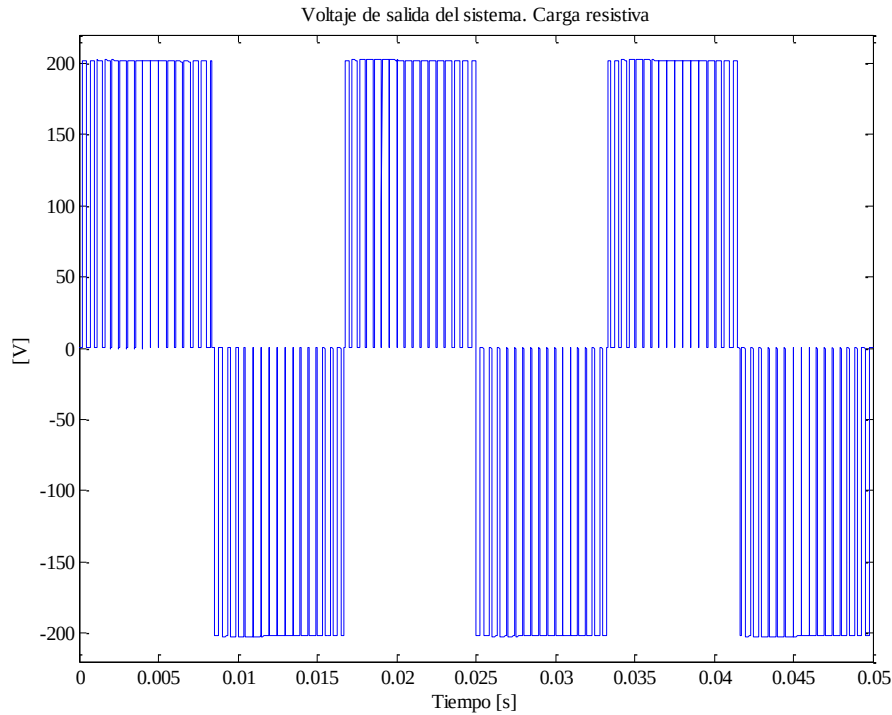


Figura III.2. Voltaje de salida, v_O , con carga puramente resistiva.

Del trazo mostrado en la figura III.2 se puede observar que la forma de onda corresponde a una señal de tres niveles, similar al obtenido en una modulación senoidal PWM unipolar. Este comportamiento es un caso particular del sistema de microgeneración cuando se alimenta una carga resistiva y el signo de la corriente se proporciona mediante la misma señal moduladora. La razón de este comportamiento se discute más adelante en este capítulo.

III.1.2. Resultados con filtro LC de salida

La figura III.3 muestra el diagrama simplificado del sistema alimentando una carga resistiva a través de un filtro LC de segundo orden con respuesta plana a potencia plena, la frecuencia de corte del filtro es $f_c = 5$ kHz y la carga demanda 200 W. Las variables del sistema mostradas en los resultados se resaltan en color azul. Los parámetros de simulación de la figura III.3 se resumen en la Tabla III.3.

III. Resultados de simulación y experimentales

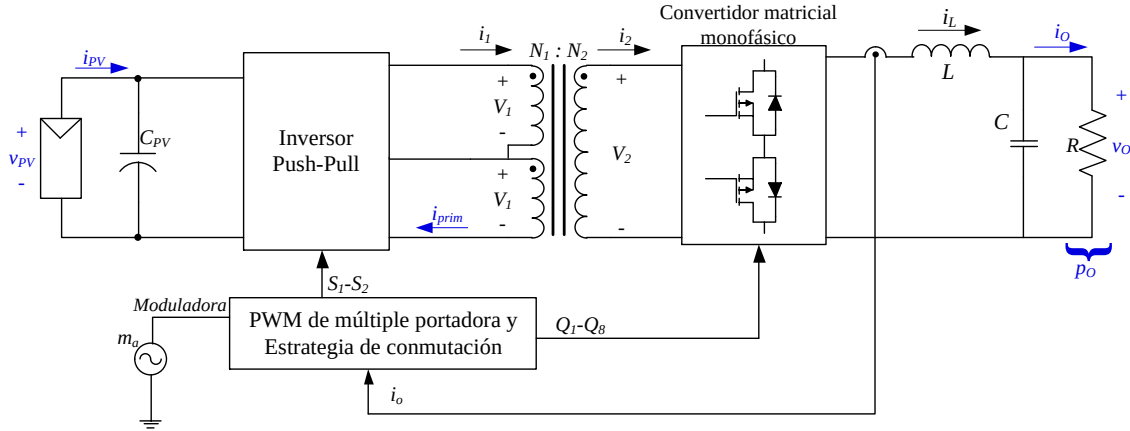


Figura III.3. Diagrama del sistema para simulación con carga resistiva y filtro LC.

Tabla III.3. Parámetros de simulación del sistema sin puerto de rizado y carga resistiva con filtro LC.

Parámetro	Valor
Potencia promedio de salida, P_O	200 W
Frecuencia de salida, f	60 Hz
Voltaje promedio de alimentación, V_{CD}	48 V
Capacitor de desacoplo, C_{PV}	11513 μ F
Rizo de voltaje, ΔV_{CD}	2 %
Relación de transformación, N_2/N_1	4.2
Índice de modulación, m_a	0.892
Voltaje de salida, v_O	127 V_{rms}
Frecuencia de conmutación, f_{sw}	50 kHz
Inductancia, L	3.63 mH
Capacitancia, C	279.098 nF
Carga resistiva, R	80.645 Ω

La figura III.4 muestra los resultados de simulación para el sistema alimentando la carga resistiva a través del filtro LC de segundo orden. Las figuras III.4 (a), (b) y (c) muestran las variables de entrada del sistema; el trazo (a) muestra el voltaje en terminales del panel fotovoltaico, el trazo (b) corresponde a la corriente de salida del panel fotovoltaico y (c) representa la corriente por un devanado primario del transformador. Los incisos (d), (e) y (f) corresponden a variables de salida del sistema, siendo (d) la corriente en la carga, (e) el voltaje en la carga y (f) las potencias instantánea y promedio a través de la misma. El valor de la distorsión armónica total (THD) mostrado en el trazo de voltaje de salida (e), y en el resto de los resultados de simulación presentado, se obtiene empleando el algoritmo del paquete de simulación PSIM.

De la figura III.4 se observa que tanto el voltaje como la corriente en terminales del panel

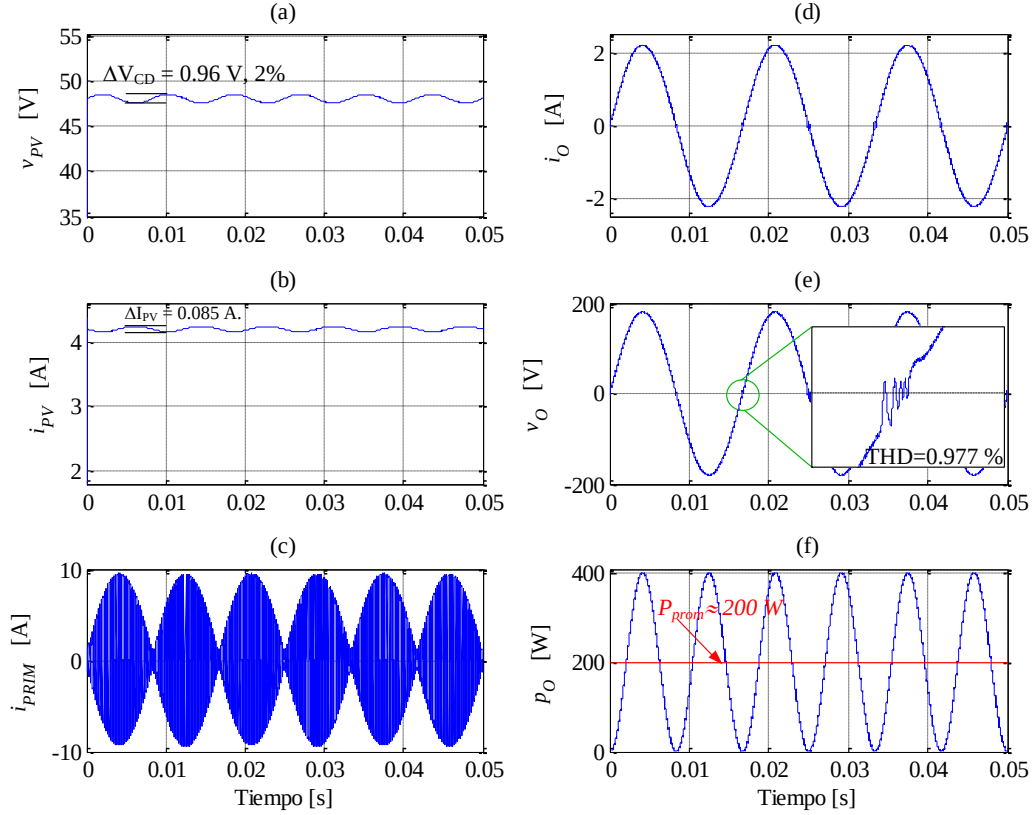


Figura III.4. Formas de onda para carga con filtro LC y $C_{PV} = 11513 \mu F$. (a) Voltaje en terminales del panel fotovoltaico, (b) Corriente de salida del panel, (c) Corriente por un devanado primario del transformador, (d) Corriente en la carga, (e) Voltaje en la carga y (f) Potencias instantánea y promedio en la carga.

fotovoltaico presentan un rizo del 2 % de acuerdo al capacitor dimensionado para este valor, al doble de la frecuencia de salida en la carga. Debido a que el rizo es pequeño el valor promedio de la potencia en la carga tiende a los 200 W demandados por la misma, y corresponde al punto de máxima potencia del panel fotovoltaico empleado. De igual forma que lo reportado en el Capítulo I, el voltaje y la corriente en la carga presentan leves distorsiones en el cruce por cero debido al cambio de banco en el convertidor matricial de salida.

Si se reduce el capacitor de desacoplo, por ejemplo 20 veces ($C_{PV} = 575 \mu F$) el rizo máximo esperado es de aproximadamente el 40 % del valor nominal de V_{CD} ; los efectos de esta reducción en el valor del capacitor de desacoplo se muestran en la figura III.5. Las figuras mostradas en los incisos (a)–(f) son las mismas que las mostradas en la figura III.4.

En la figura III.5 se puede observar que el rizo en terminales del panel fotovoltaico es de 16.4 V, lo que corresponde a un rizo pico-pico de 34 %. Con un rizo de tal magnitud se tiene una reducción del 15 % de la potencia promedio disponible, llegando sólo a 170 W en la carga. Otro aspecto importante que se observa es que debido a que la componente de energía al doble de

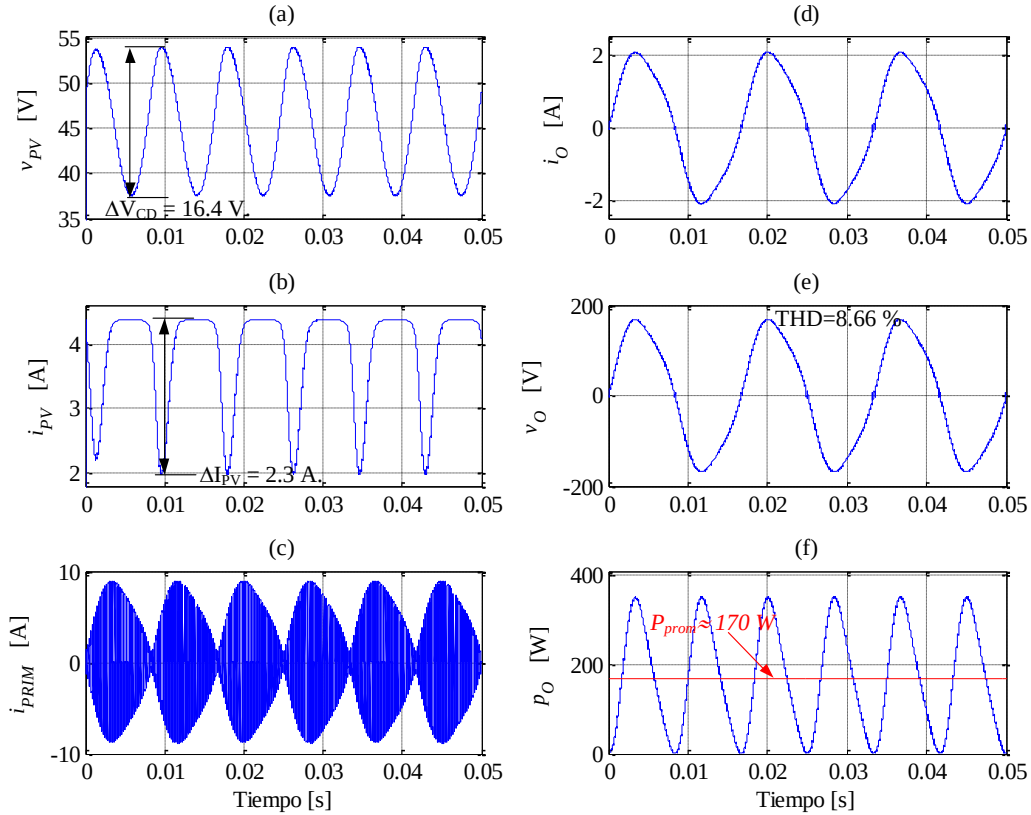


Figura III.5. Formas de onda para carga con filtro LC y $C_{PV} = 575\mu F$. (a) Voltaje en terminales del panel fotovoltaico, (b) Corriente de salida del panel, (c) Corriente por un devanado primario del transformador, (d) Corriente en la carga, (e) Voltaje en la carga y (f) Potencias instantánea y promedio en la carga.

la frecuencia de salida que circula hacia la salida es mayor, las formas de onda de voltaje y de corriente se ven distorsionadas, presentando una mayor distorsión armónica y disminuyendo la calidad en la forma de onda de la energía suministrada.

III.1.3. Inyección de potencia a la red eléctrica

El diagrama de la figura III.6 muestra el esquema de simulación empleado para inyectar potencia a la red eléctrica.

Retomando lo expuesto en el Capítulo I, el desfaseamiento de la señal moduladora con respecto de la red eléctrica debe calcularse en función de la amplitud de salida del convertidor, la amplitud de la red y el inductor de enlace; considérese las siguientes condiciones: tanto la red eléctrica como la salida del convertidor tienen una amplitud pico de 180 V ($127 V_{rms}$), el inductor de enlace es de 10 mH y se desean inyectar 200 W de potencia activa. Con la ecuación (I.49) se obtiene la de fase de la señal moduladora, α y por ende de salida del convertidor es de 2.667° con respecto de la red eléctrica.

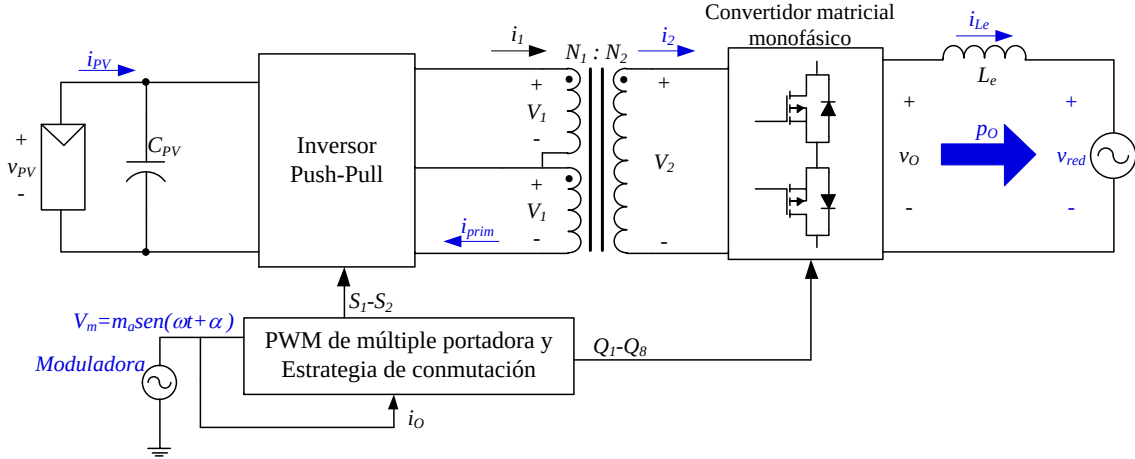


Figura III.6. Diagrama del sistema para simulación de inyección de potencia a la red eléctrica.

Cabe mencionar que con el ángulo de fase obtenido la potencia reactiva del sistema hacia la red no es cero, tiene un valor de 4.65 VAR. Si se desea obtener una potencia reactiva cero, se deberá de resolver la amplitud y fase de las ecuaciones (I.51) y (I.52) para tal condición. Para los resultados mostrados en este capítulo no se considera la condición de $Q = 0$ ya que al ser una cantidad muy pequeña en relación a la potencia activa, el factor de potencia a la salida no se ve afectado, ni tampoco el funcionamiento del sistema para la inyección de potencia. La Tabla III.4 muestra los parámetros de simulación para inyección de potencia a la red eléctrica.

Tabla III.4. Parámetros de simulación del sistema para inyección de energía a la red eléctrica.

Parámetro	Valor
Potencia activa a inyectar, P_o	200 W
Potencia reactiva a inyectar, Q_o	4.65 VAR
Frecuencia de salida, f	60 Hz
Voltaje promedio de alimentación, V_{CD}	48 V
Capacitor de desacoplo, C_{pv}	11513 μ F
Rizo de voltaje, ΔV_{CD}	2 %
Relación de transformación, N_2/N_1	4.2
Índice de modulación, m_a	0.892 V
Ángulo de fase, α	2.667°
Voltaje de salida, v_o	127 V_{rms}
Inductancia de enlace, L_e	10 mH
Valor pico de la red, V_{red}	180 V

La figura III.7 muestra las formas de onda. El inciso (a) corresponde al voltaje normalizado de la red eléctrica y la señal moduladora; se presenta un acercamiento para distinguir la fase entre

III. Resultados de simulación y experimentales

ambas. El trazo (b) corresponde a la corriente por la inductancia de enlace que fluye hacia la red; (c) muestra la potencia instantánea y su valor promedio hacia la red; el trazo (d) muestra la corriente demandada del panel fotovoltaico; (e) muestra la corriente por un devanado primario del transformador y finalmente (f) muestra la corriente en el secundario del transformador.

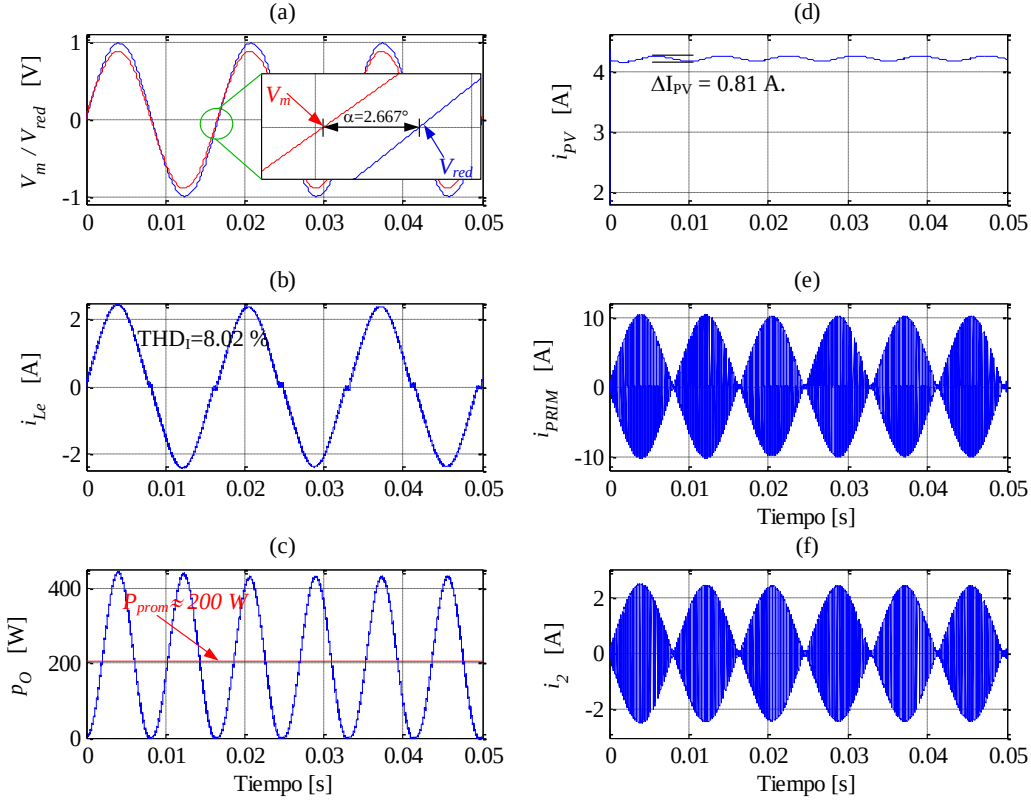


Figura III.7. Formas de onda de inyección a la red eléctrica. (a) Voltaje normalizado de la red y voltaje de la señal moduladora, (b) Corriente en la inductancia de enlace hacia la red eléctrica y (c) Potencias instantánea y promedio hacia la red.

De la figura III.7 se observa que la corriente presenta las discontinuidades características del convertidor matricial y se encuentra desfasada α grados con respecto de la red. La simulación se realizó teniendo en cuenta que el panel fotovoltaico puede entregar siempre la potencia solicitada; en un caso práctico la potencia disponible en el panel estará supeditada a las condiciones meteorológicas presentes.

III.2. Resultados de simulación del sistema con puerto de rizado

Habiendo mostrado los resultados del sistema como una red de dos puertos donde el desacoplo de potencia se realiza a través de un capacitor en paralelo con el panel fotovoltaico, en

este apartado se muestran los resultados de simulación empleando la técnica de desacoplo de potencia mostrada en el Capítulo II, con la finalidad de validar dicha alternativa para minimización del capacitor de desacoplo y al mismo tiempo mostrar que el uso de la misma no afecta el funcionamiento del sistema. De la misma manera que en el apartado anterior, los resultados mostrados son en lazo abierto.

III.2.1. Resultados con filtro LC de salida y puerto de rizado

La figura III.8 muestra el diagrama simplificado del sistema con puerto de rizado alimentando una carga resistiva mediante un filtro LC de segundo orden. Las variables a analizar aparecen resaltadas en color azul y verde.

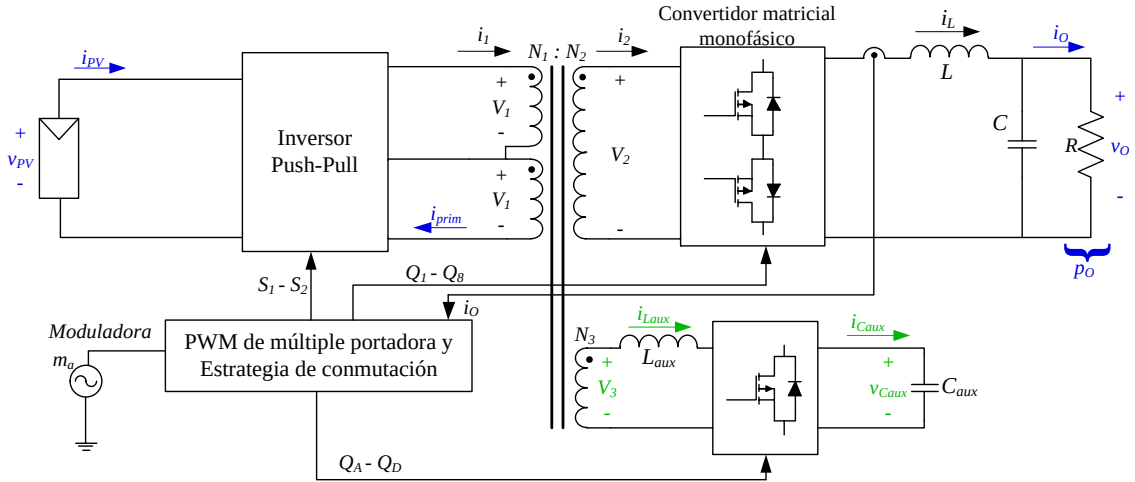


Figura III.8. Diagrama del sistema para simulación con carga resistiva y filtro LC con puerto de rizado.

De la misma manera que en la sección anterior, se realizó el cálculo para el capacitor de desacoplo, se toma como referencia la ecuación (II.18) considerando que $P_O = 200$ W, $V_{CD} = 48$ V, $f = 60$ Hz y $\Delta V_{CD} = 2\%$ con una relación de transformación $n_r = N_3/N_1 = 12$, y se obtiene un capacitor de desacoplo en el puerto de rizado C_{aux} de $79.95 \mu\text{F}$. Los parámetros de simulación de la figura III.8 se resumen en la Tabla III.5.

La figura III.9 muestra los resultados de simulación para el sistema con puerto de rizado alimentando la carga resistiva a través del filtro LC de segundo orden. Las figuras III.9 (a), (b) y (c) muestran las variables del lado de entrada del sistema; el inciso (a) muestra el voltaje en terminales del panel fotovoltaico, el trazo (b) corresponde a la corriente de salida del panel fotovoltaico y (c) representa la corriente por un devanado primario del transformador. Los incisos (d), (e) y (f) corresponden a variables de salida del sistema, siendo (d) la corriente en la carga, (e) el voltaje en la carga y (f) las potencias instantánea y promedio a través de la misma.

III. Resultados de simulación y experimentales

Tabla III.5. Parámetros de simulación del sistema con puerto de rizado y carga resistiva con filtro LC.

Parámetro	Valor
Potencia promedio de salida, P_O	200 W
Frecuencia de salida, f	60 Hz
Voltaje promedio de alimentación, V_{CD}	48 V
Rizo de voltaje, ΔV_{CD}	2 %
Relación de transformación, N_2/N_1	4.2
Relación de transformación, N_3/N_1	12
Índice de modulación, m_a	0.892
Voltaje de salida, v_O	127 V_{rms}
Frecuencia de conmutación, f_{sw}	50 kHz
Capacitor de desacoplo, C_{aux}	80 μF
Inductancia, L	3.63 mH
Capacitancia, C	279.098 nF
Carga resistiva, R	80.645 Ω

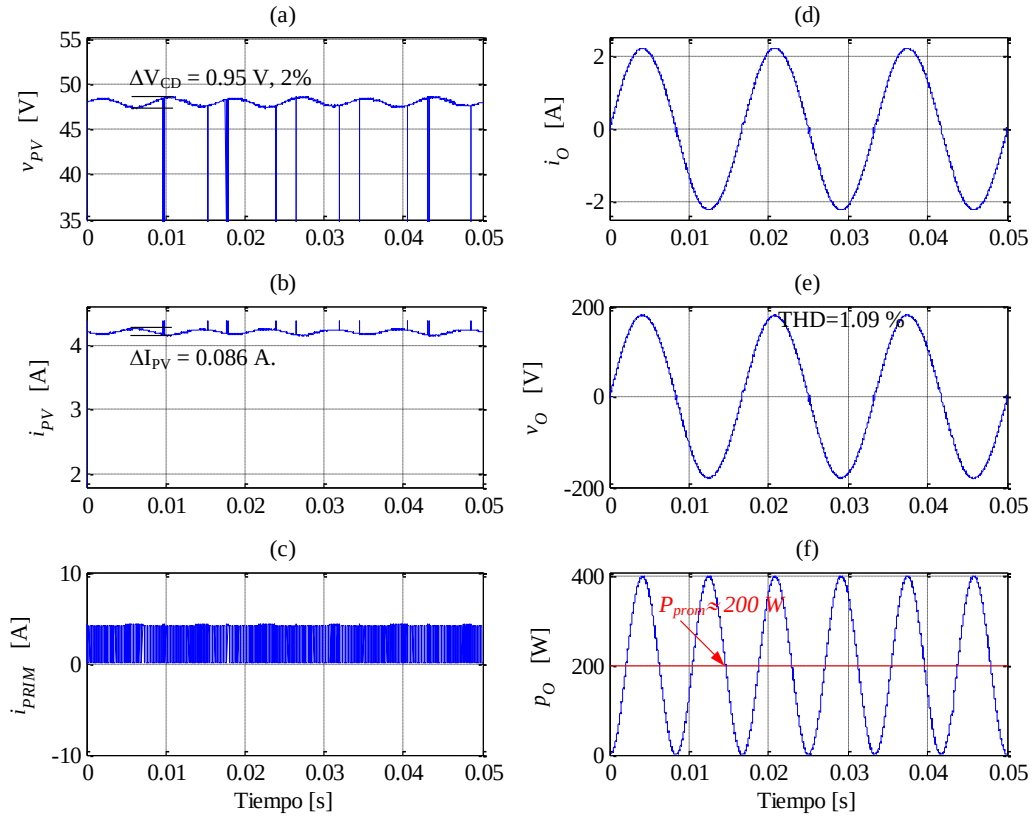


Figura III.9. Formas de onda del sistema con puerto de rizado para carga con filtro LC y $C_{aux} = 80\mu F$. (a) Voltaje en terminales del panel fotovoltaico, (b) Corriente de salida del panel, (c) Corriente por un devanado primario del transformador, (d) Corriente en la carga, (e) Voltaje en la carga y (f) Potencias instantánea y promedio en la carga.

De la figura III.9 se puede observar que los resultados obtenidos con la técnica de minimización del capacitor de desacoplo, son similares a los presentados en la sección correspondiente al uso de un capacitor en paralelo con el panel fotovoltaico. Los valores de ruido en el voltaje y corriente del panel observados en la figuras III.9 (a) y (b), son debidos al paso de integración utilizado en la simulación (500 ns), así como al efecto de las inductancias de dispersión asociadas al modelo del transformador del simulador. Se aprecia también en el inciso (c) que la corriente a través del devanado primario y por ende la que circula por los interruptores del convertidor Push-Pull de entrada disminuye su valor máximo, con lo que los esfuerzos en corriente a través de dichos interruptores se reducen.

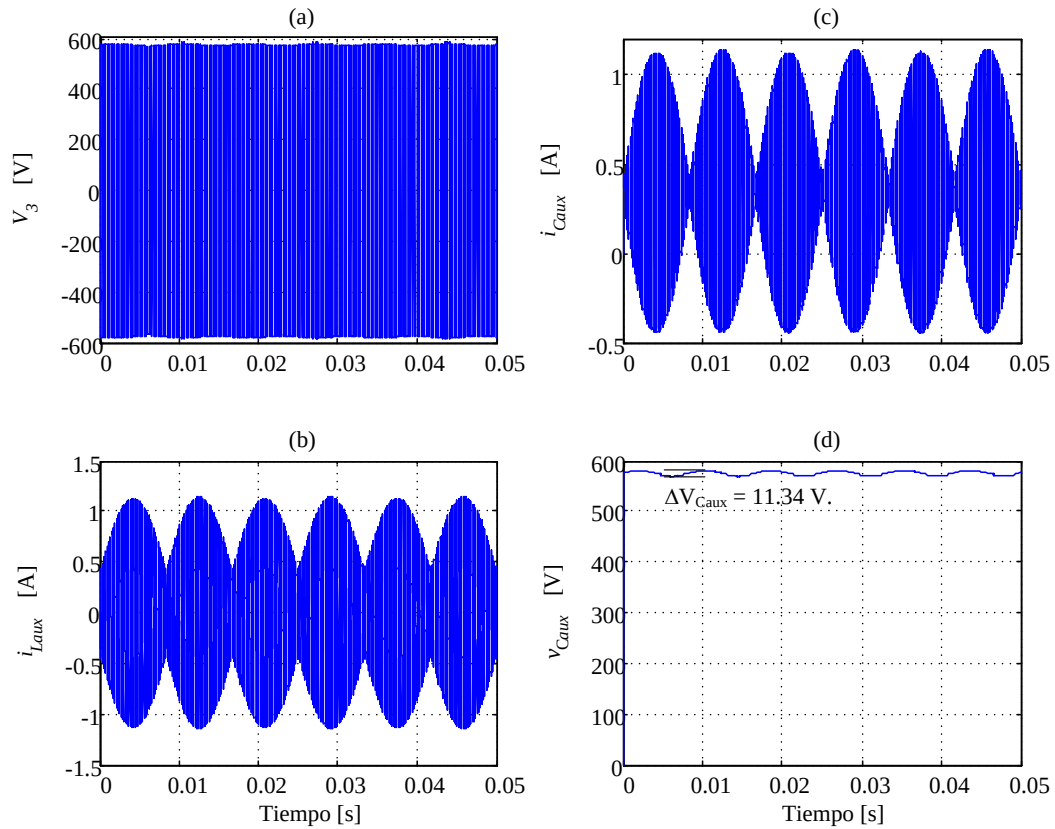


Figura III.10. Formas de onda del sistema con puerto de rizado para carga con filtro LC y $C_{aux} = 80\mu\text{F}$. (a) Voltaje de entrada del convertidor del puerto de rizado, (b) Corriente por la inductancia L_{aux} , (c) Corriente en el capacitor de desacoplo C_{aux} y (d) Voltaje en el capacitor de desacoplo.

Para analizar las variables correspondientes al convertidor del puerto de rizado, la figura III.10 muestra los resultados de: (a) Voltaje de entrada del convertidor del puerto de rizado, (b) corriente por la inductancia de enlace L_{aux} , (c) corriente en el capacitor de desacoplo C_{aux} y (d) voltaje en el capacitor de desacoplo. En la figura III.10 (c) cabe mencionar que aunque la forma de onda no lo muestra, el valor promedio de la corriente $i_{C_{aux}}$ que fluye hacia el capacitor de desacoplo C_{aux} es para fines prácticos cero; esto se verificó mediante el análisis numérico del

III. Resultados de simulación y experimentales

software PSIM.

De la figura III.10 se puede observar que el rizo de voltaje en el capacitor de desacoplo es el voltaje de rizo en terminales multiplicado por la ganancia dada por la relación de transformación entre el devanado del convertidor de rizado y el devanado primario. Del valor pico del voltaje de entrada al convertidor del puerto de rizado se obtiene el valor pico máximo que deberán soportar los interruptores Q_A – Q_D considerando que el convertidor del puerto de rizado está en configuración puente completo. La figura III.11 muestra un acercamiento de las variables mostradas en la figura III.10 para observar más a detalle su comportamiento.

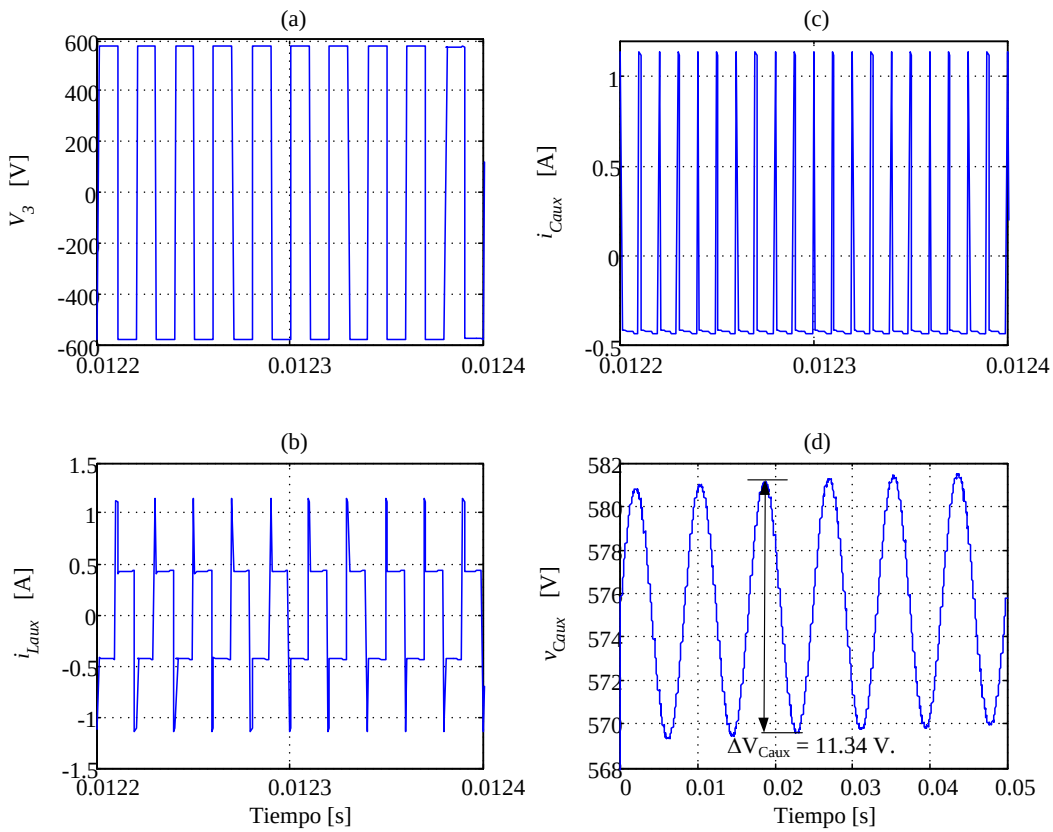


Figura III.11. Acercamiento de las formas de onda del sistema con puerto de rizado para carga con filtro LC y $C_{aux} = 80\mu\text{F}$. (a) Voltaje de entrada del convertidor del puerto de rizado, (b) Corriente por la inductancia L_{aux} , (c) Corriente en el capacitor de desacoplo C_{aux} y (d) Voltaje en el capacitor de desacoplo.

La figura III.12 muestra el transitorio de arranque del sistema, considerando que todas las variables del sistema son cero al inicio, los trazos (a) y (b) muestran el voltaje y la corriente del panel fotovoltaico respectivamente; los trazos (c) y (d) muestran el voltaje de entrada del convertidor del puerto de rizado y la corriente por la inductancia L_{aux} , los trazos (e) y (f) muestran la corriente y el voltaje de salida respectivamente y finalmente los trazos (g) y (h) muestran la corriente en el capacitor de desacoplo C_{aux} y el voltaje en dicho capacitor. De

los trazos de la figura III.12 se observa que la inclusión del convertidor del puerto de rizado no ocasiona ningún comportamiento indeseado, como sobrecorrientes o sobrevoltajes en el funcionamiento del sistema desde el reposo.

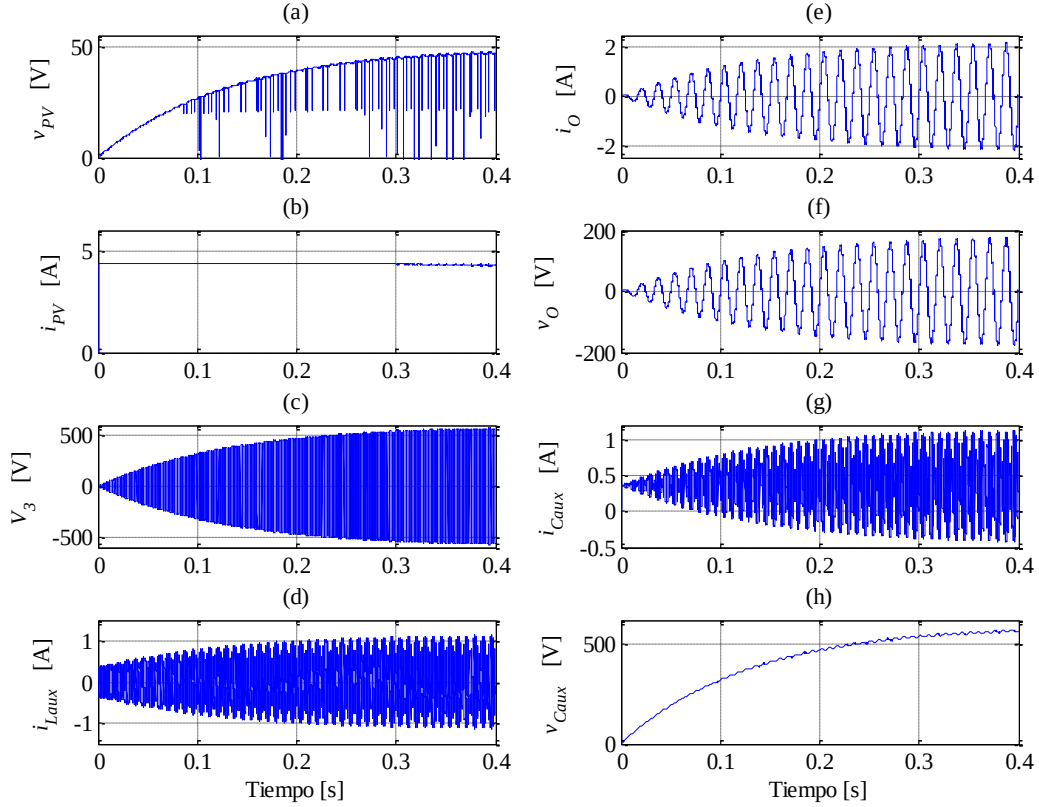


Figura III.12. Formas de onda para transitorio de arranque del sistema con puerto de rizado para carga con filtro LC y $C_{aux} = 80\mu\text{F}$. (a) Voltaje en terminales del panel fotovoltaico, (b) Corriente de salida del panel, (c) Voltaje de entrada del convertidor del puerto de rizado, (d) Corriente por la inductancia L_{aux} , (e) Corriente en la carga, (f) Voltaje en la carga, (g) Corriente en el capacitor de desacoplo C_{aux} y (h) Voltaje en el capacitor de desacoplo.

En caso de permitirse un valor mayor en el rizo en terminales del panel fotovoltaico, los resultados serían similares a los mostrados en la figura III.5, disminuyendo la potencia promedio disponible en función de la magnitud del rizo permitido, manteniendo la relación de una reducción de aproximadamente 5 % de potencia promedio disponible en la entrada por cada 10 % de voltaje pico–pico de rizado en terminales del panel. Por ejemplo, la figura III.13 muestra las mismas variables del sistema que las mostradas en la figura III.9 con un capacitor de desacoplo C_{aux} de tan solo 4 μF , 20 veces menor que el caso del apartado anterior, con los mismos parámetros de simulación de la Tabla III.5.

De la figura III.13 se observa que el valor del rizo en terminales del panel es de aproximadamente 16.36 V, lo que equivale a un 34 %, reflejándose como una reducción de aproximadamente el

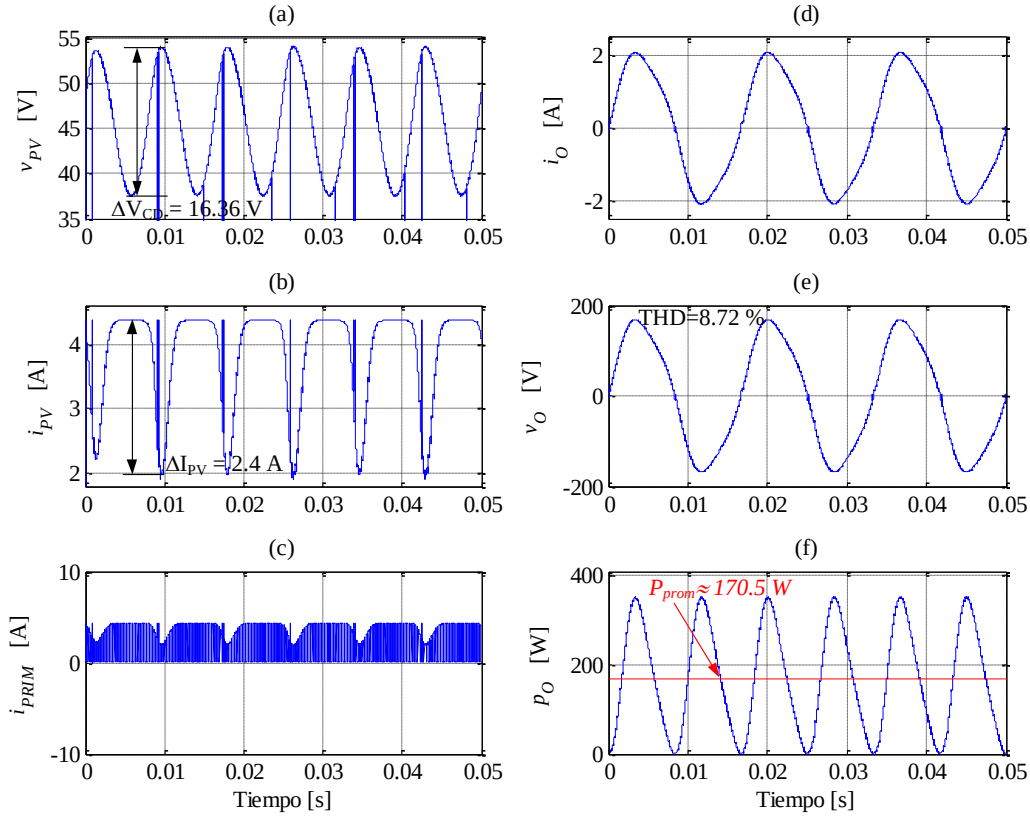


Figura III.13. Formas de onda del sistema con puerto de rizado para carga con filtro LC y $C_{aux} = 4\mu F$. (a) Voltaje en terminales del panel fotovoltaico, (b) Corriente de salida del panel, (c) Corriente por un devanado primario del transformador, (d) Corriente en la carga, (e) Voltaje en la carga y (f) Potencias instantánea y promedio en la carga.

15 % de potencia promedio en la carga; por lo que la potencia promedio en ésta es sólo 170.5 W. En comparación con el caso de la sección anterior, donde el rizo en el bus de alimentación es similar, se observa que también existe un aumento en la distorsión armónica del voltaje a la salida.

III.2.2. Inyección de potencia a la red eléctrica

El diagrama de la figura III.14 muestra el esquema de simulación del sistema con puerto de rizado empleado para inyectar potencia a la red eléctrica.

De la misma forma que en la sección anterior donde se expuso la inyección de potencia activa a la red eléctrica, se considera que el ángulo de fase entre el voltaje de salida del convertidor matricial y la red eléctrica es con respecto de esta última. La Tabla III.6 muestra los parámetros empleados para la inyección de potencia, se considera que la potencia inyectada a la red está disponible en todo momento en el panel fotovoltaico.

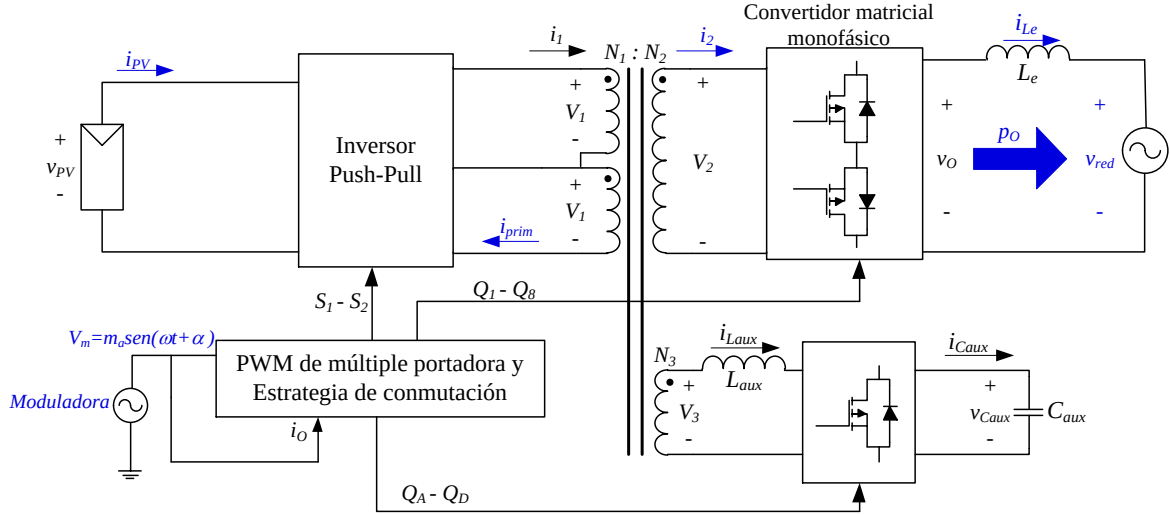


Figura III.14. Diagrama del sistema con puerto de rizado para simulación de inyección de potencia a la red eléctrica.

Tabla III.6. Parámetros de simulación del sistema con puerto de rizado para inyección de energía a la red eléctrica.

Parámetro	Valor
Potencia activa a inyectar, P_O	200 W
Potencia reactiva a inyectar, Q_O	4.65 VAR
Frecuencia de salida, f	60 Hz
Voltaje promedio de alimentación, V_{CD}	48 V
Capacitor de desacoplo, C_{aux}	80 μ F
Rizo de voltaje, ΔV_{CD}	2 %
Relación de transformación, N_2/N_1	4.2
Relación de transformación, N_3/N_1	12
Índice de modulación, m_a	0.892 V
Voltaje de salida, v_O	127V _{rms}
Ángulo de fase, α	2.667°
Inductancia de enlace, L_e	10 mH
Valor pico de la red, V_{red}	180 V

La figura III.15 muestra las formas obtenidas mientras se inyecta energía a la red eléctrica. El inciso (a) muestra los el voltaje normalizado de la red eléctrica y la señal moduladora, se presenta un acercamiento para distinguir la fase entre ambas; el trazo (b) corresponde a la corriente por la inductancia de enlace que fluye hacia la red; (c) muestra la potencia instantánea y su valor promedio hacia la red eléctrica; el trazo (d) muestra la corriente demandada del panel fotovoltaico; (e) muestra la corriente por un devanado primario del transformador y finalmente (f) muestra la corriente en el secundario del transformador.

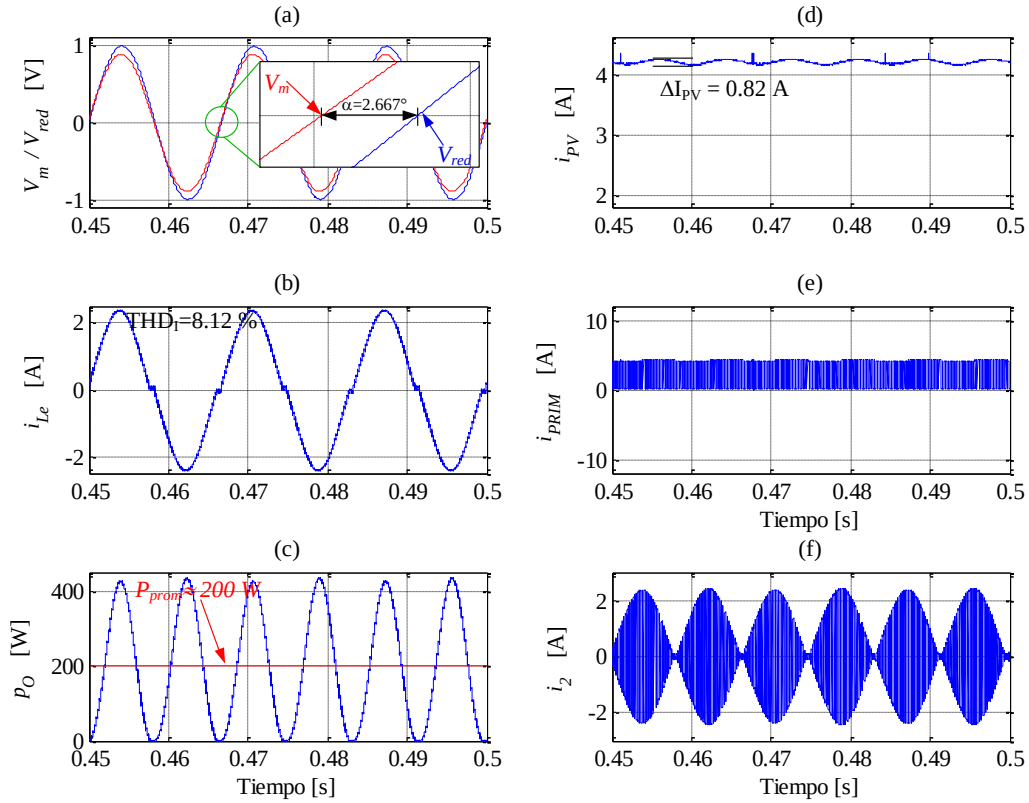


Figura III.15. Sistema con puerto de rizado, $C_{aux} = 80\mu F$ y conexión a red. (a) Voltaje normalizado de la red y voltaje de la señal moduladora, (b) Corriente en la inductancia de enlace hacia la red eléctrica, (c) Potencias instantánea y promedio hacia la red, (d) Corriente del panel fotovoltaico, (e) Corriente en un devanado primario del transformador y (f) Corriente en el secundario del transformador.

Comparando con los resultados obtenidos en la sección anterior, se observa que la corriente inyectada a la red tiene una forma similar y que la potencia inyectada a la red es la que se establece mediante el ángulo de fase α . Dado que el capacitor de desacoplo es de $80\mu F$ el rizo corresponde al 2% del valor nominal, por lo tanto la reducción de potencia promedio a la salida es casi nula, las corriente demandada del panel fotovoltaico es similar a la mostrada en la figura III.7, así como la demandada del secundario del transformador; no obstante la corriente demandada del primario reduce sus valores pico.

III.3. Resultados experimentales

Con la finalidad de validar la operación del sistema de microgeneración propuesto, se construyó un prototipo experimental del sistema el cual se muestra en la figura III.16 y donde se indica cada una de las etapas que lo integran. Los diagramas esquemáticos y los detalles de la implementación de cada una de las etapas se detallan en el anexo B.

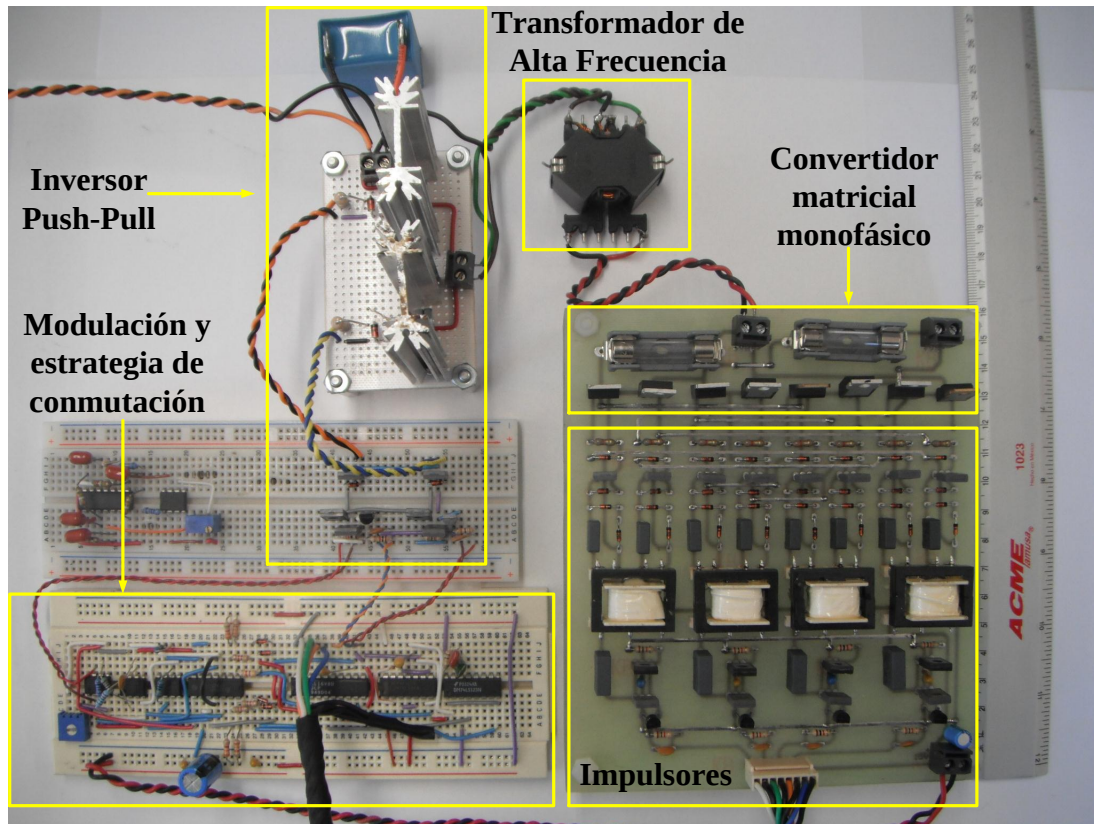


Figura III.16. Prototipo experimental construido.

Las etapas que constituyen el prototipo son:

Etapas de modulación y estrategia de conmutación.

Está integrada por un generador de onda triangular usando amplificadores operacionales [35]; las comparaciones de la modulación se realiza mediante comparadores rápidos y la estrategia de conmutación se encuentra programada en un PLD (*Programmable Logic Device*) GAL16V8.

Inversor Push-Pull.

Está compuesto por transistores MOSFET canal N modelo IRF644N, sus principales características se muestran en la Tabla III.7. Los impulsores de los transistores se implementaron mediante dispositivos discretos, su diagrama esquemático se puede encontrar en el anexo B.

Etapas de aislamiento e impulsores.

Los impulsores del cicloconvertidor monofásico de salida se implementaron mediante el componentes discretos y transformadores de pulsos modelo SD250-3L de Coilcraft, dado que se necesitan fuentes independientes para cada interruptor bidireccional, se optó por esta alternativa evitándose la construcción y uso de 4 fuentes independientes de voltaje.

Tabla III.7. Parámetros de del transistor MOSFET IRF644N.

MOSFET IRF644N	
Parámetro	Valor
Voltaje de ruptura Drenaje-Fuente, $V_{(BR)DSS}$	250 V
Resistencia de encendido, $R_{DS(on)}$	240 mΩ
Corriente de drenaje, I_D	14 A @ 25° 9.9 A @ 100°C
Tiempo de subida, t_r	21 nS
Tiempo de bajada, t_f	17 nS

Convertidor matricial monofásico.

El convertidor matricial monofásico está integrado por 8 interruptores MOSFET modelo IRF740 en configuración de fuente común. Las principales características de los interruptores se muestran en la Tabla III.8.

Tabla III.8. Parámetros de del transistor MOSFET IRF740.

MOSFET IRF740	
Parámetro	Valor
Voltaje de ruptura Drenaje-Fuente, $V_{(BR)DSS}$	400 V
Resistencia de encendido, $R_{DS(on)}$	470 mΩ
Corriente de drenaje, I_D	10 A @ 25° 6.3 A @ 100°C
Tiempo de subida, t_r	25 nS
Tiempo de bajada, t_f	25 nS

III.3.1. Señales de conmutación

El diagrama de generación de las señales que controlan tanto al convertidor Push-Pull de entrada como al convertidor matricial de salida se muestra en la figura III.17, su desarrollo y diseño se detalla en el anexo B.

El proceso de generación de las señales de control de los interruptores mediante el esquema de modulación de múltiple portadora se describe como sigue:

La figura III.18 muestra las señales para el proceso de modulación PWM de dos portadoras, correspondientes a la señal portadora triangular y las señales senoidales en contrafase para el proceso de comparación, así como la señal de sincronía con la misma frecuencia y fase que la señal portadora; la figura III.19 muestra el resultado de la comparación de senoidales y triangular, pwm_1 y pwm_2 , así como la secuencia de conmutación después de la lógica

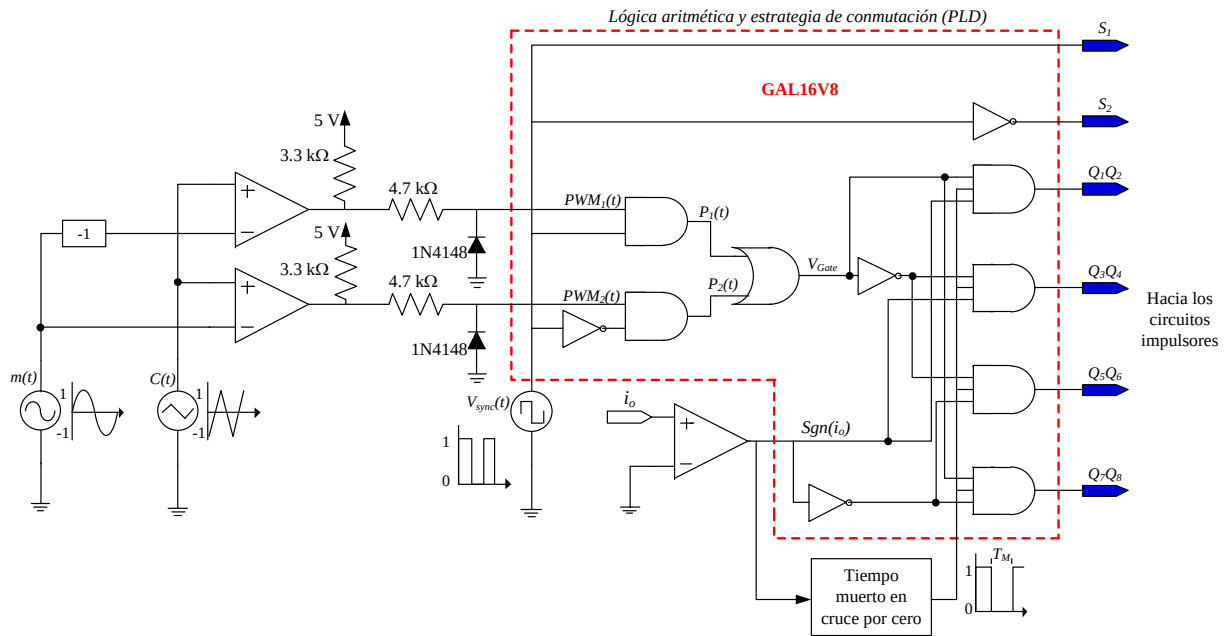


Figura III.17. Diagrama esquemático de la implementación de la técnica de modulación y estrategia de conmutación.

combinatoria del dispositivo GAL que la genera y la señal de sincronía del sistema que maneja los interruptores S_1 y S_2 del inversor Push-Pull.

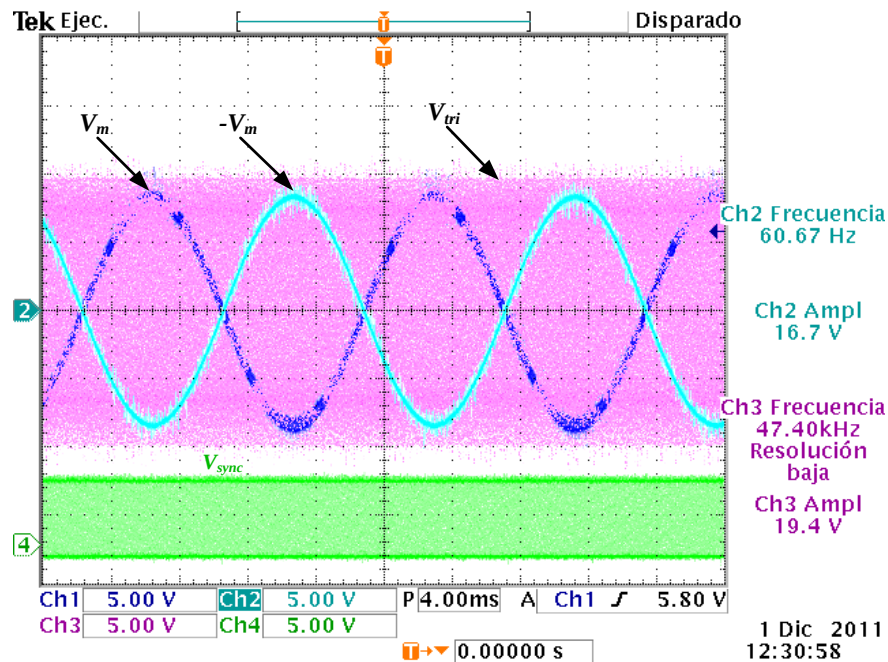


Figura III.18. Señales para el proceso de modulación PWM de dos portadoras.

La figura III.20 muestra las señales de control de los interruptores Q_1-Q_8 , en la figura III.21

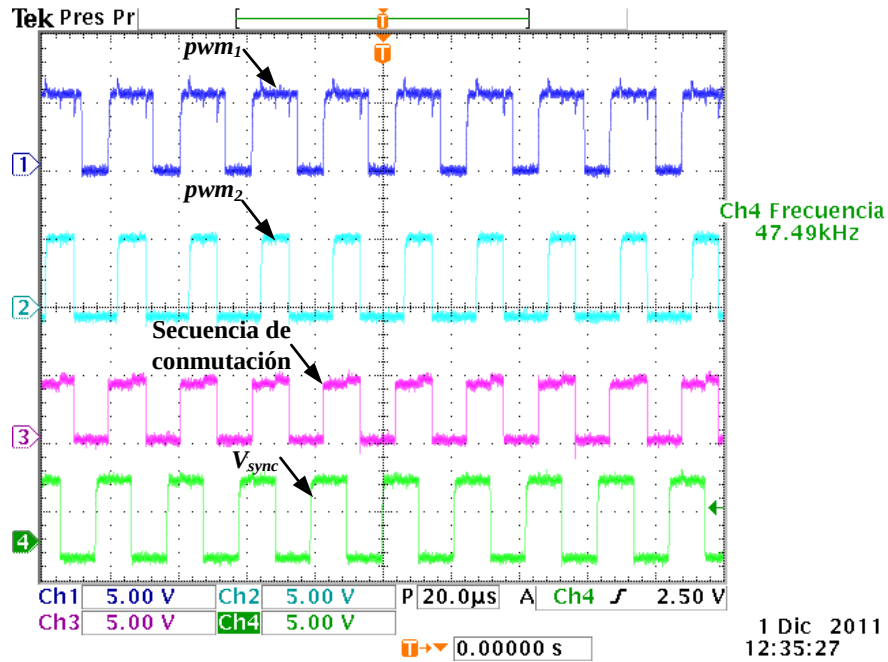


Figura III.19. Resultado de la comparación de senoidales y triangular, pwm_1 y pwm_2 , y secuencia de conmutación.

se muestra un acercamiento de la figura III.20 en el cruce por cero donde se aprecia el tiempo muerto para el cambio de banco del convertidor matricial. Se puede observar que las formas de onda obtenidas corresponden a las formas de onda teóricas mostradas en el Capítulo I.

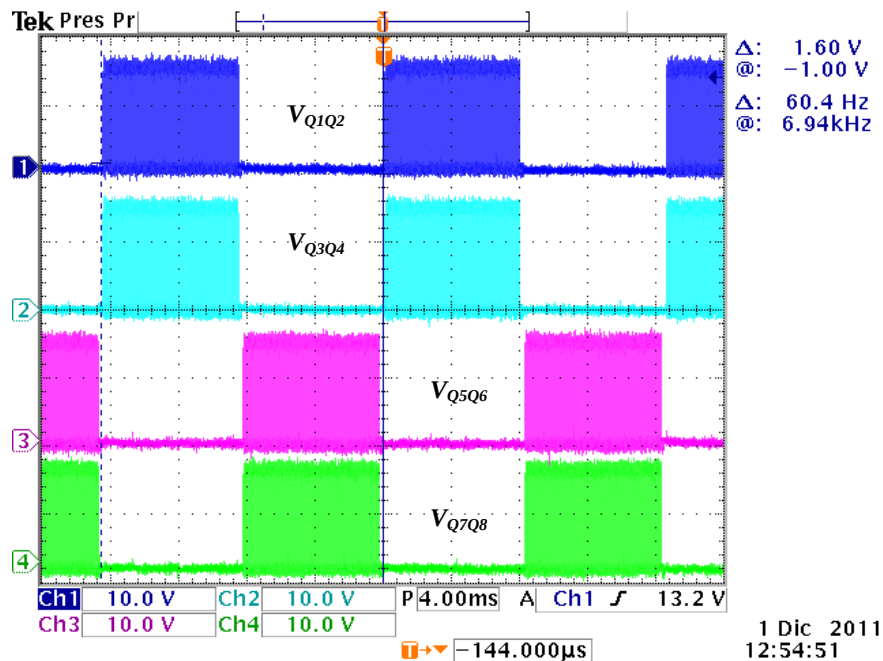


Figura III.20. Señales de control de los interruptores Q_1-Q_8 .

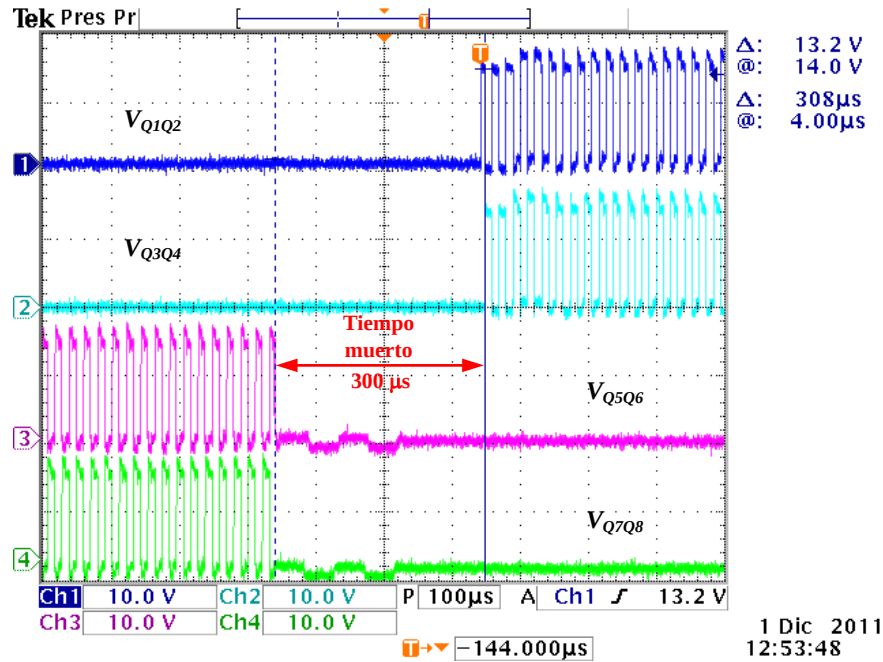


Figura III.21. Acercamiento de las señales de control de los interruptores Q_1 – Q_8 .

III.3.2. Resultados del sistema sin puerto de rizado con carga resistiva

La figura III.22 muestra el esquema de pruebas para carga puramente resistiva y resaltadas las variable medidas para corroborar lo expuesto en la sección anterior.

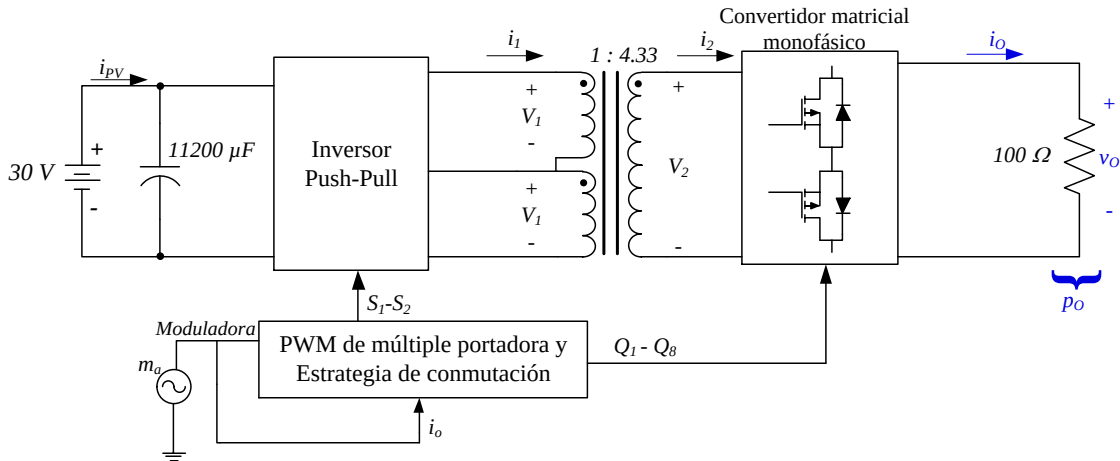


Figura III.22. Esquema del sistema para prueba con carga resistiva.

Los parámetros de prueba con carga resistiva se listan en la Tabla III.9. La relación de transformación N_2/N_1 difiere un poco de la mostrada en la sección anterior, debido al proceso de construcción del transformador.

III. Resultados de simulación y experimentales

Tabla III.9. Parámetros de prueba del sistema con carga resistiva.

Parámetro	Valor
Voltaje de entrada, V_i	30 V
Índice de modulación, m_a	0.83
Capacitor de desacoplo, C_{PV}	11200 μ F
Relación de transformación, N_2/N_1	4.33
Frecuencia de conmutación, f_{sw}	47.5 kHz
Carga resistiva, R	100 Ω

La figura III.23 muestra el voltaje de salida del convertidor matricial en la carga y la corriente en la carga.

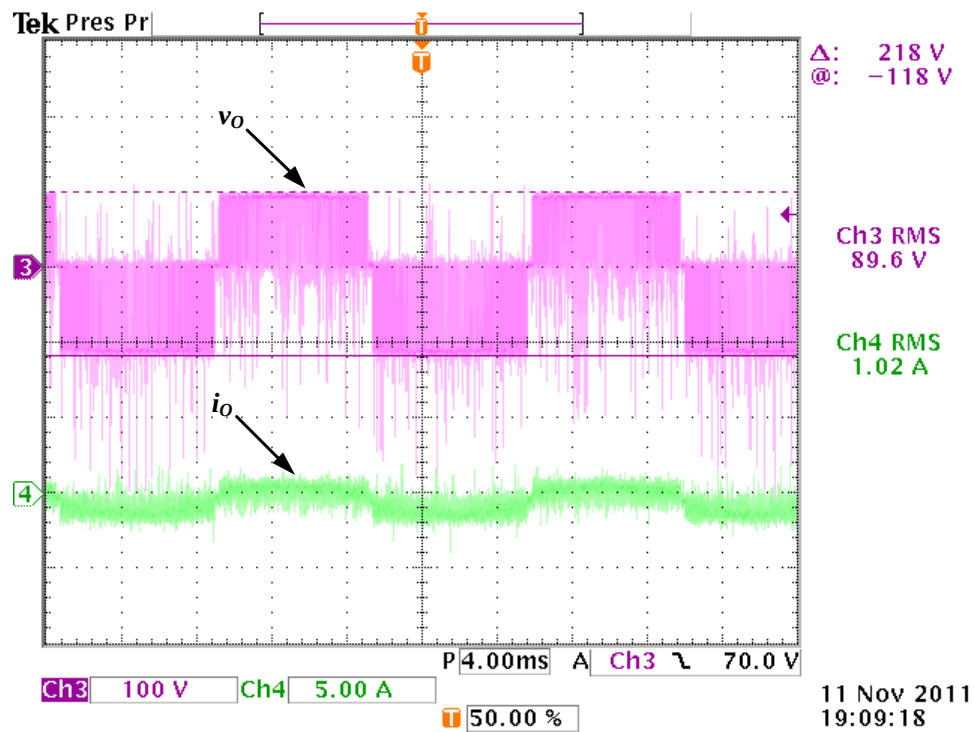


Figura III.23. Voltaje de salida del convertidor matricial, v_o y Corriente en la carga, i_o .

De la figura III.23 se aprecia que la forma de onda es similar a la mostrada al inicio de la sección anterior para una carga puramente resistiva. El espectro en frecuencia del voltaje de salida se muestra en la figura III.24, los valores mostrados son valores eficaces.

De la figura III.24 se puede observar que la componente de alta frecuencia más significativa se encuentra en 95.3 kHz aproximadamente, verificándose que la frecuencia efectiva de conmutación del voltaje de salida está al doble de la frecuencia de conmutación de los

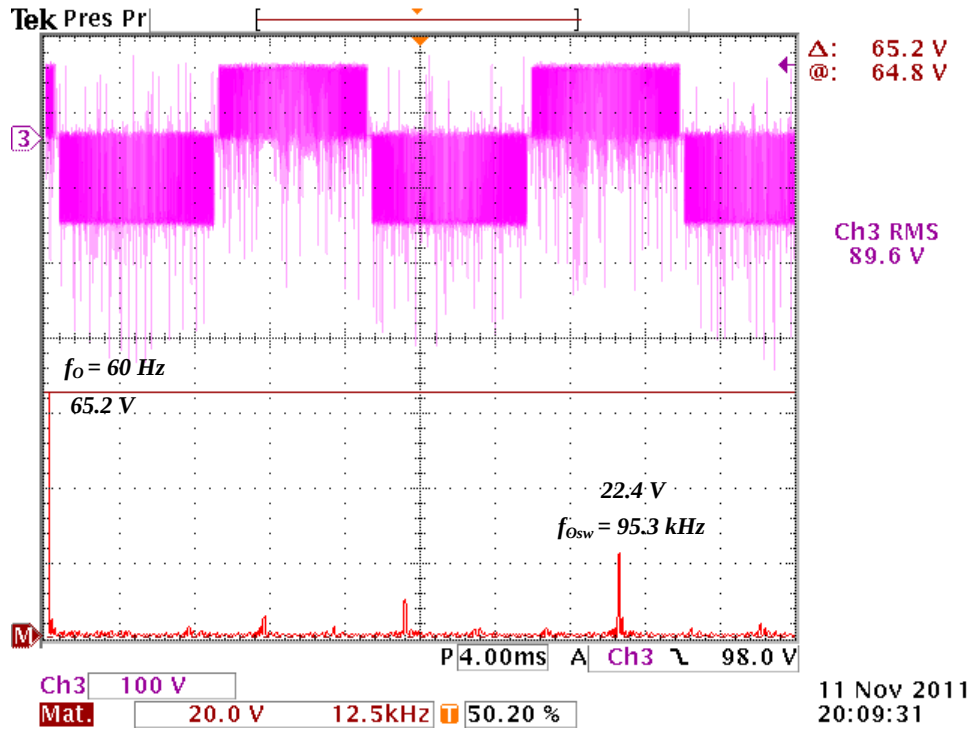


Figura III.24. Voltaje de salida del convertidor matricial v_O y su espectro en frecuencia.

interruptores del convertidor matricial monofásico.

Las figura III.25 muestra el voltaje y corriente de salida para carga resistiva con $V_i = 36$ V y $m_a = 0.85$; así como el valor del rizo en el bus de CD, los valores de capacitor de desacoplo, frecuencia de conmutación, relación de transformación y carga resistiva son los mostrados en la Tabla III.9.

De la figura III.25 se puede observar que el rizo en el bus de alimentación no corresponde en magnitud si se compara con el valor obtenido de la ecuación (II.12), esto debido a que se desconoce la capacitancia de salida de la fuente de alimentación utilizada para el desarrollo de la prueba.

La figura III.26 muestra el voltaje y la corriente de salida, así como la potencia promedio estimada en la carga, considerando $V_i = 46.6$ V y $m_a = 0.85$; los valores de capacitor de desacoplo, frecuencia de conmutación, relación de transformación y carga resistiva son los mostrados en la Tabla III.9. De la figura III.26 se observa que la potencia promedio de salida es superior a la propuesta de diseño realizada en el Capítulo I y el voltaje es muy cercano al propuesto para las especificaciones operativas del sistema.

III. Resultados de simulación y experimentales

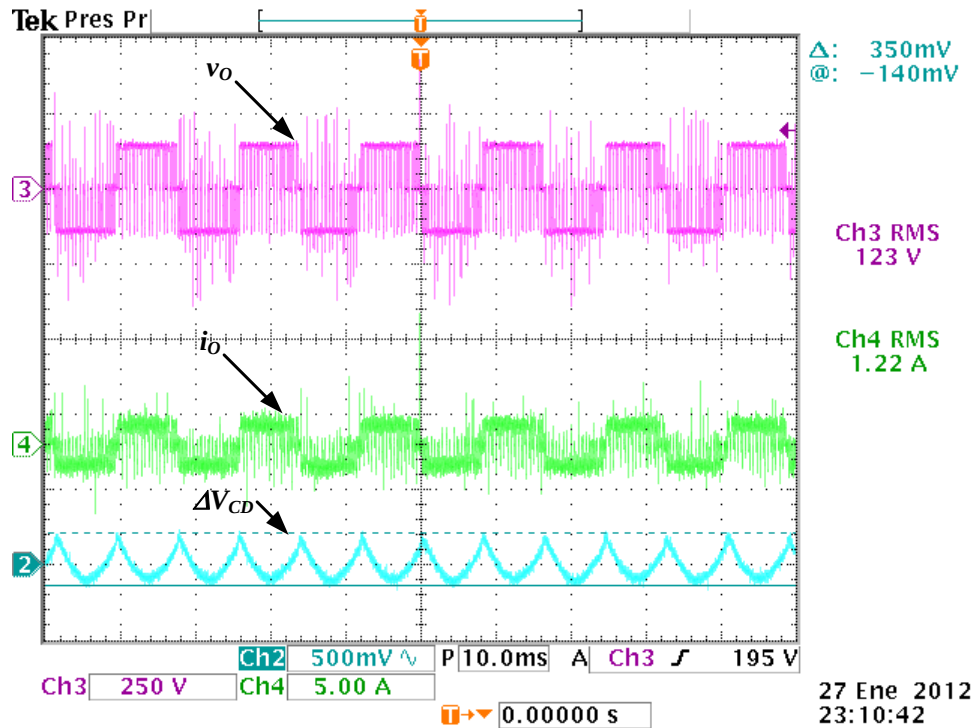


Figura III.25. Voltaje, corriente de salida del convertidor matricial con $V_i = 36$ V, $m_a = 0.85$ y rizo de voltaje en el bus de CD de alimentación, ΔV_{CD} .

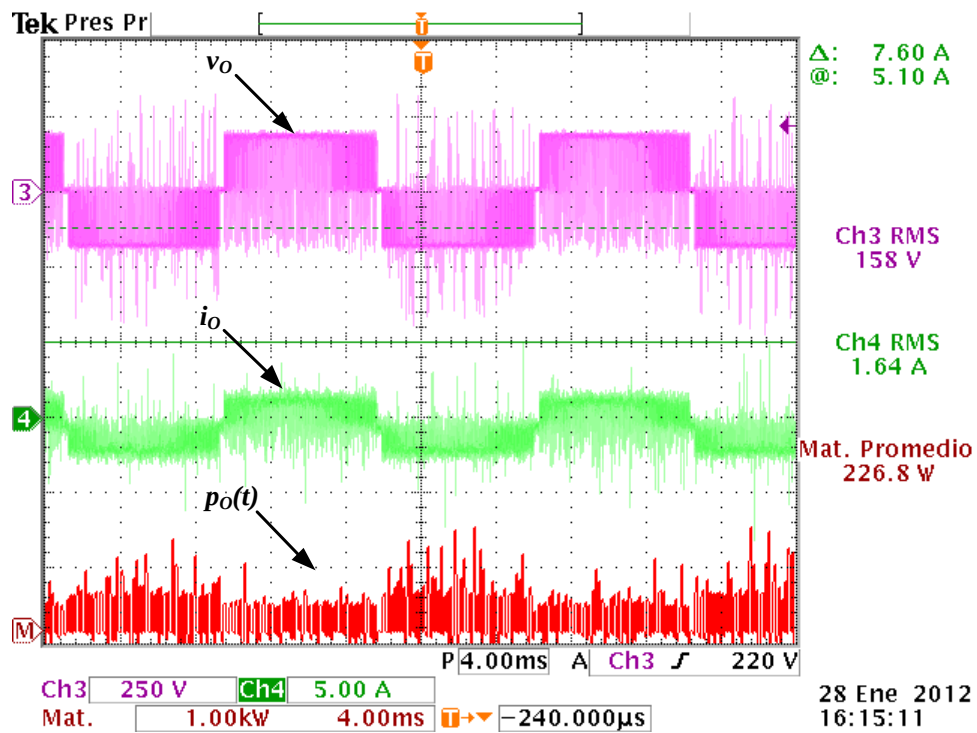


Figura III.26. Voltaje y corriente de salida del convertidor matricial con $V_i = 46.6$ V, $m_a = 0.85$ y potencia promedio en la carga.

III.4. Estimación de pérdidas y eficiencia del sistema

Hasta este punto los interruptores para el desarrollo de este trabajo de investigación se han considerado ideales; sin embargo, en la práctica los dispositivos trabajando en modo conmutado presentan pérdidas estáticas (conducción) y dinámicas (conmutación) debido a los elementos parásitos y a los tiempos de transición finitos del encendido al apagado y viceversa en los interruptores; dichas pérdidas reducen la eficiencia del sistema disipando energía en forma de calor. Por lo anterior, las pérdidas deben de estimarse con la finalidad de dimensionar mecanismos que ayuden a desalojar el calor que puede degradar el dispositivo semiconductor, en caso de que el dispositivo no pueda hacerlo por su propia cuenta a través del encapsulado en el que está montado sin presentar daños o degradación térmica.

El análisis y explicación de los valores eficaces y promedio de las formas de onda; así como las consideraciones para la síntesis de las ecuaciones empleadas para la estimación de las pérdidas asociadas a cada convertidor que integra el sistema de microgeneración se exponen a detalle en el anexo C.

Los parámetros de los interruptores que integran los convertidores de los sistemas de microgeneración sin y con puerto de rizado se muestran en la Tabla III.10, empleando dichos interruptores y la metodología expuesta en el anexo C se presentan los valores de pérdidas y eficiencia obtenidos. Los valores mostrados de los parámetros son los máximos dados por los fabricantes, en caso de no estar disponibles se toman los valores típicos.

Tabla III.10. Parámetros de los interruptores empleados para la estimación de pérdidas.

Parámetro del interruptor	Convertidor Push-Pull IRF644N	Convertidor Matricial IRF740	Convertidor de rizado 2SK1457
Voltaje de bloqueo inverso, $V_{BR_{DSS}}$	250 V	400 V	900 V
Corriente de drenaje @ 25°C, $I_{D_{25}}$	14 A	10 A	5 A
Corriente de drenaje @ 100°C, $I_{D_{100}}$	9.9 A	6.3 A	3.3 A
Resistencia drenaje-fuente, R_{DS}	0.24 Ω	0.55 Ω	3.6 Ω
Tiempo de subida, t_r	27 ns	21 ns	35 ns
Tiempo de bajada, t_f	24 ns	17 ns	65 ns
Carga de recuperación inversa, Q_{rr}	8.2 μC	1.6 μC	—

III.4.1. Estimación de las pérdidas y eficiencia del sistema de microgeneración sin puerto de rizado

La figura III.27 muestra el diagrama simplificado del sistema de microgeneración sin puerto de rizado donde se observa el flujo de potencias hacia el sistema, de las pérdidas en los convertidores y hacia la carga.

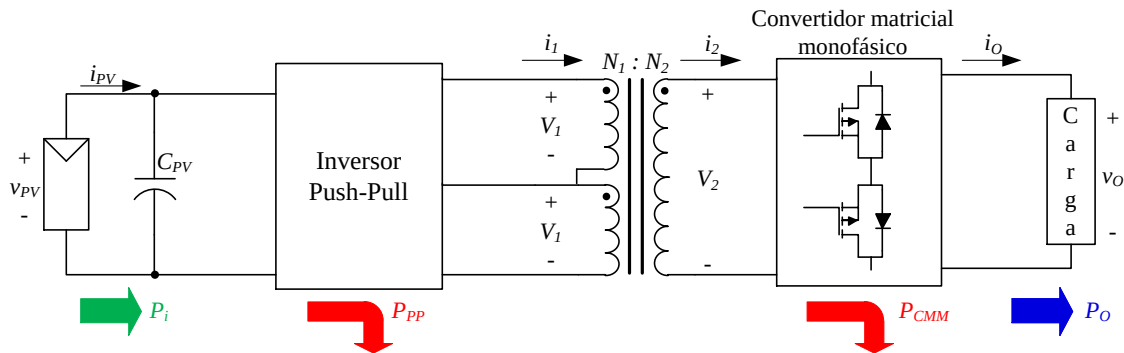


Figura III.27. Flujos de potencia y pérdidas en el sistema sin puerto de rizado.

Empleando la metodología expuesta en el anexo C para diferentes valores de potencia promedio de salida; se obtienen las pérdidas en estado estable del inversor Push-Pull P_{PP} , convertidor matricial monofásico P_{CMM} , pérdidas totales del sistema $P_{PP} + P_{CMM}$ y la eficiencia del sistema η_{2P} , las cuales se listan en la Tabla III.11. Las pérdidas del transformador de enlace en alta frecuencia no se consideran.

Tabla III.11. Pérdidas y eficiencia del sistema sin convertidor de puerto de rizado.

Potencia promedio de salida P_O	Pérdidas del convertidor matricial P_{CMM}	Pérdidas del convertidor Push-Pull P_{PP}	Pérdidas totales del sistema $P_{CMM} + P_{PP}$	Eficiencia del sistema η_{2P}
10 W	1.718 W	0.089 W	1.807 W	84.7 %
25 W	2.286 W	0.321 W	2.607 W	90.6 %
50 W	3.388 W	0.97 W	4.358 W	92.0 %
75 W	4.685 W	1.948 W	6.633 W	91.9 %
100 W	6.174 W	3.253 W	9.427 W	91.4 %
125 W	7.858 W	4.887 W	12.745 W	90.7 %
150 W	9.735 W	6.849 W	16.584 W	90.0 %
175 W	11.806 W	9.139 W	20.945 W	89.3 %
200 W	14.071 W	11.756 W	25.827 W	88.6 %

La figura III.28 muestra de manera gráfica los datos de la Tabla III.11, de la cual se puede

observar que la mayor contribución a las pérdidas totales del sistema corresponden al convertidor matricial monofásico de salida.

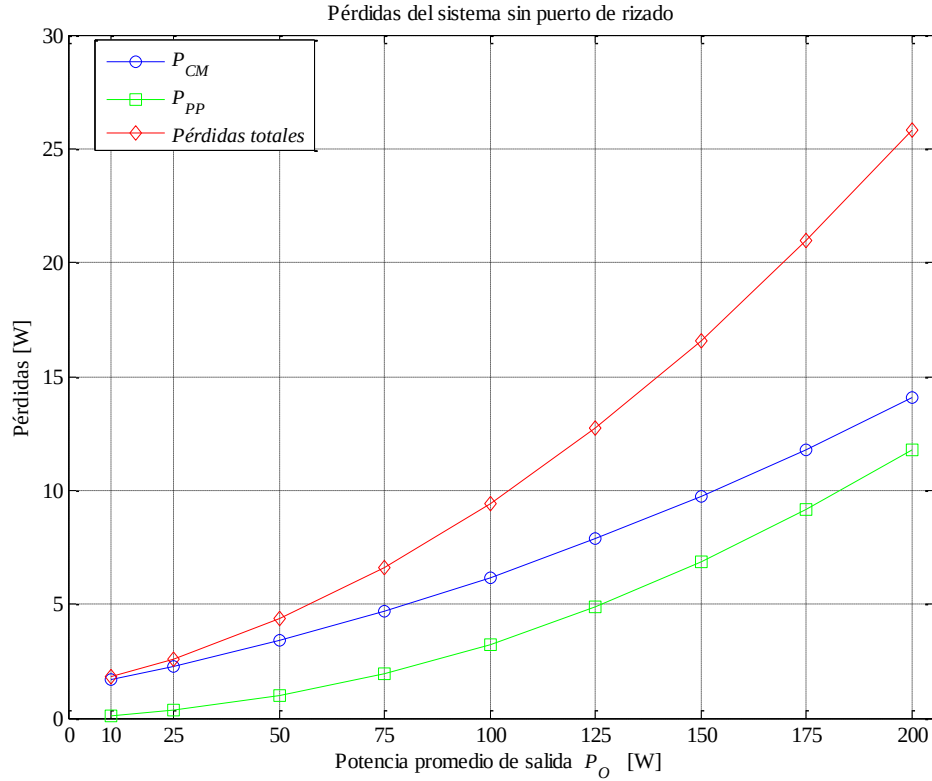


Figura III.28. Pérdidas del sistema sin puerto de rizado.

III.4.2. Estimación de las pérdidas y eficiencia del sistema de microgeneración con puerto de rizado

Considérese ahora el diagrama de la figura III.29 correspondiente al sistema de microgeneración con puerto de rizado y los flujo de potencias hacia el sistema, de las pérdidas en los convertidores y hacia la carga. Las pérdidas en estado estable del inversor Push-Pull P_{PP} , convertidor matricial monofásico P_{CMM} , convertidor del puerto de rizado P_{PR} , pérdidas totales del sistema $P_{PP} + P_{CMM} + P_{PR}$ y la eficiencia del sistema η_{3P} se listan en la Tabla III.12. De la manera similar que en el apartado anterior, las pérdidas del transformador de enlace en alta frecuencia no se consideran.

La figura III.30 muestra de manera gráfica los datos de la Tabla III.12, de la cual se puede observar que para el sistema con puerto de rizado la mayor contribución a las pérdidas totales del sistema corresponden al convertidor del puerto de rizado, disminuyendo la eficiencia total del sistema.

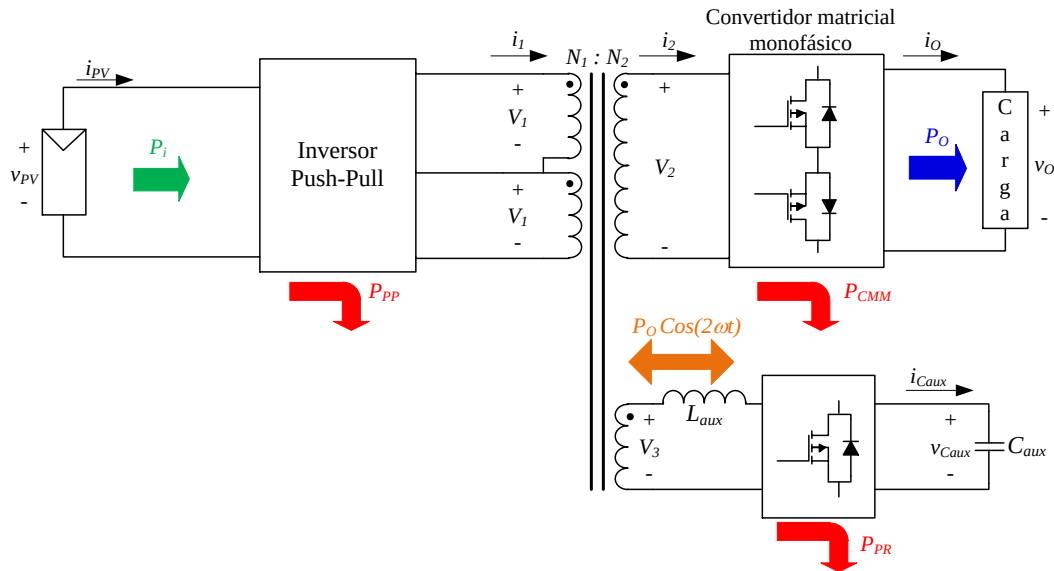


Figura III.29. Flujo de potencia y pérdidas en el sistema con puerto de rizado.

Tabla III.12. Pérdidas y eficiencia del sistema con convertidor de puerto de rizado.

Potencia promedio de salida P_O	Pérdidas Convertidor matricial P_{CMM}	Pérdidas Convertidor Push-Pull P_{PP}	Pérdidas Convertidor de rizado P_{PR}	Pérdidas totales del sistema $P_{CMM} + P_{PP} + P_{PR}$	Eficiencia del sistema η_{3P}
10 W	1.718 W	0.023 W	1.987 W	3.728 W	72.8 %
25 W	2.286 W	0.097 W	4.975 W	7.358 W	77.3 %
50 W	3.388 W	0.324 W	9.967 W	13.679 W	78.5 %
75 W	4.685 W	0.681 W	14.981 W	20.347 W	78.7 %
100 W	6.174 W	1.168 W	20.017 W	27.359 W	78.5 %
125 W	7.858 W	1.786 W	25.074 W	34.718 W	78.3 %
150 W	9.735 W	2.534 W	30.152 W	42.421 W	78.0 %
175 W	11.806 W	3.412 W	35.251 W	50.469 W	77.6 %
200 W	14.071 W	4.420 W	40.371 W	58.862 W	77.3 %

Las pérdidas del convertidor del puerto de rizado están, en su mayoría, asociadas al proceso de conmutación, por lo que la selección de los interruptores de dicho convertidor es crítica. Para el caso presentado en la figura III.30 los datos calculados se obtuvieron considerando el interruptor modelo 2SK1457; sin embargo si se considera un interruptor con tiempos menores de encendido y apagado y menor resistencia estática como el MOSFET modelo IXFT6N100F del fabricante IXYS[®], el cual tiene los siguientes parámetros: $V_{BR_{DS}}=1000$ V, $t_r=14$ ns, $t_f=14$ ns y $R_{DS}=1.9$ Ω ; la eficiencia total del sistema se incrementa en un 10% para el rango de potencia promedio de salida mostrado en la Tabla III.12. La figura III.31 muestra la distribución de pérdidas considerando éste último modelo de interruptor mencionado.

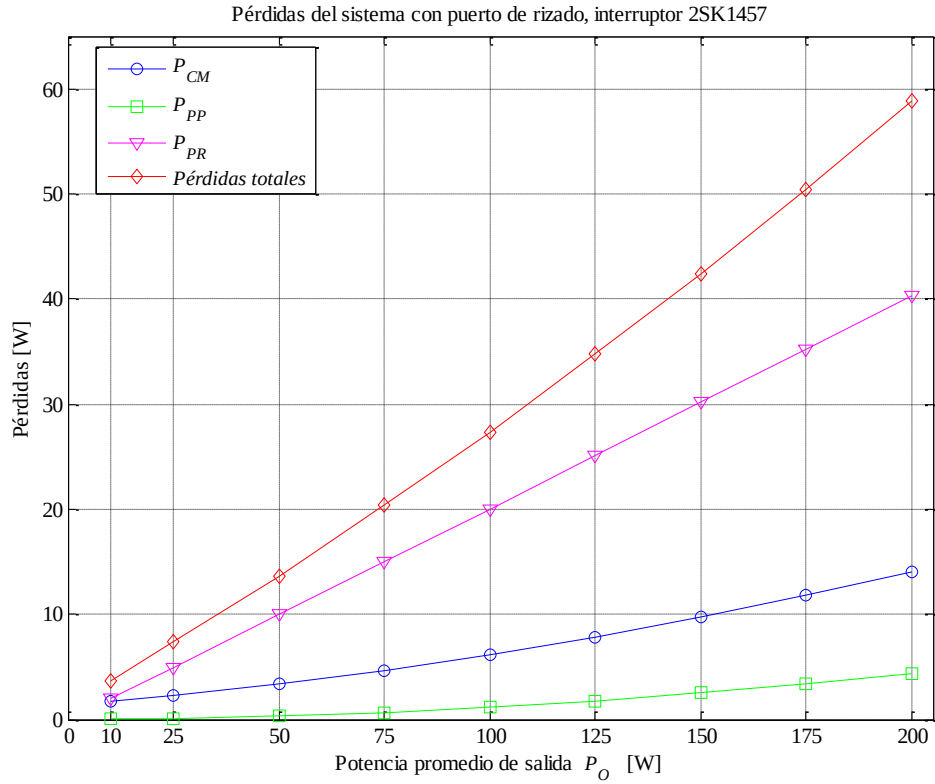


Figura III.30. Pérdidas del sistema con puerto de rizado, interruptor 2SK1457.

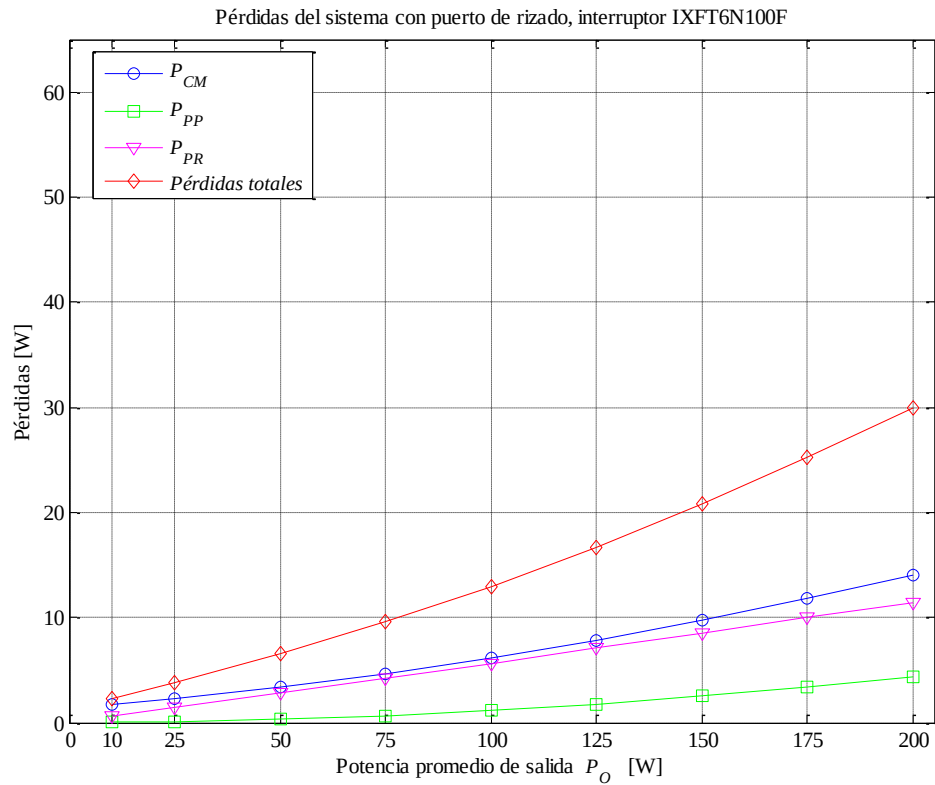


Figura III.31. Pérdidas del sistema con puerto de rizado, interruptor IXFT6N100F.

III. Resultados de simulación y experimentales

Un incremento de un 10% en la eficiencia del sistema puede traducirse en términos prácticos; por ejemplo, considérese un panel fotovoltaico de 235 W de potencia máxima, donde dicha potencia máxima se genera durante un promedio de 6 horas diarias; si se extrae la potencia del panel a través del sistema propuesto a una eficiencia de 0.86 y a una eficiencia de 0.76, la diferencia en energía generada en un periodo de 300 días es el equivalente a mantener encendido un foco ahorrador de 25 W durante 12 horas diarias por un periodo de casi 5 meses.

La figura III.32 muestra una comparativa entre las eficiencia obtenidas en las Tablas III.11 y III.12 para el sistema sin puerto de rizado, η_{2P} , y con puerto de rizado, η_{3P} , respectivamente; para los dos interruptores considerados en las figuras III.30 y III.31.

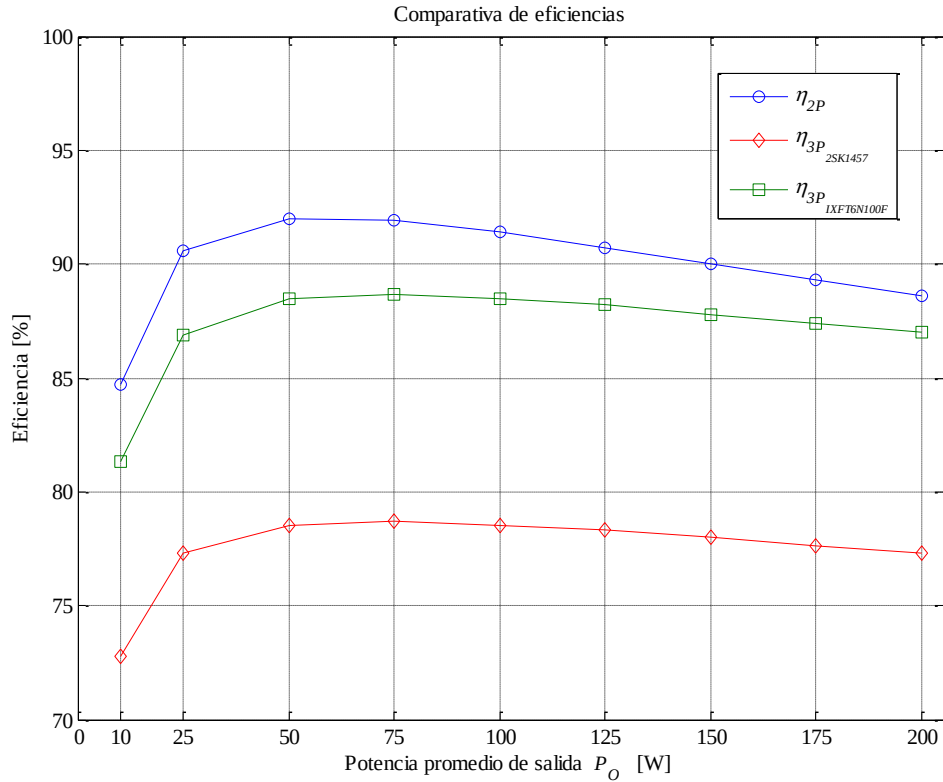


Figura III.32. Comparativa de eficiencias obtenidas para el sistema sin y con puerto de rizado.

De la figura III.32 se puede observar que, como se podía esperar, la eficiencia del sistema disminuye al introducir el convertidor del puerto de rizado; no obstante, como se mostró previamente en este capítulo, el uso de un convertidor extra bajo el esquema mostrado permite un aprovechamiento de la potencia promedio disponible a la entrada equiparable al sistema con la alternativa tradicional para la minimización del rizo en el bus de entrada, sin la necesidad de emplear un capacitor voluminoso del tipo electrolítico que aumenta el peso del sistema y reduce su periodo de vida útil.

III.5. Análisis de resultados

De las pruebas presentadas de simulación se puede apreciar que el sistema sin puerto de rizado es capaz de alimentar una carga de manera aislada por lo que podría formar parte de un sistema independiente de alimentación a partir de fuentes de energía renovable. Sin embargo también se observó que es capaz de conectarse a una red eléctrica para contribuir con potencia eléctrica a nivel micro al consumo global de una red mayor. Los resultados, como se mencionó en el Capítulo I, presentan la misma naturaleza que los sistemas inversores de bus de CD modulados bajo un esquema bipolar senoidal reportados ampliamente en la literatura especializada.

El esquema para reducir el rizo del bus de alimentación inherente a un sistema monofásico mediante un capacitor en paralelo con la fuente de alimentación, se observó que presenta buenos resultados para la calidad de la forma de onda suministrada a la carga y para el aprovechamiento de la potencia promedio disponible. No obstante los resultados adecuados, los valores requeridos de capacitancia son relativamente altos para la potencia manejada, ya que tomando en cuenta un sistema de 200 W con un rizo del 2 % en un bus de alimentación de 48 V, se obtiene una razón de aproximadamente $57.5 \mu\text{F}$ por watt.

Comparando los resultados obtenidos del sistema con capacitor de desacoplo en paralelo con el panel fotovoltaico con el sistema presentado de tres puertos, se observa que el funcionamiento no se ve alterado por la técnica propuesta para minimización del capacitor de desacoplo ya que las formas de onda obtenidas en cuanto a magnitudes y distorsión armónica son similares, con la ventaja de poder obtener mejores relaciones capacitancia/potencia, ya que tomando en cuenta los mismos parámetros que para el desacoplo mediante capacitor en paralelo, es decir, un sistema de 200 W con un rizo del 2 % en un bus de alimentación de 48 V con una relación de transformación $n_r=12$ se obtiene una relación de $0.4 \mu\text{F}$ por watt.

La Tabla III.13 resume los valores de rizo de voltaje en terminales de entrada y distorsión armónica del voltaje de salida del sistema obtenidos con las alternativas de reducción de rizo mostradas en este capítulo; retomando que la potencia del sistema es de 200 W, la frecuencia de conmutación es $f_{SW}=50 \text{ kHz}$ y que se alimenta una carga $R = 80.645 \Omega$ a través de un filtro LC de segundo orden con frecuencia de corte $f_c=5 \text{ kHz}$.

En lo relativo a la eficiencia del sistema bajo los dos esquemas para minimización de rizo presentados en este trabajo, se observa que la inclusión de un tercer convertidor reduce la eficiencia global del sistema pero reduce las pérdidas en el convertidor de entrada. No obstante, dicha reducción de eficiencia está fuertemente ligada a la selección de los dispositivos que

III. Resultados de simulación y experimentales

Tabla III.13. ΔV_{CD} y THD_{v_o} para el sistema sin y con puerto de rizado.

Parámetro	Sistema sin puerto de rizado		Sistema con puerto de rizado	
	$C_{PV} = 11513 \mu F$	$C_{PV} = 575 \mu F$	$C_{aux} = 80 \mu F$	$C_{aux} = 4 \mu F$
ΔV_{CD}	0.96 V	16.4 V	0.95 V	16.3 V
THD_{v_o}	0.977 %	8.66 %	1.09 %	8.72 %

integran los convertidores, por lo que una selección de dispositivos que tengan tiempos de encendido reducidos y bajas resistencias de canal pueden aumentar la eficiencia del sistema con convertidor de puerto de rizado obteniéndose eficiencias similares a las del sistema de dos puertos. De los resultados obtenidos se observa que la tendencia de las pérdidas en los convertidores es a aumentar conforme aumenta la potencia de salida, esto es debido principalmente a la disipación asociada a las conmutaciones, por lo que deberá analizarse para cada sistema en particular en cuanto a frecuencia de conmutación propuesta y tratar de optimizar la construcción del sistema, así como su integración.

Analizando los resultados experimentales obtenidos del prototipo construido con los expuestos en el apartado de simulación se pudo corroborar el funcionamiento del sistema, cabe mencionar que no se realizaron pruebas de conexión a la red eléctrica ni la integración física del tercer convertidor debido principalmente a problemas de tiempo disponible; de manera similar, las pruebas para alimentar una carga a través de un filtro LC donde es necesario retroalimentar la señal de corriente hacia la carga no se llevaron a cabo ya que no se contó con un algoritmo de identificación de los cruces por cero y del sensor adecuado para dicha tarea, ni con la instrumentación del mismo.

El problema de obtención del signo de la corriente aunque trivial en simulaciones, presenta retos prácticos ante ruidos de alta frecuencia y las respuestas de los sensores, ya que el tener un sensor preciso e inmune al ruido se contrapone a un sensor que pueda dar una lectura de un rango amplio de corriente. A pesar de estas limitantes el funcionamiento del convertidor quedó corroborado.

Conclusiones

Conclusiones y aportaciones de la tesis

El aprovechamiento de fuentes de energías renovables tales como las celdas de combustible y los paneles fotovoltaicos se ha realizado en mayor medida mediante el uso de topologías de convertidores CD/CA con enlace directo en bus de corriente directa; si bien este tipo de topologías cumplen el objetivo, presentan ciertas desventajas tales como: el procesamiento redundante de la energía y por ende la disminución de la eficiencia debido a varias etapas que integran el sistema; en caso de utilizar un convertidor de elevación para adecuar los típicamente bajos valores de voltaje entregados por las fuentes renovables, se presentan altos niveles de esfuerzo en voltaje en los interruptores del sistema y en caso de realizar un aislamiento galvánico a frecuencia de línea, la voluminosidad y alta relación peso/potencia del sistema.

Una alternativa a las topologías de enlace en bus de corriente directa son las llamadas topologías directas, basadas en convertidores matriciales mediante un enlace en corriente alterna de alta frecuencia; topologías que aunque maduras, no han sido tan ampliamente consideradas para sistemas de baja potencia en comparación con su contraparte de enlace de corriente directa debido a las complejidades del sistema en cuanto a su manejo y control no lineal de fase presentada. No obstante, las topologías de enlace en alta frecuencia son capaces de superar las desventajas de sus contrapartes de enlace en corriente directa mediante la selección de una correcta técnica de modulación y estrategia de conmutación, en el caso del desarrollo de este trabajo de tesis la técnica de modulación implementada fue la modulación por anchura de pulso

(PWM) de múltiple portadora en conjunto con una estrategia de conmutación controlada por la polaridad de la corriente de salida y polaridad del voltaje de entrada.

Dada la naturaleza monofásica del sistema existe un rizo de energía a través del sistema el cual se ve reflejado en terminales del panel fotovoltaico ocasionando una variación en el voltaje que puede suministrar. La solución más empleada para resolver este problema consiste en un capacitor en paralelo con la fuente de alimentación. Esta alternativa aunque sencilla y ampliamente utilizada, presenta inconvenientes tales como la alta relación capacitancia/potencia lo que conlleva a su implementación mediante el uso de capacitores del tipo electrolítico, los cuales al estar expuestos a la intemperie en condiciones de alta temperatura presentan un periodo de vida útil menor, reduciendo la confiabilidad del sistema y su periodo de vida útil.

En base a lo anterior se realizó la propuesta de una técnica para el desacoplo de potencia en el sistema, basada en un convertidor acoplado a un tercer puerto del transformador de enlace de alta frecuencia que minimizara el valor del capacitor requerido en comparación con el esquema de un capacitor en paralelo con la fuente de alimentación; de tal manera que se obtuviera una mejor relación capacitancia/potencia y por ende que permitiera implementar la capacitancia de desacoplo requerida mediante el uso de capacitores de película plástica, los cuales tienen un periodo de vida útil en comparación con su contraparte electrolítica, dando como resultado un sistema con mayor confiabilidad.

El método propuesto para la minimización del capacitor de desacoplo resulta interesante ya que permite conocer el valor máximo del rizo en el bus de CD a partir de la potencia promedio manejada en la salida del sistema, el valor del bus de alimentación y la relación de transformación entre devanados de entrada y del convertidor del puerto de rizado. Un aspecto importante que se obtuvo de la ecuación que dimensiona el capacitor de desacoplo mediante la técnica propuesta, es la relación inversa que existe entre el valor del capacitor y la relación de vueltas, ya que debe prestarse especial atención al uso de relaciones de vueltas muy grandes; ya que aunque teóricamente es posible reducir en gran medida el capacitor de desacoplo, los esfuerzos en voltaje aplicados a los interruptores del convertidor del devanado terciario donde se encuentra el convertidor que maneja el rizado limitan prácticamente la reducción posible del valor del capacitor, por lo que cada sistema deberá analizarse de manera particular si se desea implementar la técnica expuesta en esta tesis.

El funcionamiento del sistema fue validado mediante extensivas simulaciones presentadas para condiciones de operación como sistema autónomo y posteriormente como sistema con conexión

a la red eléctrica poniéndose en comparativa los resultados obtenidos del sistema con capacitor de desacoplo en paralelo con la fuente de alimentación y con la técnica aquí propuesta para su minimización. Las principales conclusiones de los resultados obtenidos son:

- El uso de la técnica de modulación PWM de múltiple portadora permite obtener formas de onda similares a las obtenidas en inversores de bus de CD bajo esquemas de modulación PWM senoidal por lo que las técnicas de filtrado expuestas en la literatura especializada aplican directamente.
- La inclusión del convertidor de rizado en un tercer puerto bajo el esquema de minimización del capacitor de desacoplo no afecta el funcionamiento del sistema en comparación con el sistema con capacitor de desacoplo en paralelo con la fuente de alimentación.
- A pesar de que el técnica de minimización del capacitor de desacoplo mediante el puerto de rizado tiene el mismo efecto que el capacitor en paralelo con la fuente de entrada, el flujo de energía del doble de la frecuencia de salida del sistema se redirecciona hacia el convertidor del tercer puerto, reduciendo los esfuerzos en corriente de los interruptores del inversor Push-Pull de entrada.
- Del análisis matemático del sistema de microgeneración se pudo observar que a pesar de la complejidad estructural proyectada por el sistema en comparación con un inversor convencional de bus de CD, el comportamiento fundamental es muy similar a lo reportado en la literatura, lo que justifica su uso en sistemas de baja potencia y/o en las mismas aplicaciones donde se emplean inversores de enlace directo en bus de CD.
- Del análisis de pérdidas se observa que la inclusión de un tercer convertidor al sistema de microgeneración reduce la eficiencia global del sistema; no obstante dicha reducción en eficiencia es dependiente en gran medida de los parámetros de desempeño de los dispositivos que integran el convertidor, por lo que una selección adecuada en éstos puede arrojar eficiencias similares a las obtenidas con el sistema sin eliminación del rizo a través del puerto de rizado.

Se diseñó y construyó un prototipo que permitió validar la operación del sistema, aunque no fue posible obtener resultado experimentales a los mismos niveles de potencia y para todos los casos presentado en las simulaciones por las razones operativas expuestas en la sección de resultados. No obstante, en relación a los resultados obtenidos se concluye que el objetivo general y los objetivos particulares se cumplieron de acuerdo a lo establecido.

Como aportaciones del desarrollo de este trabajo de tesis se pueden mencionar:

- La aplicación de la técnica de modulación PWM de múltiple portadora a un sistema de convertidor matricial en conmutación forzada.
- El análisis de los modos de operación del convertidor matricial monofásico con puerto de rizado en el sistema de microgeneración.
- La propuesta de una técnica de minimización del capacitor de desacoplo mediante un devanado terciario del transformador de enlace en alta frecuencia.
- La obtención del dimensionamiento del capacitor de desacoplo mediante un convertidor de rizado acoplado al transformador de enlace en alta frecuencia en función de los parámetros del sistema.
- Una metodología simplificada para la síntesis de ecuaciones empleadas para la estimación de pérdidas y eficiencia del sistema bajo las dos propuestas de minimización de rizo presentadas en este trabajo de investigación
- Un prototipo experimental del sistema de microgeneración fotovoltaico basado en un convertidor matricial monofásico.

Sugerencias para trabajo futuro

Algunas sugerencias para continuar esta línea de investigación se proponen a continuación:

- Implementar la técnica de modulación y estrategia de conmutación en un dispositivo sencillo de bajo costo, como un microcontrolador o controlador digital de señales, así como un bloque optimizado para la detección del signo de la corriente salida hacia la carga. Lo anterior considerando la reducción física del sistema mediante el uso de componentes de montaje superficial.
- Realizar un análisis de estrategias de control aplicables al sistema en operación autónoma y/o con conexión a la red eléctrica.
- Llevar a cabo un análisis de la interacción del sistema con puerto de rizado conectado a la red eléctrica, con la finalidad de discernir el flujo de potencia activa y/o reactiva entre los puertos durante los transitorios del sistema.
- Llevar a cabo un estudio de las capacidades del convertidor del puerto de rizado para la implementación de otra técnica de cancelación de rizo o la absorción y entrega de energía en forma de potencia reactiva.
- Llevar a cabo un estudio de confiabilidad en comparativa con el sistema convencional de inversor de bus de CD con aislamiento.

Publicaciones generadas

En la realización de este trabajo de tesis se generó la siguiente publicación:

- Aganza-Torres A. and Cárdenas V., “Analysis and Modelling of HF-Link Cycloconverter Based Inverter for Low-Power Renewable Energy Sources Applications”, 2011 8th International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE2011), Mérida, Yucatán, México. October 23–25, 2011.

Anexo A

Dimensionamiento del sistema de microgeneración fotovoltaico

Considérese el sistema de microgeneración fotovoltaico con convertidor matricial monofásico a la salida e inversor tipo Push-Pull a la entrada mostrado en la figura A.1. El convertidor del puerto de rizado es un convertidor tipo puente completo. El dimensionamiento de los interruptores se realiza en función de los voltajes y corrientes pico a potencia y voltaje nominales. Considerando un factor potencia unitario en la carga $S_O = P_O = V_O I_O$ y una tensión y corriente senoidales en fase.

Los parámetros de diseño para el dimensionamiento del sistema de microgeneración se listan en la Tabla A.1, los valores de eficiencia tanto del transformador como del convertidor matricial son valores propuestos.

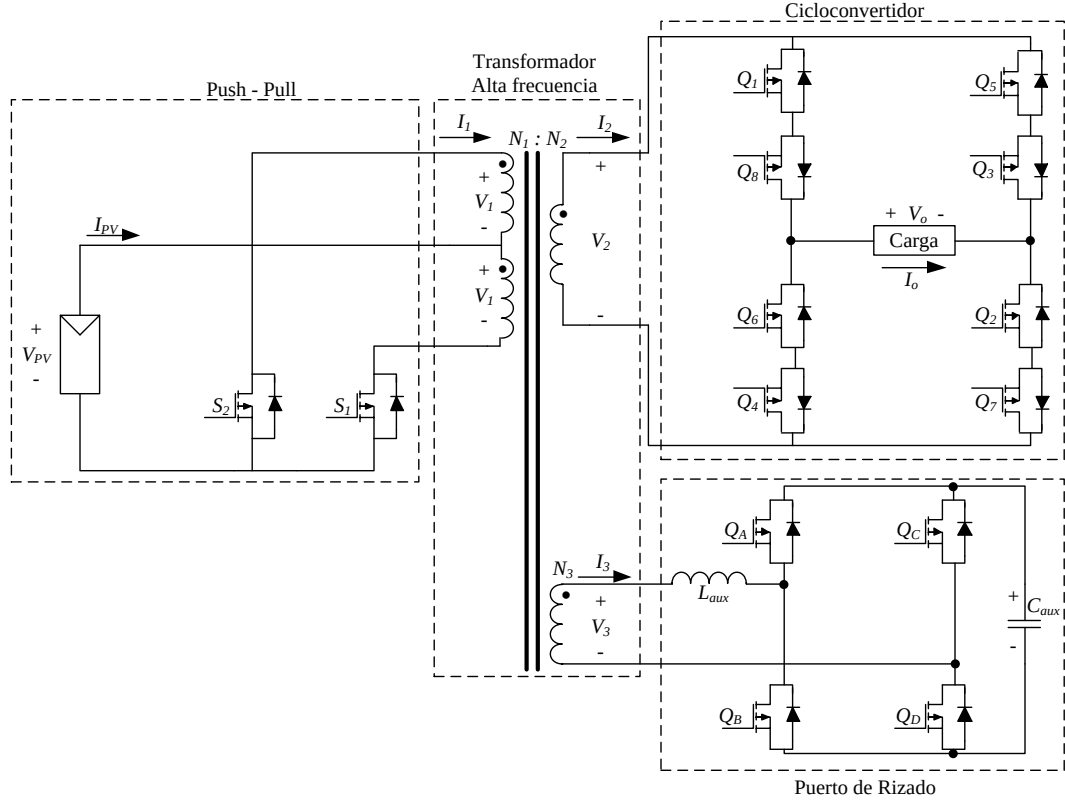


Figura A.1. Diagrama esquemático del sistema de microgeneración fotovoltaico.

Tabla A.1. Parámetros de diseño para dimensionamiento del sistema.

Parámetro	Valor
Potencia de salida, P_O	200 W
Voltaje de salida, V_O	127 V_{rms}
Relación de transformación, N_2/N_1	4.2
Relación de transformación, N_3/N_1	12
Capacitor de desacoplo, C_{aux}	80 μF
Eficiencia del transformador de alta frecuencia, η_T	90 %
Eficiencia del convertidor matricial, η_{CM}	85 %

A.1. Dimensionamiento del convertidor matricial monofásico

Con una potencia de salida de 200 W a 127 V_{rms} la corriente pico de salida esta dada como:

$$I_O = \sqrt{2} \frac{P_O}{V_O} = \sqrt{2} \frac{200W}{127V_{rms}} = 2.22A \quad (A.1)$$

lo que equivale a una corriente eficaz $I_O=1.57 A_{rms}$.

El voltaje que deben de soportar los interruptores Q_1 – Q_8 es el aplicado en el secundario del transformador, considerando que el voltaje promedio del alimentación del panel fotovoltaico V_{PV} es 48 V, entonces:

$$V_2 = V_{PV} \frac{N_2}{N_1} = (48)(4.2) = 201.6V \quad (A.2)$$

A.2. Dimensionamiento del inversor Push-Pull

Para el convertidor Push-Pull es necesario elevar de una fuente de voltaje de 48 V, correspondiente a un arreglo fotovoltaico, a 180 V pico, con la finalidad de poder obtener un voltaje eficaz de 127 V en la carga conectada al cicloconvertidor PWM, la salida de voltaje alterno del secundario del transformador de alta frecuencia alimenta al convertidor matricial de salida. Analizando la malla de entrada cuando sólo un interruptor está encendido, el voltaje en terminales del otro interruptor es:

$$V_{S1(off)} = 2V_{PV} = 96V \quad (A.3)$$

De las ecuaciones fundamentales del transformador se tiene que la corriente por un devanado primario del transformador está dada como:

$$I_1 = I_2 \frac{N_2}{N_1} \quad (A.4)$$

Además, la corriente efectiva en un devanado primario del transformador de topología Push-Pull está dada por [36]:

$$I_{1rms} = \frac{I_{2rms}}{\sqrt{2}} \quad (A.5)$$

Entonces, si $I_O = I_2 = 1.57A_{rms}$ y considerando la eficiencia del transformador se tiene que la corriente eficaz en un devanado primario está dada como:

$$I_1 = \frac{I_{2rms}}{\eta_T} \frac{N_2}{N_1} = \frac{(1.57A)(4.2)}{0.9} = 7.32A_{rms} \quad (A.6)$$

lo que equivale a una corriente pico por el devanado primario de 10.35 A.

Retomando la ecuación (A.5), la corriente por cada uno de los interruptores del convertidor Push-Pull es:

$$I_{S1rms} = \frac{I_{1rms}}{\sqrt{2}} = \frac{(7.32A)}{\sqrt{2}} = 5.18A \quad (A.7)$$

El valor de corriente por cada uno de los interruptores calculado en la ecuación (A.7) es considerando que no se encuentra en operación del convertidor del tercer puerto bajo el esquema de minimización de rizo expuesto en este trabajo de tesis, no obstante, el uso de la técnica de

desacoplo de potencia expuesta en el Capítulo II reduce el esfuerzo máximo del pico de corriente a un valor dado por el punto de corriente de máxima potencia del panel fotovoltaico, que para el caso de este desarrollo es $I_{MPP} = 4.2A$.

A.3. Dimensionamiento del convertidor del puerto de rizado

De manera similar que para los dos convertidores anteriores, el voltaje de bloqueo máximo de los interruptores del convertidor del puerto de rizado está dado por:

$$V_3 = \frac{N_3}{N_1} \left(V_{PV} + \frac{\Delta V_{PV}}{2} \right) \quad (A.8)$$

Considerando que ΔV_{PV} es la amplitud pico–pico del rizo en el bus de CD. Para el caso de estudio con un capacitor de desacoplo en el tercer puerto de $80 \mu F$, como se expuso en el Capítulo II de este trabajo de tesis, se tiene un rizo de voltaje del 2 % con respecto del promedio en el bus de alimentación, por lo tanto el voltaje pico que soportan los interruptores del convertidor del puerto de rizado:

$$V_3 = \frac{N_3}{N_1} \left(V_{PV} + \frac{\Delta V_{PV}}{2} \right) = (12)(48 + 0.48) = 581.76V \quad (A.9)$$

Para obtener la corriente que circula por los interruptores del puerto de rizado, se retoma la expresión fundamental de la corriente a través de un capacitor:

$$i_C(t) = C \frac{dv_C}{dt} \quad (A.10)$$

Considerando que la variación del voltaje en el capacitor produce sus variaciones temporales, además hay que considerar que la frecuencia del voltaje a través del capacitor de desacoplo es del doble de la frecuencia de salida. El voltaje a través del capacitor puede considerarse senoidal o cosenoidal.

$$i_C = 2\omega C \frac{N_3}{N_1} \Delta V_{PV} = 2(2\pi 60)(80\mu)(12)(0.96) = 0.694A \quad (A.11)$$

Para que los interruptores trabajen al 50 % de su capacidad máxima, los valores seleccionados de voltaje y corriente de los interruptores se elige al doble de los calculados en las ecuaciones (A.1), (A.2), (A.3), (A.7), (A.9) y (A.11).

A.4. Dimensionamiento del transformador de alta frecuencia

Una vez dimensionados los convertidores de entrada y salida que constituyen al convertidor en su totalidad, es necesario diseñar el elemento de enlace entre ambos, en este caso un transformador

de alta frecuencia. La metodología a utilizar para el diseño del transformador se encuentra basada en la cantidad de material magnético a utilizar. Se considera que la potencia deseada a la salida tanto del convertido matricial como del convertidor del puerto de rizado es de 200 W con una eficiencia de 85 %. El procedimiento de diseño se muestra a detalle en [36]. La figura A.2 muestra el diagrama de flujos de potencia a través del transformador, teniendo en cuenta que $P_{\Sigma} = P_2 + P_3$.

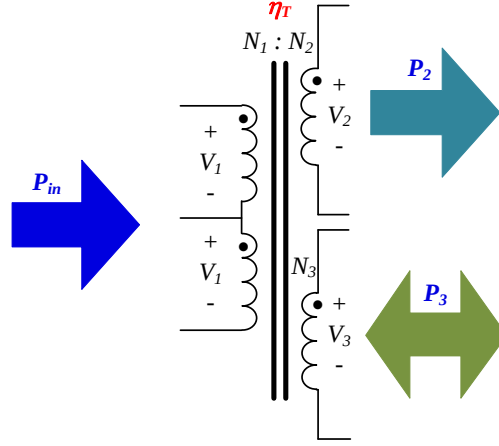


Figura A.2. Flujos de potencia en el transformador de enlace.

Los parámetros para el diseño del transformador son:

- Potencia de salida, $P_{\Sigma} = P_2 + P_3 = 470W$.
- Eficiencia del transformador, $\eta_T = 0.9$
- Potencia de entrada, $P_{in} = \frac{P_{\Sigma}}{\eta_T}$

Con los datos de entrada se obtiene la potencia construida como:

$$P_T = P_{in} + P_{\Sigma} = \frac{P_{\Sigma}}{\eta} + P_{\Sigma} = P_{\Sigma} \left(1 + \frac{1}{\eta} \right) = 470 \left(1 + \frac{1}{0.9} \right) = 992.22W \quad (A.12)$$

Con la potencia construida se obtiene el producto de área del núcleo del transformador, dado por:

$$A_P = \left(\frac{P_T 10^4}{K_f B_m f K_U K_j} \right)^X \quad (A.13)$$

donde:

A. Dimensionamiento del sistema de microgeneración fotovoltaico

- A_P = Producto de áreas requerido [cm^4].
 K_f = Factor de forma.
 B_m = Densidad de flujo nominal [Teslas].
 K_U = Factor de utilización de ventana W_a .
 K_j = Factor de incremento de temperatura.
 X = Factor de geometría.

El núcleo utilizado para la construcción del transformador es de ferrita de material 3C90, el cual tiene una densidad de flujo nominal de 300 mT a 50 kHz; además se consideran los siguientes parámetros: $K_f = 4.0$, $K_U = 0.4$, $K_j = 403$ (incremento de $25^\circ C$) y $X = 1.14$ con lo que se obtiene:

$$A_P = \left(\frac{(992.22)10^4}{4(0.3)(50k)(0.4)(403)} \right)^{1.14} = 1.029 cm^4 \quad (A.14)$$

El producto de áreas del núcleo seleccionado debe ser igual o mayor que el calculado. Por disponibilidad se emplea un núcleo RM12/I cuyas dimensiones, en milímetros, se muestran en la figura A.3.

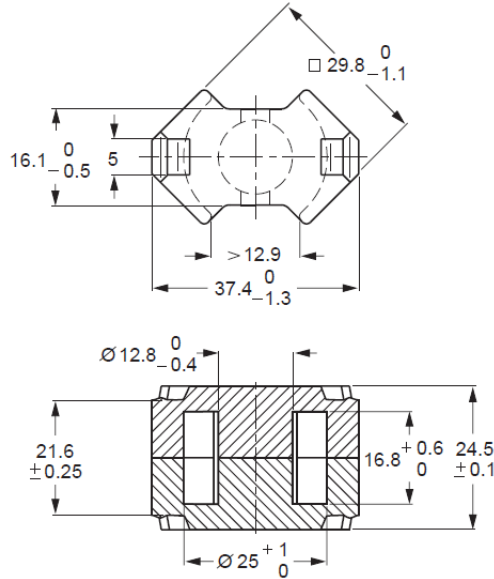


Figura A.3. Dimensiones en milímetros del núcleo RM12/I.

De las dimensiones del núcleo se obtienen los siguientes parámetros:

- Área de ventana, $W_a = 1.103 cm^4$
- Área central, $A_c = 1.4 cm^2$

- Producto de áreas, $A_P = 1.544 \text{ cm}^4$

Por lo que el núcleo seleccionado cumple con los parámetros necesarios.

Con los parámetros físicos del núcleo seleccionado se realizan los cálculos del número de vueltas de los devanados primario N_P , secundario N_S y terciario N_T ; así como de los calibres de los conductores necesarios para construir los embobinados.

$$N_P = \frac{V_I 10^4}{K_f B_m f A_c} = \frac{(48) 10^4}{(4)(0.3)(50k)(1.4)} = 5.71 \rightarrow 6 \quad (\text{A.15})$$

$$N_S = \frac{N_P V_2}{V_I} = \frac{(6)(48)(4.2)}{48} = 25.2 \rightarrow 26 \quad (\text{A.16})$$

$$N_T = \frac{N_P V_3}{V_I} = \frac{(6)(48)(12)}{48} = 72 \quad (\text{A.17})$$

Para los calibres de conductores se parte de la densidad de corriente J a circular por cada uno de los devanados, donde y es el factor de enfriamiento para temperatura del núcleo. La densidad de corriente está dada como:

$$J = K_j A_P^y \quad (\text{A.18})$$

Con $y = -0.125$ para el caso de un núcleo de ferrita y los parámetros adicionales ya obtenidos, se tiene una densidad de corriente:

$$J = K_j A_P^y = (403)(1.544)^{-0.125} = 381.701 \frac{\text{A}}{\text{cm}^2} \quad (\text{A.19})$$

Con la densidad de corriente se calculan los calibres de los conductores del primario y secundario considerando los valores rms de las corrientes calculadas en el dimensionamiento de los convertidores.

$$AWG_1 = \frac{I_I}{J} = \frac{5.18}{381.701} = 13.57 \times 10^{-3} \text{ cm}^2 \rightarrow 11 \times \text{AWG26} \quad (\text{A.20})$$

$$AWG_2 = \frac{I_O}{J} = \frac{1.57}{381.701} = 4.113 \times 10^{-3} \text{ cm}^2 \rightarrow 4 \times \text{AWG26} \quad (\text{A.21})$$

$$AWG_3 = \frac{I_3}{J} = \frac{0.8}{381.701} = 2.095 \times 10^{-3} \text{ cm}^2 \rightarrow \text{AWG26} \quad (\text{A.22})$$

A. Dimensionamiento del sistema de microgeneración fotovoltaico

Para la construcción de los conductores de los devanados del transformador, se emplean varios hilos de alambre magneto para minimizar el efecto piel a la frecuencia de operación. Empleando alambre calibre 26 se necesitan 11, 4 y 1 hilos para los devanados primario, secundario y terciario respectivamente.

Si no se desea incorporar el devanado terciario, la metodología mostrada es válida, recalculando el productor de áreas con la potencia construida se obtiene un área menor, empleando el mismo núcleo mostrado los valores de los calibres de alambre, así como número de vueltas son los mismos.

Anexo B

Implementación del sistema de microgeneración fotovoltaico

La figura B.1 muestra el diagrama de bloques implementados del sistema de microgeneración fotovoltaico, se muestran atenuados los bloques cuya implementación ha sido reportada previamente en este trabajo de tesis. Los bloques resaltados se cubrirán en este anexo.

B.1. Implementación de la técnica de modulación PWM de múltiple portadora y estrategia de conmutación

El diagrama a bloques de la técnica de modulación PWM de múltiple portadora se muestra en la figura B.2. La implementación práctica del esquema mostrado en la figura B.2 se muestra en la figura B.3, la señal de referencia o moduladora $m(t)$ es suministrada de manera externa mediante un generador de funciones, no obstante puede implementarse mediante un oscilador senoidal discreto. La señal portadora $C(t)$ y la señal cuadrada V_{sync} deben estar sincronizadas y

B. Implementación del sistema de microgeneración fotovoltaico

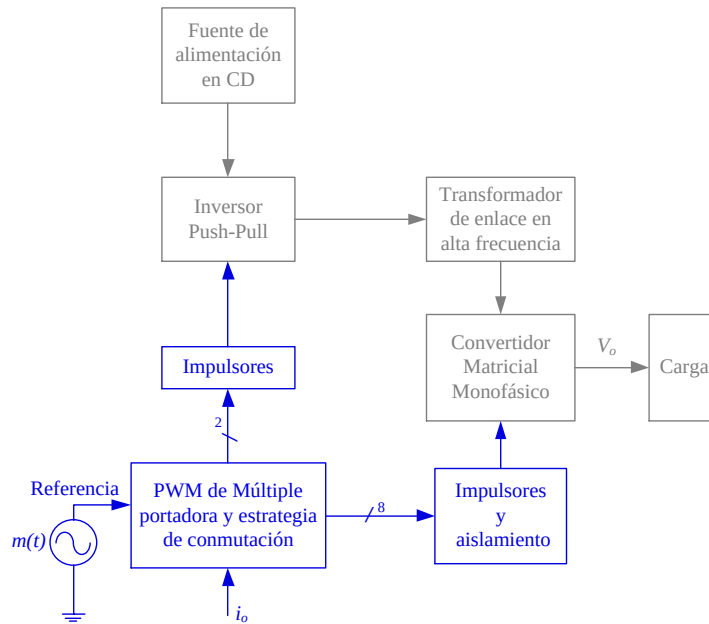


Figura B.1. Diagrama de bloques implementados del sistema de microgeneración fotovoltaico.

son generadas mediante un oscilador de onda cuadrada–triangular, formado por un oscilador de onda cuadrada seguido por un integrador [35], dado que la rampa de subida de la señal triangular debe coincidir con el flanco positivo de la señal cuadrada, ésta última se invierte mediante un comparador con cero.

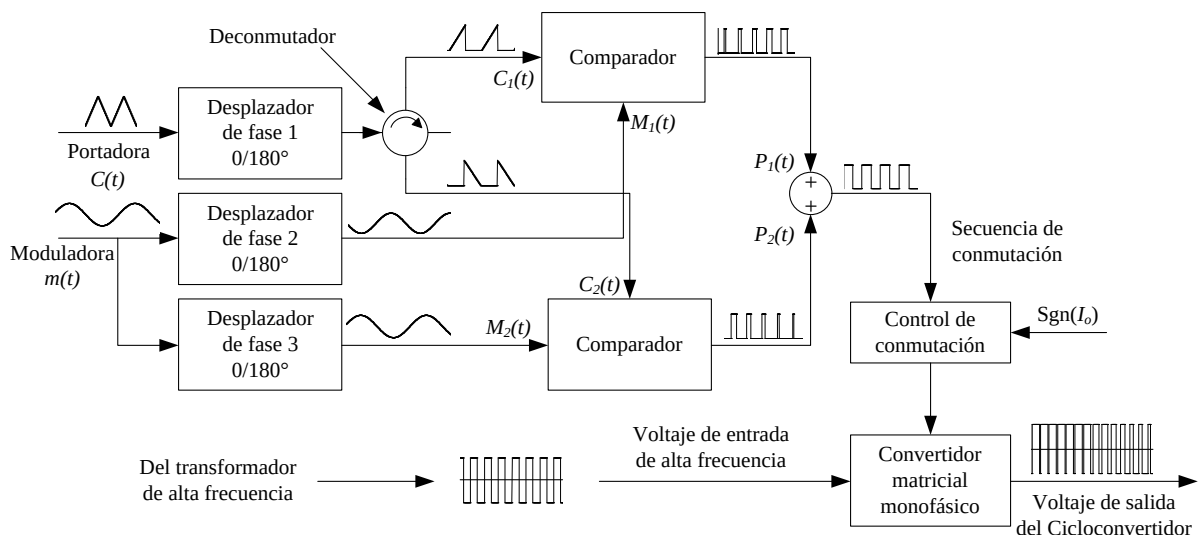


Figura B.2. Esquema de generación de secuencia PWM con dos portadoras.

El esquema del deconmutador requerido en la estrategia de modulación, se implementa mediante la habilitación selectiva de los resultados de las comparaciones entre la señal portadora $C(t)$ y

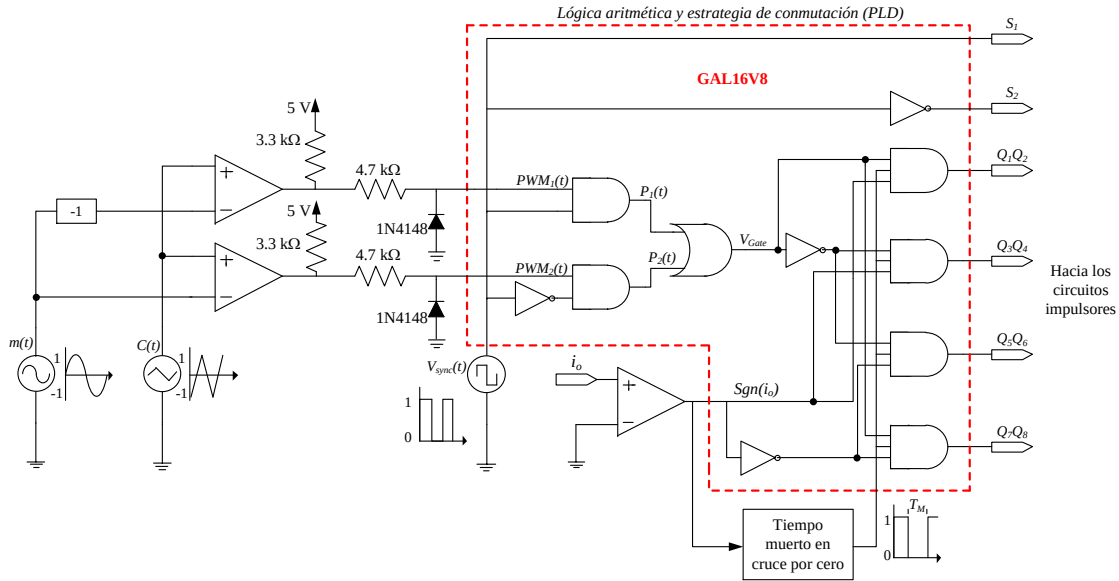


Figura B.3. Diagrama esquemático de la implementación de la técnica de modulación y estrategia de conmutación.

la señal moduladora $m(t)$ y su inverso $-m(t)$; la comparación se realiza en todo momento para ambos flancos de la señal portadora para ambas señales $m(t)$ o $-m(t)$, sin embargo el resultado que se toma es para el flanco de subida de la portadora y el inverso de las señal moduladora con $V_{sync} = 1$ y el flanco de bajada de la portadora y la señal moduladora con $V_{sync} = 0$.

La lógica aritmética para la generación de la secuencia de conmutación (V_{gate}) y la estrategia de conmutación se realiza en un dispositivo lógico programable simple (SPLD) GAL16V8. La lógica programada en el PLD recibe los resultados de las comparaciones ($PWM_1(t)$ y $PWM_2(t)$), la señal de sincronía (V_{sync}), el signo de la corriente de salida y un pulso de duración constante en cada cruce por cero de la señal del signo de la corriente la cual corresponde al tiempo muerto para el cambio de banco en el convertidor matricial y entrega las señales de control de los todos los interruptores del sistema.

El código fuente del dispositivo GAL16V8 se lista a continuación:

```
-- Lógica de control para la generación de las señales de control
-- de los convertidores Push-Pull y matricial monofásico
library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity control is
    port (pwm1, pwm2, ctrl, io, TM: in std_logic;
```

```
        vgate, SW1, SW2, Q1Q2, Q3Q4, Q5Q6, Q7Q8: out std_logic
    );

attribute pin_numbers of control: entity is
    "ctrl:1 pwm1:2 pwm2:3 io:4 TM:5 "&
    "Q1Q2:19 Q3Q4:18 Q5Q6:17 Q7Q8:16 "&
    "SW1:15 SW2:14 Vgate:13 ";
end control;

architecture logica of control is
signal S1, S2, S3, S4, Vg: std_logic;

begin
    -- Señales de control de los interruptores
    -- del convertidor Push-Pull
    SW1 <= ctrl;
    SW2 <= NOT ctrl;

    -- Secuencia de conmutación
    Vg <= (pwm1 AND ctrl) OR (pwm2 AND NOT ctrl);
    Vgate <= Vg;

    S1 <= (Vg AND io);
    S2 <= ((NOT Vg) AND io);
    S3 <= ((NOT Vg) AND NOT io);
    S4 <= (Vg AND NOT io);

    -- Señales de control de los interruptores del convertidor
    -- matricial monofásico
    Q1Q2 <= NOT (S1 AND TM);
    Q3Q4 <= NOT (S2 AND TM);
    Q5Q6 <= NOT (S3 AND TM);
    Q7Q8 <= NOT (S4 AND TM);
end logica;
```

B.2. Implementación de los impulsores

Una vez obtenidas las señales de conmutación de los interruptores mediante el esquema de modulación y la estrategia de conmutación es necesario adecuarlas a los niveles de voltaje requeridos por los transistores MOSFET para su correcto encendido ($\approx 12V$) dado que el dispositivo GAL entrega señales en niveles lógico digital de 5 V. La figura B.4 muestra el diagrama esquemático del impulsor de los interruptores del inversor Push-Pull de entrada, y

el cual forma parte del circuito de entrada de los impulsores de los interruptores del convertidor matricial.

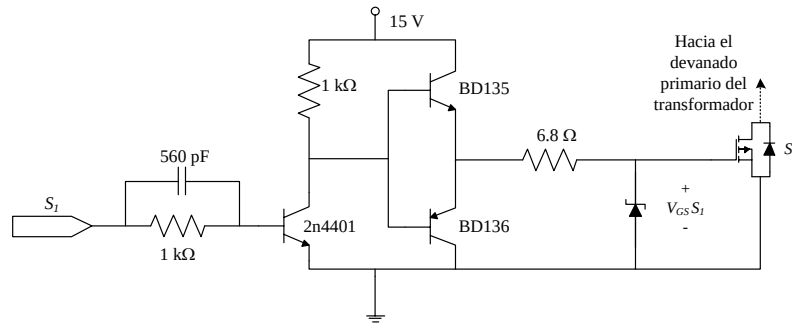


Figura B.4. Diagrama esquemático del impulsor de los interruptores del convertidor Push-Pull.

Para los impulsores de los interruptores del convertidor matricial monofásico de salida se requieren que las señales de los 4 pares de interruptores bidireccionales estén aisladas, esto debido a que las fuentes de los MOSFET están referidas a distintos puntos. Con la finalidad de evitar el uso de 4 fuentes aisladas, se utilizaron impulsores basados en transformadores de pulsos modelo SD250-3L de Coilcraft[®], los cuales trabajan en un rango de frecuencia de 10 kHz a 250 kHz. El diagrama esquemático del circuito impulsor por par de interruptores del convertidor matricial se muestra en la figura B.5.

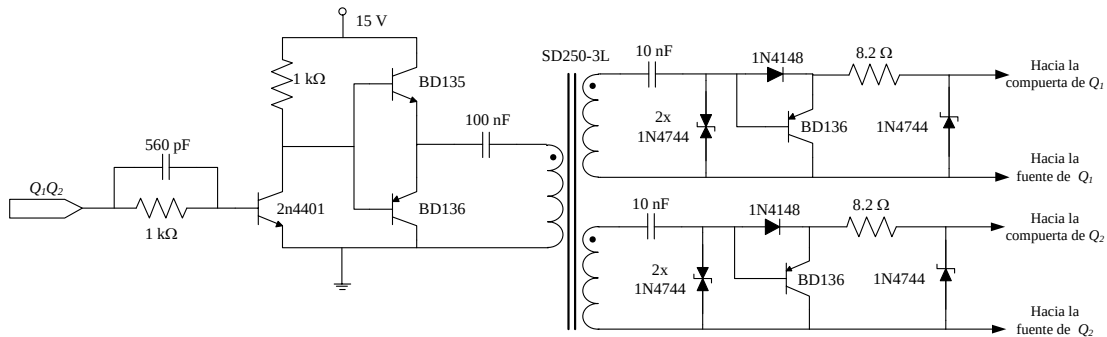


Figura B.5. Diagrama esquemático del impulsor de los interruptores del convertidor matricial.

Por lo tanto son necesarios cuatro circuitos como el mostrado en la figura B.5 para controlar los ocho interruptores que integran el convertidor matricial monofásico.

Anexo C

Análisis de estimación de pérdidas y eficiencia del sistema de microgeneración fotovoltaico

Para realizar una estimación de las pérdidas asociadas a los dispositivos del sistema de microgeneración es necesario conocer los valores eficaces y promedio de las corrientes que circulan por los dispositivos semiconductores. El análisis de las corrientes en función de su forma de onda característica se muestra a continuación. Adicionalmente, más adelante en este anexo, se exponen los cálculos para la estimación de pérdidas del sistema bajo los esquemas de minimización de rizo basado en un capacitor conectado en paralelo con la fuente de alimentación y mediante la integración del puerto de rizado.

C.1. Análisis de los valores eficaces y promedio de las formas de onda del sistema de microgeneración

Considérese la forma de onda de corriente $i(t)$ de la figura C.1 correspondiente a un semiciclo de una función senoidal con frecuencia f_o , periodo π y amplitud pico I_p .

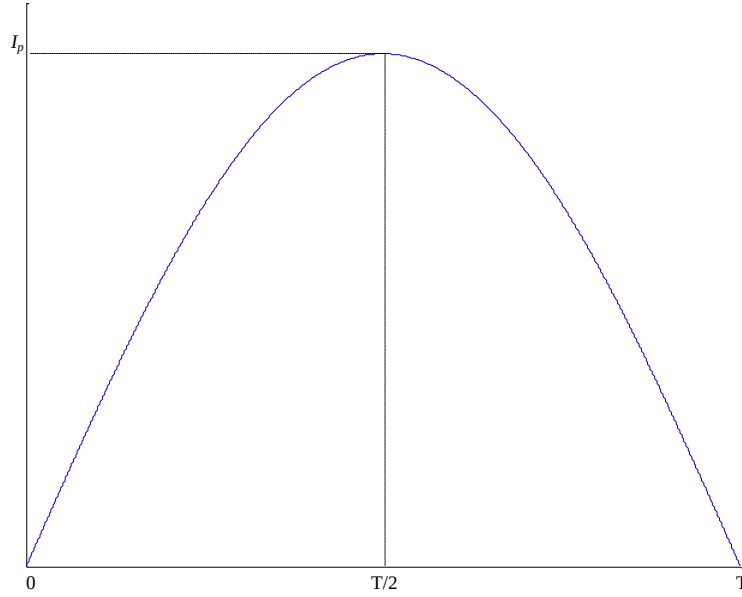


Figura C.1. Semiciclo de una función senoidal de amplitud pico I_p .

Partiendo de la definición de valor eficaz o rms de una función, el valor eficaz de la forma de onda de la figura C.1 está dado como:

$$I_{rms} = \sqrt{\frac{1}{T} \int_0^T i^2(t) dt} = \sqrt{\frac{1}{\pi} \int_0^{\pi} I_p^2 \sin^2(\omega_o t) d(\omega_o t)} = \frac{I_p}{\sqrt{2}} \quad (C.1)$$

Ahora, si se descompone la señal de la figura C.1 en la suma de dos señales periódicas (y ortogonales entre sí) como las mostradas en las figuras C.2 (a) y (b).

y se analiza una de ellas (figura C.2(a)), su valor eficaz está dado por:

$$I_{a_{rms}} = \sqrt{\frac{1}{\pi} \int_0^{T/2} i^2(t) dt} = \sqrt{\frac{1}{\pi} \int_0^{\pi/2} I_p^2 \sin^2(\omega_o t) d(\omega_o t)} = \frac{I_p}{2} \quad (C.2)$$

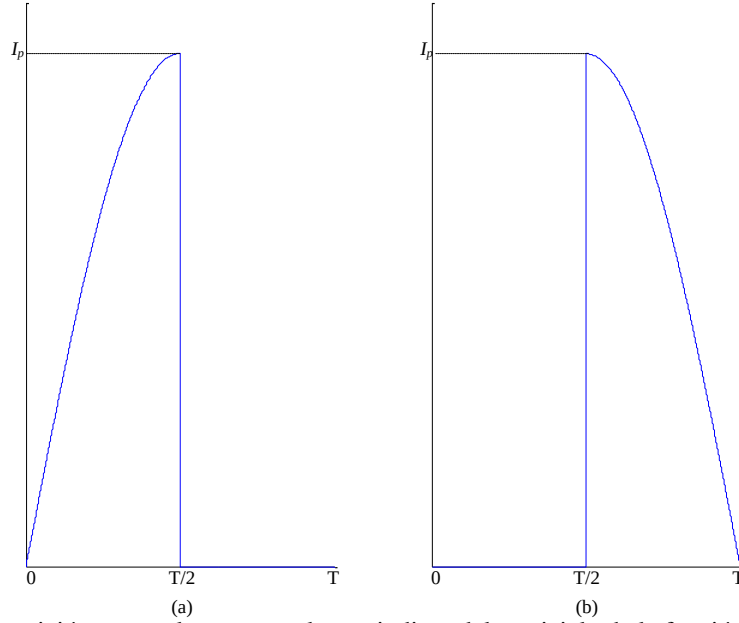


Figura C.2. Descomposición en señales ortogonales periódicas del semiciclo de la función senoidal de amplitud pico I_p .

es decir:

$$I_{a_{rms}} = \frac{I_{rms}}{2} \quad (C.3)$$

De manera similar, si se analiza el valor promedio de la forma de onda de la figura C.1, se obtiene:

$$I_{a_{prom}} = \frac{1}{T} \int_0^T i(t) dt = \frac{1}{\pi} \int_0^{\pi} I_p \sin(\omega_o t) d(\omega_o t) = \frac{2I_p}{\pi} \quad (C.4)$$

Y analizando su componente de la figura C.2(a), se obtiene que el valor promedio está dado por:

$$I_{a_{prom}} = \frac{1}{T} \int_0^{T/2} i(t) dt = \frac{1}{\pi} \int_0^{\pi/2} I_p \sin(\omega_o t) d(\omega_o t) = \frac{I_p}{\pi} \quad (C.5)$$

es decir:

$$I_{a_{prom}} = \frac{I_{prom}}{2} \quad (C.6)$$

De lo anterior se deduce que si el área bajo la curva de la señal senoidal se reduce en un 50 %, su valor eficaz disminuye en un factor de $\frac{1}{\sqrt{2}}$ y su valor promedio en un factor $\frac{1}{2}$. Este efecto prevalece si el número de “muescas” en la señal senoidal aumentan (mayor frecuencia de muestreo), siempre y cuando la reducción de área bajo la curva sea del 50 % como en la figura C.3.

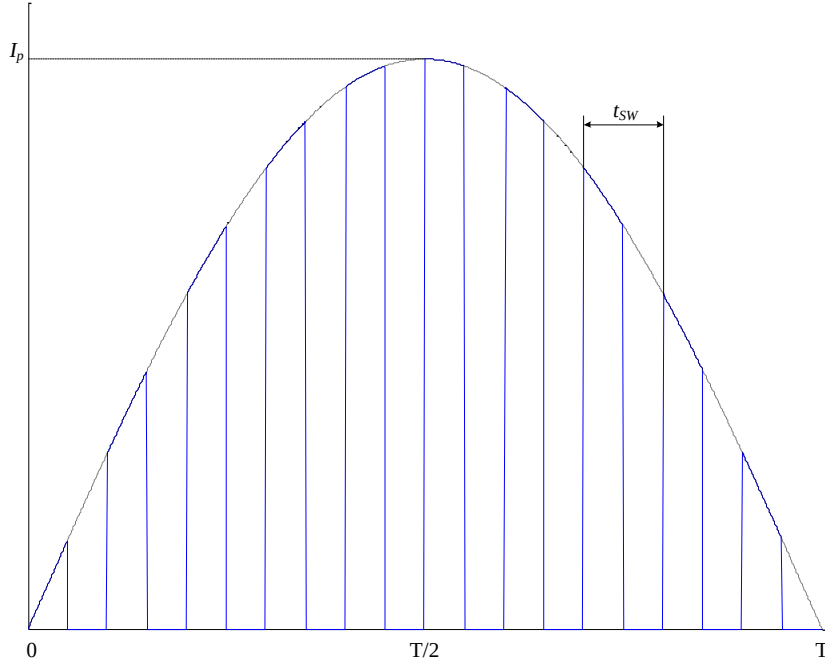


Figura C.3. Semiciclo senoidal con periodo de muestreo t_{SW} al 50 % del ciclo de trabajo.

Adicionalmente, una forma de onda de corriente (o tensión) resultante de la suma de dos o más funciones periódicas, todas ortogonales, presenta un valor eficaz dado por [37]:

$$I_{rms} = \sqrt{I_{1,rms}^2 + I_{2,rms}^2 + I_{3,rms}^2 + \dots + I_{N,rms}^2} = \sqrt{\sum_{n=1}^N I_{n,rms}^2} \quad (C.7)$$

como lo es el caso de la figura C.1 formada a partir de la suma de las figuras C.2 (a) y (b).

C.2. Estimación de pérdidas en los dispositivos semiconductores

Las pérdidas de potencia en cualquier dispositivo semiconductor operando en modo conmutado puede dividirse en:

- a) Pérdidas por conducción (P_{COND})
- b) Pérdidas por conmutación (P_{SW})
- c) Pérdidas por bloqueo (P_B)

Despreciando las pérdidas por bloqueo, las pérdidas totales en un interruptor están dadas como:

$$P_T = P_{COND} + P_{SW} + P_B \approx P_{COND} + P_{SW} \quad (C.8)$$

Cabe aclarar que la estimación de pérdidas obtenida en este anexo se realiza bajo condiciones simplificadas donde no se consideran los efectos de las capacitancias e inductancias parásitas en los dispositivos semiconductores, una estimación más detallada considerando estos efectos se puede consultar en [38] y [39].

C.2.1. Pérdidas en el transistor MOSFET

Considérese el modelo del MOSFET mostrado en la figura C.4 compuesto por una resistencia en serie con un interruptor ideal.

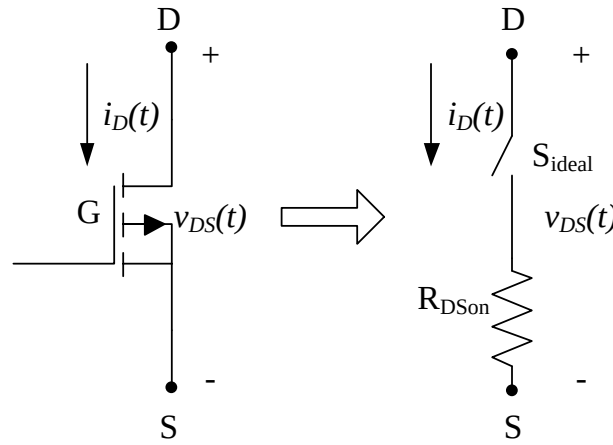


Figura C.4. Modelo del transistor MOSFET para estimación de pérdidas.

Sus pérdidas por conducción están dadas entonces por:

$$P_{COND_{MOSFET}} = R_{DS(on)} I_{D_{rms}}^2 \quad (C.9)$$

donde $R_{DS(on)}$ es la resistencia de drenaje–fuente en estado encendido del MOSFET e $I_{D_{rms}}$ es la corriente eficaz que circula por el transistor.

Para el cálculo de las pérdidas de conmutación, se consideran las formas de onda de transición de estado encendido a apagado y viceversa mostradas en la figura C.5, las cuales corresponden a la conmutación de la corriente a través de una carga puramente resistiva. Cabe aclarar que las formas de onda mostradas no consideran el efecto de recuperación inversa del diodo en paralelo con el transistor, siendo esta condición el peor caso para la estimación de pérdidas [38]. Lo anterior aunque simplifica las expresiones obtenidas da una aproximación válida de las pérdidas aún bajo carga inductiva; un análisis detallado de la estimación de pérdidas de conmutación bajo carga inductiva se expone en [38] y [40].

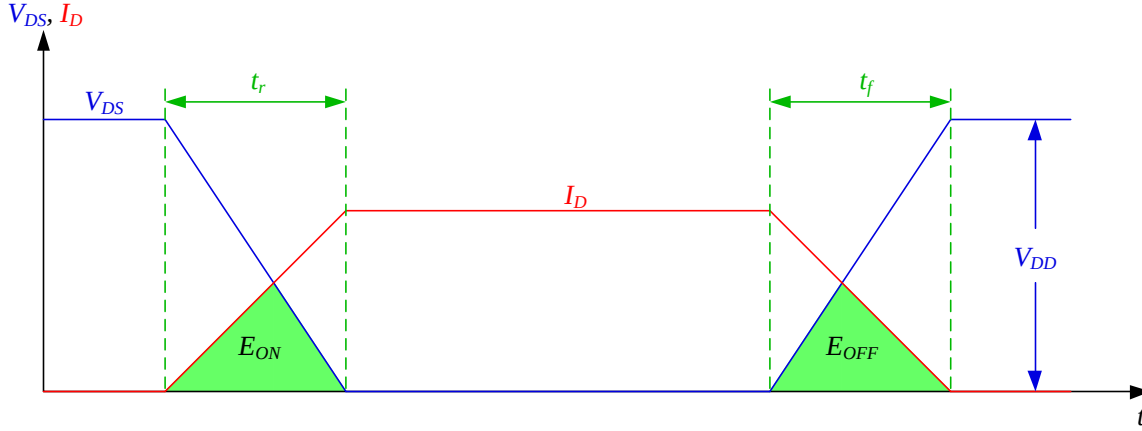


Figura C.5. Formas de onda de transición del MOSFET.

Las pérdidas por conmutación están asociadas a la energía bajo la curva del producto del voltaje y la corriente instantáneas a través del dispositivo en los intervalos de encendido t_r y apagado t_f multiplicado por la frecuencia de conmutación.

Para la obtención de la energía asociada a la conmutación se analiza una transición, en este caso el apagado, y se obtienen las ecuaciones de las rectas del voltaje y corriente durante dicha transición:

$$v_{ds}(t) = V_{DD} \frac{t}{t_f} \quad (C.10)$$

$$i_D(t) = I_D \frac{t_f - t}{t_f} \quad (C.11)$$

La energía durante la transición de apagado está dada por:

$$E_{off} = \int_0^{t_f} i_{DS}(t) v_{DS}(t) dt \quad (C.12)$$

Resolviendo la ecuación (C.12) se tiene:

$$E_{off} = \frac{I_D V_{DD} t_f}{6} \quad (C.13)$$

De manera similar, obteniendo las expresiones de voltaje y corriente y realizando el mismo

procedimiento para el intervalo de encendido, la energía en el encendido está dada como:

$$E_{on} = \int_0^{t_r} i_{DS}(t) v_{DS}(t) dt = \frac{I_D V_{DD} t_r}{6} \quad (C.14)$$

De lo anterior, la energía total asociada al proceso de conmutación es:

$$E_{SW} = E_{on} + E_{off} = \frac{1}{6} V_{DD} I_D (t_r + t_f) \quad (C.15)$$

donde:

t_r = Tiempo de subida del transistor (“*rise time*”).

t_f = Tiempo de bajada del transistor (“*fall time*”).

V_{DD} = Voltaje drenaje–fuente

I_D = Corriente a través del MOSFET.

Es importante considerar que en el caso donde la corriente que circula a través del MOSFET no es constante (nivel de CD); por ejemplo una forma senoidal u otra, es conveniente realizar una sumatoria de las energías en los instantes que el transistor enciende y apaga conforme cambia el valor de la corriente a través del dispositivo para obtener una mejor estimación de las pérdidas, el realizar la estimación considerando el valor pico de la corriente que circula por el interruptor puede arrojar valores muy elevados de pérdidas y por ende dar la impresión de que se pueda requerir un elemento disipador de dimensiones mayores a las requeridas realmente. Es decir, en la ecuación (C.16) el valor de I_D debe de sustituirse por su valor instantáneo en función de la forma de onda de corriente, el número de valores tomados para realizar el cálculo dependerá de la frecuencia de dicha corriente.

De la energía obtenida en la ecuación (C.16), las pérdidas totales por conmutación en el MOSFET está dadas por:

$$P_{SW_{MOSFET}} = E_{SW} f_{SW} \quad (C.16)$$

C.2.2. Pérdidas en el diodo

Para analizar las pérdidas en el diodo en paralelo integrado al MOSFET, se considera el modelo simplificado del diodo mostrado en la figura C.6.

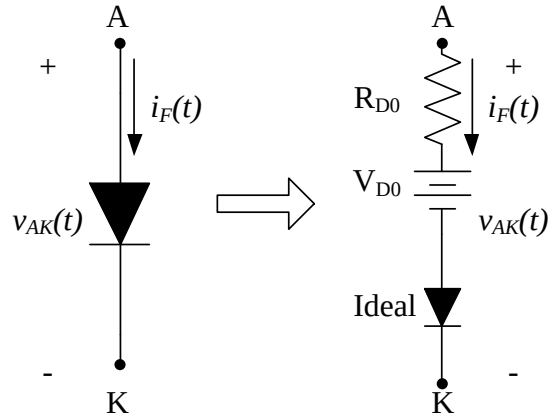


Figura C.6. Modelo diodo para estimación de pérdidas.

Las pérdidas por conducción en el diodo están dadas por:

$$P_{COND_{DIO DO}} = V_{D0} I_{F_{prom}} + R_{D0} I_{F_{rms}}^2 \quad (C.17)$$

donde:

V_{D0} = Voltaje de encendido del diodo a corriente cero.

R_{D0} = Resistencia en estado de encendido del diodo.

La estimación de pérdidas por conmutación en el diodo se realiza en el peor de los casos, sólo considerando la energía en el encendido, la energía de apagado generalmente se desprecia. La energía en el intervalo de encendido del diodo está dada por:

$$E_{on_{DIO DO}} = \frac{1}{4} Q_{rr} V_{D_{rr}} \quad (C.18)$$

donde:

Q_{rr} = Carga de recuperación inversa en el diodo.

$V_{D_{rr}}$ = Voltaje de bloqueo en el diodo en recuperación inversa.

De la misma manera que en el MOSFET, las pérdidas asociadas a la conmutación del diodo están dadas por:

$$P_{SW_{DIO DO}} = E_{on_{DIO DO}} f_{SW} \quad (C.19)$$

C.3. Estimación de pérdidas en el sistema de microgeneración sin puerto de rizado

Para la estimación de las pérdidas en el sistema de microgeneración de la figura C.7 con capacitor en paralelo con la fuente de entrada, esquema que se denominará bipuerto (2P); se analizará cada convertidor por separado; las pérdidas asociadas al transformador de enlace en alta frecuencia no son consideradas.

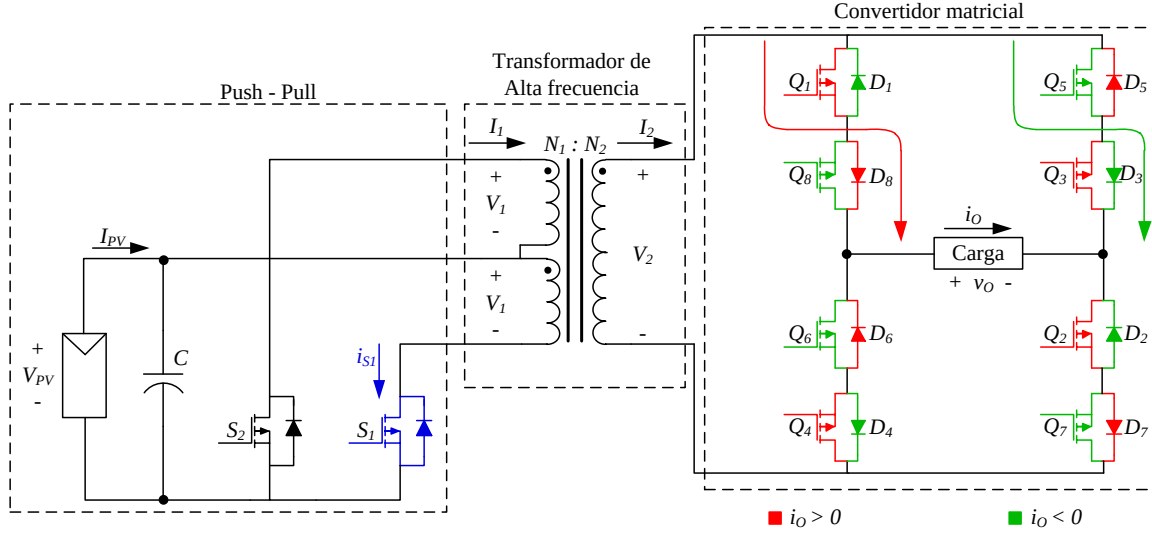


Figura C.7. Sistema de microgeneración sin puerto de rizado.

De la figura C.7 se considera que cada dispositivo semiconductor conduce sólo durante medio ciclo del periodo de la frecuencia de corriente de salida f_o y medio intervalo de conmutación t_{sw} ; en función de la información presentada en el Capítulo III de este trabajo, por lo que la forma de onda por cada dispositivo presenta un comportamiento similar al establecido por la figura C.3.

C.3.1. Pérdidas en el convertidor matricial monofásico

La corriente que circula a través de los dispositivos del convertidor matricial monofásico está en función de la corriente hacia la carga, su valor pico está dado por:

$$i_{Op} = \sqrt{2} \frac{P_o}{V_{O_{rms}}} \quad (C.20)$$

En base a las consideraciones mencionadas sobre la forma de onda de la corriente a través de los interruptores y retomando las ecuaciones (C.2) y (C.2), el valor eficaz y promedio de la corriente

a través de un dispositivo, por ejemplo Q_1 (o algún diodo) están dados por:

$$I_{rms_{Q_1}} = \frac{i_{O_p}}{2} \quad (C.21)$$

$$I_{prom_{Q_1}} = \frac{i_{O_p}}{\pi} \quad (C.22)$$

Por lo tanto, las pérdidas por conducción en el interruptor Q_1 del convertidor matricial monofásico están dadas por:

$$P_{COND_{Q_1}} = R_{DS_{ON_{Q_1}}} I_{rms_{Q_1}}^2 \quad (C.23)$$

Tomando en consideración que el voltaje a bloquear por cada dispositivo está dado como función del voltaje del panel fotovoltaico y la relación de transformación entre devanados N_2/N_1 como:

$$V_{DD_{Q_1}} = \frac{N_2}{N_1} V_{PV} \quad (C.24)$$

la energía asociada a las conmutaciones en Q_1 está dada como:

$$E_{SW_{Q_1}} = \frac{1}{6} V_{DD_{Q_1}} i_D(t) (t_{r_{Q_1}} + t_{f_{Q_1}}) = \frac{1}{6} \frac{N_2}{N_1} V_{PV} i_O(t) (t_{r_{Q_1}} + t_{f_{Q_1}}) \quad (C.25)$$

realizando la sumatoria de “paquetes” de energía de encendido y apagado para cada valor de $i_O(t)$ en el instante de conmutación; donde los tiempos de subida y bajada son proporcionados por el fabricante en la hoja de especificaciones del dispositivo.

De tal manera, las pérdidas de conmutación para Q_1 durante medio ciclo corriente de salida y medio periodo de conmutación son:

$$P_{SW_{Q_1}} = E_{SW_{Q_1}} \frac{f_{SW}}{2f_O} \quad (C.26)$$

Realizando un análisis similar para el diodo D_8 se obtienen sus pérdidas por conducción:

$$P_{COND_{D_8}} = V_{D_0} I_{prom_{Q_1}} + R_{D_0} I_{rms_{Q_1}}^2 \quad (C.27)$$

y la energía asociada a la conmutación como:

$$E_{SW_{D_8}} = \frac{1}{4} Q_{rr} V_{D_{rr}} = \frac{1}{4} Q_{rr} \frac{N_2}{N_1} V_{PV} \quad (C.28)$$

donde los parámetros V_{D_0} , R_{D_0} y Q_{rr} se obtienen de las hojas de datos del fabricante [38].

Por lo tanto, las pérdidas por conmutación de D_8 están dadas por:

$$P_{SW_{D_8}} = E_{SW_{D_8}} \frac{f_{SW}}{2f_o} \quad (C.29)$$

Dado que el son 8 MOSFET y 8 diodos los que integran el convertidor matricial monofásico (CMM), las pérdidas totales del convertidor bajo el esquema sin puerto de rizado (2P) están dadas como:

$$P_{CMM}^{2P} = 8 \left(P_{COND_{Q_1}} + P_{SW_{Q_1}} + P_{COND_{D_8}} + P_{SW_{D_8}} \right) \quad (C.30)$$

C.3.2. Pérdidas en el convertidor Push-Pull de entrada

Para el cálculo de pérdidas en el inversor Push-Pull de entrada de la figura C.7 se sigue la misma metodología mostrada anteriormente para el convertidor matricial monofásico, considerando que los diodos no conducen y que la corriente pico a través del interruptor S_1 o S_2 tiene una frecuencia al doble de la frecuencia de la corriente de salida y está dada por:

$$i_{S_{1p}} = \frac{N_2}{N_1} i_{O_p} = \sqrt{2} \frac{N_2}{N_1} \frac{P_o}{V_{O_{rms}}} \quad (C.31)$$

Debido a su operación, en el inversor Push-Pull cada transistor trabaja la mitad del periodo de conmutación, por lo que el valor eficaz de la corriente por S_1 es:

$$I_{S_{1rms}} = \frac{i_{S_{1p}}}{2} \quad (C.32)$$

Por lo tanto, sus pérdidas en conducción son:

$$P_{COND_{S_1}} = R_{DS_{ONS_1}} I_{S_{1rms}}^2 \quad (C.33)$$

De manera similar que para un MOSFET del convertidor matricial, la energía asociada a las conmutaciones para cada valor de $i_{S_1}(t)$ por el dispositivo, está dada como:

$$E_{SW_{S_1}} = \frac{1}{6} V_{DD_{S_1}} i_{S_1}(t) (t_{r_{S_1}} + t_{f_{S_1}}) \quad (C.34)$$

donde el voltaje máximo a bloquear por cada interruptor debido a la configuración de la topología es $V_{DD_{S_1}} = 2V_{PV}$.

Las pérdidas por conmutación de S_1 considerando que el rizo de corriente se presenta al doble

de la frecuencia de salida quedan dadas como:

$$P_{SW_{S_1}} = E_{SW_{S_1}} \frac{f_{SW}}{2f_O} \quad (C.35)$$

Como resultado, las pérdidas totales del convertidor Push-Pull (PP) en el sistema de microgeneración sin puerto de rizado son:

$$P_{PP}^{2P} = 2 \left(P_{COND_{S_1}} + P_{SW_{S_1}} \right) \quad (C.36)$$

C.3.3. Eficiencia del sistema de microgeneración sin puerto de rizado

Considérese que la eficiencia de un convertidor η se define como:

$$\eta = \frac{P_O}{P_i} \quad (C.37)$$

donde P_O y P_i son las potencias promedio de salida y entrada respectivamente. Retomando las expresiones de pérdidas obtenidas para el sistema de microgeneración como bipuerto con un capacitor en paralelo con la fuente de alimentación, su eficiencia puede expresarse como:

$$\eta_{2P} = \frac{P_O}{P_i} = \frac{P_O}{P_O + P_{CMM}^{2P} + P_{PP}^{2P}} \quad (C.38)$$

sin considerar las pérdidas asociadas al transformador de enlace de alta frecuencia.

Si desea tomar en consideración las pérdidas asociadas al transformador de enlace en alta frecuencia, una metodología detallada para su estimación puede consultarse en [36].

C.4. Estimación de pérdidas en el sistema de microgeneración con puerto de rizado

Considérese el sistema de microgeneración con puerto de rizado integrado de la figura C.8. El análisis de pérdidas es idéntico al presentado para el esquema de la figura C.7 sin puerto de rizado; el convertidor matricial de salida no cambia sus condiciones de operación, por lo que sus pérdidas no cambian. Por lo que las pérdidas del convertidor matricial en el sistema con puerto de rizado (3P) son las mismas que sin puerto de rizado (2P).

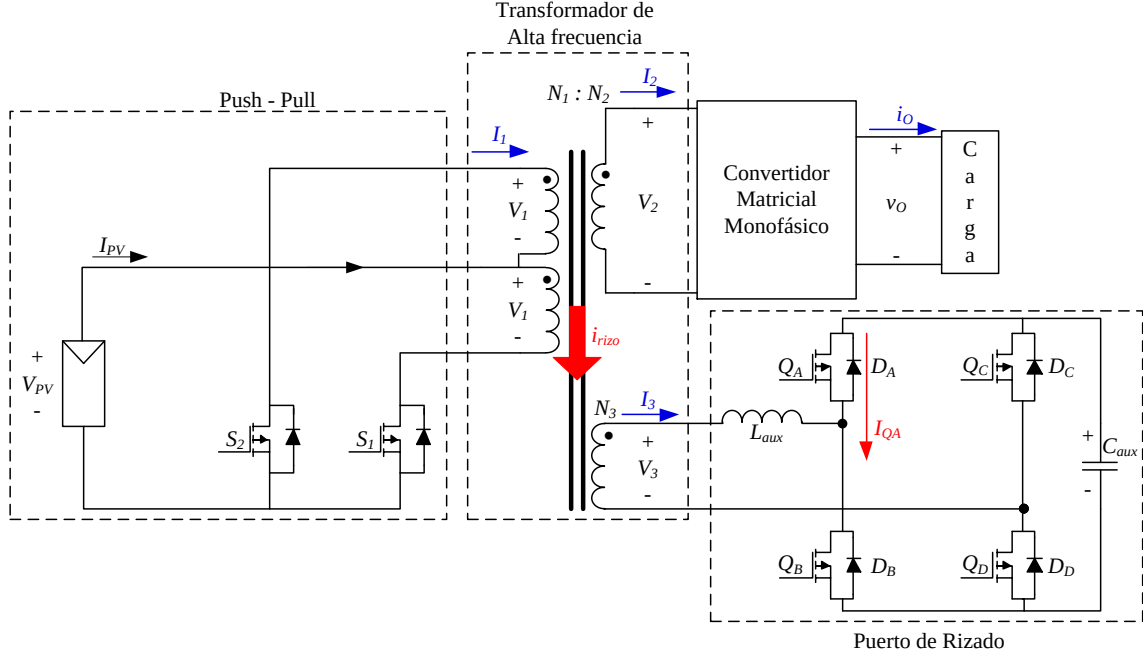


Figura C.8. Esquema simplificado del sistema de microgeneración con puerto de rizado.

$$P_{CMM}^{3P} = P_{CMM}^{2P} \quad (C.39)$$

Sin embargo, el convertidor Push-Pull si cambia sus condiciones de operación debido a que la corriente máxima que circula por sus interruptores pasa a ser i_{PV} , considerando que la componente de rizo al doble de la frecuencia de salida se redirecciona en su totalidad al convertidor del puerto de rizado.

La corriente demandada del panel fotovoltaico está dada como:

$$I_{PV} = \frac{P_O}{V_{PV}} \quad (C.40)$$

para simplificar el análisis, se considera la corriente demandada del panel como una señal de CD pura y al voltaje del panel como el voltaje de máxima potencia V_{MPP} , también como un nivel constante.

Entonces, la corriente eficaz que circula por un interruptor del convertidor Push-Pull está dada por:

$$I_{rms_{S1}}^{3P} = \frac{I_{PV}}{\sqrt{2}} \quad (C.41)$$

Por lo que las pérdidas en conducción en S_1 están dadas por:

$$P_{COND_{S_1}}^{3P} = R_{DS_{S_1}} \left(I_{rms_{S_1}}^{3P} \right)^2 \quad (C.42)$$

Debido a que la corriente es constante, los paquetes de energía en el encendido y apagado de los interruptores son repetitivos, por lo que la energía asociada a la conmutación está dada como:

$$E_{SW_{S_1}}^{3P} = \frac{1}{6} V_{DD_{S_1}} I_{PV} \left(t_{r_{S_1}} + t_{f_{S_1}} \right) \quad (C.43)$$

y las pérdidas por conmutación de S_1 están dadas por:

$$P_{SW_{S_1}}^{3P} = E_{SW_{S_1}}^{3P} f_{sw} \quad (C.44)$$

De lo anterior, las pérdidas totales del convertidor Push-Pull de entrada en el sistema con puerto de rizado son:

$$P_{PP}^{3P} = 2 \left(P_{COND_{S_1}}^{3P} + P_{SW_{S_1}}^{3P} \right) \quad (C.45)$$

C.4.1. Pérdidas en el convertidor de puerto de rizado

Para obtener el valor de corriente que circula hacia el convertidor de rizado I_3 y por ende a través de los interruptores que lo conforman, se considera el transformador de enlace de alta frecuencia como un nodo, por lo que la corriente pico de rizado al doble de la frecuencia de salida a través del núcleo magnético i_{rizo} está dada como:

$$i_{rizo_p} = i_{1_p} - i_{PV} = \frac{N_2}{N_1} i_{O_p} - \frac{P_O}{V_{PV}} \quad (C.46)$$

y la corriente pico de entrada del convertidor del puerto de rizado está dada por:

$$i_{3_p} = \frac{i_{rizo_p}}{(N_3/N_1)} \quad (C.47)$$

Por lo tanto, el valor eficaz de la corriente de entrada al puerto de rizado es:

$$I_{3_{rms}} = \frac{i_{3_p}}{\sqrt{2}} \quad (C.48)$$

Según la información presentada en el Capítulo I de este trabajo, los interruptores del puerto de rizado conducen 50 % del periodo de conmutación durante todo el ciclo de corriente de entrada,

por lo tanto el valor eficaz a través de un interruptor del convertidor de rizado es:

$$I_{Q_{Arms}} = \frac{I_{3rms}}{\sqrt{2}} \quad (C.49)$$

Entonces, el cálculo de pérdidas se realiza bajo el mismo procedimiento que para el convertidor matricial de salida; los diodos de libre circulación D_A-D_D del convertidor de rizado trabajarán cuando se introduzca un tiempo muerto entre interruptores de una misma rama del convertidor en su implementación; sin embargo, se considera que este tiempo es muy pequeño en comparación con el tiempo de conducción de los transistores, por lo que las pérdidas totales de los diodos se desprecian.

Entonces, las pérdidas en conducción de Q_A son:

$$P_{COND_{Q_A}} = R_{DS_{Q_A}} I_{Q_{Arms}}^2 \quad (C.50)$$

y la energía asociada al proceso de conmutación está dada por:

$$E_{SW_{Q_A}} = \frac{1}{6} V_{DD_{Q_A}} i_{3p}(t) (t_{r_{Q_A}} + t_{f_{Q_A}}) \quad (C.51)$$

donde el voltaje a bloquear por cada interruptor $V_{DD_{Q_A}}$ está dado en función de la relación de vueltas N_3/N_1 como $V_{DD_{Q_A}} = V_{PV}(N_3/N_1)$. Por lo que sus pérdidas por conmutación son:

$$P_{SW_{Q_A}} = E_{SW_{Q_A}} \frac{f_{SW}}{2f_0} \quad (C.52)$$

Finalmente, las pérdidas totales del convertidor del puerto de rizado (PR) son:

$$P_{PR} = (P_{COND_{Q_A}} + P_{SW_{Q_A}}) \quad (C.53)$$

C.4.2. Eficiencia del sistema de microgeneración con puerto de rizado

Retomando la expresión de eficiencia obtenida para el sistema de microgeneración sin convertidor de puerto de rizado, la eficiencia del sistema con puerto de rizado puede expresarse como:

$$\eta_{3P} = \frac{P_O}{P_i} = \frac{P_O}{P_O + P_{CMM}^{3P} + P_{PP}^{3P} + P_{PR}} \quad (C.54)$$

sin considerar las pérdidas asociadas al transformador de enlace de alta frecuencia.

C. Análisis de estimación de pérdidas y eficiencia del sistema de microgeneración fotovoltaico

De la expresión (C.54) se puede inferir que el agregar el convertidor del puerto de rizado al sistema de microgeneración dará como resultado una menor eficiencia debido a las pérdidas introducidas por este último. No obstante, el voluminoso capacitor en paralelo con la fuente de alimentación se elimina y como se muestra en el Capítulo III, el aprovechamiento de la potencia promedio disponible a la entrada es semejante al obtenido con el esquema de minimización de rizo a través del capacitor en paralelo con la fuente de entrada.

Bibliografía

- [1] SENER, “Prospectiva del sector eléctrico 2010–2025.” Secretaría de Energía. México., Informe Técnico, 2010, en línea, consultado en enero de 2012. http://www.sener.gob.mx/res/1825/SECTOR_ELECTRICO.pdf.
- [2] EIA, “International energy outlook 2010,” U.S. Energy Information Administration, Tech. Rep., jul 2010.
- [3] IEA, *Electricity Information 2010 with 2009 Data*. International Energy Agency, 2010.
- [4] D. Parker, *Microgeneration: low energy strategies for larger buildings*. Elsevier/Architectural Press, 2008.
- [5] T. Key and T. Peterson, “Solar photovoltaics: Status, costs and trends,” Electric Power Research Institute. EPRI., White Paper, 2009.
- [6] “Ley para el aprovechamiento de energías renovables y el financiamiento de la transición energética,” <http://www.diputados.gob.mx/LeyesBiblio/pdf/LAERFTE.pdf>, noviembre 2008, en línea, consultado en diciembre de 2011.

- [7] M. Johns, H. Le, and M. Seeman, “Grid-connected solar electronics,” University of California at Berkeley. Department of Electrical Engineering and Computer Sciences. Contemporary Energy Issues, Tech. Rep., 2008.
- [8] S. Kjaer Baekhoj, “Design and control of an inverter for photovoltaic applications,” Tesis doctoral, Universidad de Aalborg, Aalborg, Dinamarca, mayo 2005.
- [9] IEA, “Technology roadmap. solar photovoltaic energy.” International Energy Agency, Tech. Rep., 2010.
- [10] S. Borenstein, “The market value and cost of solar photovoltaic electricity production,” *Center for the Study of Energy Markets Working Paper Series*, jan 2008.
- [11] J. Myrzik and M. Calais, “String and module integrated inverters for single-phase grid connected photovoltaic systems - a review,” in *Power Tech Conference Proceedings, 2003 IEEE Bologna*, vol. 2, jun 2003, p. 8 pp. Vol.2.
- [12] S. Kjaer, J. Pedersen, and F. Blaabjerg, “A review of single-phase grid-connected inverters for photovoltaic modules,” *Industry Applications, IEEE Transactions on*, vol. 41, no. 5, pp. 1292 – 1306, sep-oct 2005.
- [13] S. Daher, “Analysis, design and implementation of a high efficiency multilevel converter for renewable energy systems,” Tesis doctoral, Universidad de Kassel, Kassel, Alemania, junio 2006.
- [14] S. Kjaer, J. Pedersen, and F. Blaabjerg, “Power inverter topologies for photovoltaic modules-a review,” in *Industry Applications Conference, 2002. 37th IAS Annual Meeting. Conference Record of the*, vol. 2, 2002, pp. 782 – 788.
- [15] P. Krein and R. Balog, “Cost-effective hundred-year life for single-phase inverters and rectifiers in solar and led lighting applications based on minimum capacitance requirements and a ripple power port,” in *Applied Power Electronics Conference and Exposition, 2009. APEC 2009. Twenty-Fourth Annual IEEE*, feb 2009, pp. 620 –625.
- [16] B. Pierquet and D. Perreault, “A single-phase photovoltaic inverter topology with a series-connected power buffer,” in *Energy Conversion Congress and Exposition (ECCE), 2010 IEEE*, sep 2010, pp. 2811 –2818.
- [17] S. Essakiappan, S. Harb, and A. Solar-Schultz, “Current status and future trends in solar technology – a comparative study of texas and california,” Texas A&M University, Tech. Rep., dec 2010.

-
- [18] P. Krein, R. Balog, and X. Geng, "High-frequency link inverter for fuel cells based on multiple-carrier pwm," *Power Electronics, IEEE Transactions on*, vol. 19, no. 5, pp. 1279 – 1288, sep 2004.
- [19] J. A. Beristáin J., "Inversores bidireccionales con aislamiento en alta frecuencia para aplicaciones de energías renovables," Tesis doctoral, Universidad Politécnica de Cataluña, Barcelona, España, junio 2006.
- [20] T. Kawabata, K. Honjo, N. Sashida, K. Sanada, and M. Koyama, "High frequency link dc/ac converter with pwm cycloconverter," in *Industry Applications Society Annual Meeting, 1990., Conference Record of the 1990 IEEE*, oct 1990, pp. 1119 –1124 vol.2.
- [21] R. Balog and P. Krein, "Commutation technique for high-frequency link cycloconverter based on state-machine control," *Power Electronics Letters, IEEE*, vol. 3, no. 3, pp. 101 – 104, sep 2005.
- [22] P. Krein, X. Geng, and R. Balog, "High-frequency link inverter based on multiple-carrier pwm," in *Applied Power Electronics Conference and Exposition, 2002. APEC 2002. Seventeenth Annual IEEE*, vol. 2, 2002, pp. 997 –1003 vol.2.
- [23] P. Ljusev and M. A. Andersen, "Safe-commutation principle for direct single-phase ac-ac converters for use in audio power amplification," in *Nordic Workshop Power Ind. Electron.*, Trondheim, Norway, 2004.
- [24] P. Ljusev and A. Andersen, "New pwm method and commutation strategy for hf-link converters for fuel cells and photovoltaics," in *Industry Applications Conference, 2005. Fourtieth IAS Annual Meeting. Conference Record of the 2005*, vol. 3, oct. 2005, pp. 1643 – 1650.
- [25] L. Couch, *Digital and analog communication systems*, ser. Prentice Hall International Editions Series. Pearson/Prentice Hall, 1996.
- [26] B. Pelly, *Thyristor phase-controlled converters and cycloconverters: operation, control, and performance*. Wiley-Interscience, 1971.
- [27] T. Xu, "New hybrid cycloconverters: An evaluation of their performance," Tesis doctoral, Universidad de Nottingham, Nottingham, Reino Unido, agosto 2009.
- [28] S. Alepuz M., "Aportación al control del convertidor cc/ca de tres niveles," Tesis doctoral, Universidad Politécnica de Cataluña, Barcelona, España, noviembre 2004.

- [29] M. A. González García, “Estudio de la transformación dq para el cálculo de la potencia activa y reactiva en filtros activos de corriente para cancelación armónica,” Tesis de maestría, Universidad Autónoma de San Luis Potosí, San Luis Potosí, México, enero 2004.
- [30] E. Rosas Hernández, “Análisis de una celda regenerativa monofásica para el control del flujo bidireccional de potencia,” Tesis de maestría, Universidad Autónoma de San Luis Potosí, San Luis Potosí, México, febrero 2010.
- [31] H. Hu, S. Harb, N. Kutkut, I. Batarseh, and Z. Shen, “Power decoupling techniques for micro-inverters in pv systems-a review,” in *Energy Conversion Congress and Exposition (ECCE), 2010 IEEE*, sep 2010, pp. 3235 –3240.
- [32] H. C. Hernández Juárez, “Análisis de confiabilidad de convertidores estáticos,” Tesis de maestría, Universidad Autónoma de San Luis Potosí, San Luis Potosí, México, agosto 2010.
- [33] D. of Defense U.S, “MIL–HDBK–217F notice 2. Military Handbook–Reliability Prediction of Electronic Equipment,” febrero 1995.
- [34] P. T. Krein and R. S. Balog, Jr., “Methods for minimizing double-frequency ripple power in single-phase power conditioners,” US Patent US 8 004 865, 08 23, 2011. [Online]. Available: http://www.patentlens.net/patentlens/patent/US_8004865/en/
- [35] S. Franco and J. Brito, *Diseño con amplificadores operacionales y circuitos integrados analógicos*. McGraw-Hill, 2005.
- [36] C. McLyman, *Transformer and inductor design handbook*, 2nd ed., ser. Electrical engineering and electronics. Dekker, 1988.
- [37] D. Hart, *Electrónica de potencia*. Prentice Hall, 2005.
- [38] I. T. AG, “MOSFET Power Losses Calculation Using the Data-Sheet Parameters,” http://www.btipnow.com/library/white_papers, julio 2006, nota de aplicación. En línea, consultado en enero de 2012.
- [39] R. Erickson and D. Maksimović, *Fundamentals of power electronics*. Kluwer Academic, 2001.
- [40] A. Bautista and A. Blanco, *Problemas de electrónica de potencia*. Pearson Prentice Hall, 2007.

- [41] P. Krein and R. Balog, “Low cost inverter suitable for medium-power fuel cell sources,” in *Power Electronics Specialists Conference, 2002. pesc 02. 2002 IEEE 33rd Annual*, vol. 1, 2002, pp. 321 – 326 vol.1.
- [42] C. Bush and B. Wang, “A single-phase current source solar inverter with reduced-size dc link,” in *Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE*, sep. 2009, pp. 54 –59.
- [43] S. Nema, R. K. Nema, and G. Agnihotri, “A new approach to classification of utility interactive photovoltaic inverter,” *International Journal of Advanced Engineering and Applications*, vol. II, pp. 285 – 293, jan 2010.
- [44] Y. Xue, L. Chang, S. B. Kjaer, J. Bordonau, and T. Shimizu, “Topologies of single-phase inverters for small distributed power generators: an overview,” *Power Electronics, IEEE Transactions on*, vol. 19, no. 5, pp. 1305 – 1314, sep 2004.
- [45] C. Marouchos and I. of Electrical Engineers, *The switching function: Analysis of Power Electronic Circuits*, ser. IEE circuits, devices and systems series. Institution of Electrical Engineers, 2006.
- [46] R. Messenger and J. Ventre, *Photovoltaic Systems Engineering*, 2nd ed. CRC Press, 2004.
- [47] P. T. Krein, “Systems and methods for pulse width modulation,” US Patent US 6 700 803, 03 02, 2004. [Online]. Available: http://www.patentlens.net/patentlens/patent/US_6700803/en/