



UNIVERSIDAD AUTÓNOMA DE
SAN LUIS POTOSÍ

CENTRO DE INVESTIGACIÓN Y ESTUDIOS DE
POSGRADO

FACULTAD DE INGENIERÍA

CONVERTIDOR FOTOVOLTAICO CON FUNCIONES DE
SOPORTE A RED ANTE VARIACIONES DE TENSIÓN,
FILTRADO ACTIVO DE CORRIENTE Y OPERACIÓN EN
MODO ISLA

T E S I S

PARA OBTENER EL GRADO DE
MAESTRO EN INGENIERÍA ELÉCTRICA
OPCIÓN: ELECTRÓNICA DE POTENCIA PARA FUENTES
ALTERNAS DE ENERGÍA

P R E S E N T A:
ING. URIEL CRUZ VELÁZQUEZ

A S E S O R:
DR. VÍCTOR MANUEL CÁRDENAS GALINDO

SAN LUIS POTOSÍ, S.L.P.

FEBRERO DE 2023



Universidad Autónoma de San Luis Potosí

Facultad de Ingeniería



Centro de Investigación y Estudios de Posgrado

Maestría en Ingeniería Eléctrica

Opción: Electrónica de Potencia para
Fuentes Alternas de Energía

“Convertidor Fotovoltaico con Funciones de Soporte a Red ante Variaciones de Tensión, Filtrado Activo de Corriente y Operación en Modo Isla”

Presenta:

Ing. Uriel Cruz Velázquez

Sinodales:

Dr. Víctor Manuel Cárdenas Galindo
(Asesor de Tesis)

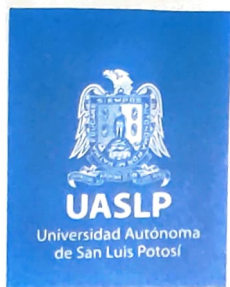
Dr. Mario Arturo González García

Dr. Ricardo Álvarez Salas

Dr. Efrén Flores García

San Luis Potosí, S.L.P.

Febrero de 2023.



20 de octubre de 2022

**ING. URIEL CRUZ VELÁZQUEZ
P R E S E N T E.**

En atención a su solicitud de Temario, presentada por el **Dr. Víctor Manuel Cárdenas Galindo**, Asesor de la Tesis que desarrollará Usted con el objeto de obtener el Grado de **Maestro en Ingeniería Eléctrica**, me es grato comunicarle que en la sesión del H. Consejo Técnico Consultivo celebrada el día 20 de octubre del presente, fue aprobado el Temario propuesto:

TEMARIO:

"Convertidor fotovoltaico con funciones de soporte a red ante variaciones de tensión, filtrado activo de corriente y operación en modo isla"

Introducción

1. Análisis y síntesis de las funciones autónomas del convertidor fotovoltaico
2. Diseño del convertidor fotovoltaico
3. Desarrollo del sistema de control
4. Resultados

Conclusiones

Apéndices

Referencias

"MODOS ET CUNCTARUM RERUM MENSURAS AUDEBO"

A T E N T A M E N T E

**DR. EMILIO JORGE GONZALEZ GALVÁN
DIRECTOR.**



www.uaslp.mx

Copia. Archivo.
*etn.

Av. Manuel Nava 8
Zona Universitaria • CP 78290
San Luis Potosí, S.L.P.
tel. (444) 826 2330 al 39
fax (444) 826 2336

"Rumbo al centenario de la autonomía universitaria"



UNIVERSIDAD AUTÓNOMA DE SAN LUIS POTOSÍ
FACULTAD DE INGENIERÍA

Centro de Investigación y Estudios de Posgrado

Posgrado en Ingeniería Eléctrica

El firmante, Dr. Víctor Manuel Cárdenas Galindo, profesor-investigador de la Universidad Autónoma de San Luis Potosí.

HACEN CONSTAR

Que la tesis que tiene por título:

Convertidor Fotovoltaico con Funciones de Soporte a Red ante Variaciones de Tensión, Filtrado Activo de Corriente y Operación en Modo Isla.

Presentada por el Sr:

Ing. Uriel Cruz Velázquez

Para optar por el grado de:

Maestro en Ingeniería Eléctrica

Ha sido realizada bajo su dirección.

San Luis Potosí, S.L.P., 06 de Febrero de 2023.

Rúbricas:

Dr. Víctor Manuel Cárdenas Galindo



UNIVERSIDAD AUTÓNOMA DE SAN LUIS POTOSÍ
FACULTAD DE INGENIERÍA
Centro de Investigación y Estudios de Posgrado

Aclaración

El presente trabajo que lleva por título:

Convertidor Fotovoltaico con Funciones de Soporte a Red Ante Variaciones de Tensión, Filtrado de Corriente y Operación en Modo Isla.

Se realizó entre Abril de 2021 y Febrero de 2023 bajo la dirección científica del Dr. Víctor Manuel Cárdenas Galindo.

Originalidad

Por este medio aseguro que he realizado este documento de tesis para fines académicos sin ayuda indebida de terceros y sin utilizar otros medios más que los indicados.

Las referencias e información tomadas directa o indirectamente de otras fuentes se han definido en el texto como tales y se ha dado el debido crédito a las mismas.

El autor exime a la Universidad Autónoma de San Luis Potosí de las opiniones vertidas en este documento y asume la responsabilidad total del mismo.

Este documento no ha sido sometido como tesis a ninguna otra institución nacional o internacional en forma parcial o total.

Sí se autoriza a la Universidad Autónoma de San Luis Potosí para que divulgue este documento de tesis para fines académicos.

Ing. Uriel Cruz Velázquez

A las personas que amo, a mi familia

Agradecimientos

A Dios por permitirme convivir con personas tan valiosas.

A mis padres Patricia Velázquez Hernández y Eloy Cruz Castellanos, por el amor y cariño que me han demostrado, por apoyarme a cumplir mis metas día tras día, por educarme y enseñarme los valores para ser un hombre de bien; agradezco cada momento que estoy a su lado.

A mi hermano Edgar Eduardo Cruz Velázquez, que siempre se ha preocupado por mí y que siempre comparte ese gran amor y cariño que lo caracteriza.

A mi tía Leonor por ser gran amiga de la familia.

Con mucho aprecio y gran reconocimiento al Dr. Víctor Manuel Cárdenas Galindo, por permitirme ser parte de este proyecto, por compartir conmigo todo ese conocimiento adquirido a través de los años, por dedicar gran parte de su tiempo en revisar y corregir mi trabajo, por la amabilidad con la que me ha tratado en este proyecto y sobre todo por ser una persona que trabaja por mantener unido al grupo de trabajo del laboratorio.

Al Ing. José Barbosa por ser un gran amigo y compartir conmigo ese gusto por la instrumentación electrónica.

A la Dra. Ruth Mariela y al Dr. Jose Luis Tecpanecatl por integrarme al mundo de la investigación.

A la ing. Ana Cecilia Rivera, por toda la confianza y gran apoyo brindado en mi travesía en el laboratorio, por su enseñanza en la elaboración de elementos relacionados a la electrónica.

A los doctores Ricardo Álvares y Mario Gonzáles por el seguimiento y retroalimentación de este trabajo de tesis.

A mis compañeros de laboratorio y posgrado, que me integraron a su grupo de amigos: Fer, Juan, Israel, Tobi, Yuniel, Rosa, Isaac, Mejía y Selma.

A mi compañero de generación y gran amigo, Israel, por compartirme su conocimiento y ayudarme en los momentos difíciles.

A mis amigos Joaquín Daniel Álvarez Varela y Octavio Torres Delgado por ser personas tan humildes que ayudan a los demás sin pensarlo y por inspirarme a estudiar una maestría.

A mi amigo Víctor Tristán por hacerme reír con sus comentarios.

A mis amigos de la preparatoria Omar Tristán y Ezequiel.

A mi amigo Alexis el wero y a mis primos Carlos Alberto y Nery Fernando por todos esos momentos de alegría que he pasado con ustedes.

A mis amigos Josh, Mari, Wong, Nalle, Macareno, Ramon, Adrián, Diana, Maru, Ana, Caro, Mariana, Bere, Luis, Julio, El Kumbias, Pablo y Gama.

Al Dr. César Fernando Francisco Méndez Barrios y al Dr. Miguel Ángel Lastras Montaña por su apoyo como coordinadores en mi estancia en el posgrado.

A los profesores y personal del CIEP.

Al CONACyT, por su apoyo económico durante la maestría.

ÍNDICE GENERAL

Índice general	XIII
Índice de tablas	XV
Índice de figuras	XVII
Lista de Acrónimos y Abreviaturas	XXI
Lista de Variables y Símbolos	XXIII
Resumen	XXIX
Introducción	1
1. Interacción de la microrred con el sistema eléctrico de potencia	4
2. Formulación del problema	5
3. Estado del arte	8
4. Objetivo de la investigación	9
5. Metodología	11
6. Organización general de la tesis	11
1 Análisis y síntesis de las funciones autónomas del convertidor fotovoltaico	13
1.1. Descripción de las funciones autónomas	13
1.2. Topologías de inversores	18
1.3. Convertidores incorporados a una microrred	20
1.4. Inversor de dos etapas	23
1.5. Operación como filtro activo para cancelación de corrientes armónicas	24
2 Diseño del convertidor fotovoltaico	29
2.1. Dimensionamiento del inversor fotovoltaico	30
2.2. Diseño y construcción del prototipo	36
3 Desarrollo del sistema de control	49
3.1. Objetivos de control	50
3.2. Modelo matemático	51
3.3. Seguimiento del MPP	55
3.4. Control basado por pasividad para convertidor alimentador	55
3.5. Convertidor formador	64
3.6. Cambio de formador a alimentador	66

4	Resultados	69
4.1.	Resultados de simulación numérica a través del software PSIM	69
4.2.	Resultados experimentales	88
	Conclusiones	97
	Contribuciones de la tesis	98
	Publicaciones generadas	99
	Problemas abiertos	100
Apéndices		
A	Diseño magnético	101
A.1.	Producto de áreas	101
A.2.	Inductores con núcleo toroidal	102
A.3.	Inductor con núcleo laminado	106
	Referencias bibliográficas	109

ÍNDICE DE TABLAS

1.1.	Valores para soporte de LHVRT según Std. IEEE 1547-2018.	17
2.1.	Valores para soporte de LHVRT según Std. IEEE 1547-2018.	30
2.2.	Parámetros nominales del sistema en el PCC.	31
2.3.	Parámetros del modulo fotovoltaico con irradiancia de $1000W/m^2$	33
2.4.	Parámetros finales de los inductores.	37
2.5.	Valores máximos de voltaje y corriente	39
2.6.	Parámetros para la estimación de pérdidas del diodo VS-40EPF0 y el IGBT IRG4PC50FD del convertidor elevador.	39
2.7.	Parámetros para la estimación de pérdidas de los IGBT IKFW75N65ES5 del puente H completo.	41
2.8.	Parámetros para el diseño térmico (VS-40EPF0, IRG4PC50FD y IKFW75N65ES5).	44
2.9.	Valores máximos de temperatura (VS-40EPF0, IRG4PC50FD y IKFW75N65ES5).	45
3.1.	Estados de conmutación del convertidor elevador.	52
3.2.	Estados de conmutación del inversor (puente H).	53
3.3.	Multiplexor de la señal de control u.	66
4.1.	Parámetros del sistema para simulación.	70
4.2.	Distorsión armónica ante diferentes niveles de potencia aparente.	84
4.3.	Multiplexor de la señal de control u.	86
4.4.	Parámetros del sistema experimental	90
4.5.	Comparación entre valores experimentales y analíticos.	92
4.6.	Comparación entre valores experimentales y analíticos para el inversor.	93
4.7.	Comparación entre valores experimentales y analíticos para el inversor de dos etapas.	95
A.1.	Parámetros para el cálculo de A_p	102
A.2.	Parámetros del toroide 0077617A7.	103
A.3.	Número de vueltas para L_B y L_2	104
A.4.	Dimensiones de la lámina EI-162	106

ÍNDICE DE FIGURAS

1.	Evolución anual de instalaciones FV [1].	1
2.	Sistema eléctrico de potencia convencional.	2
3.	Sistema eléctrico de potencia con fuentes de generación distribuida.	2
4.	Convertidor alimentador.	3
5.	Convertidor formador.	4
6.	Convertidor de soporte, fuente de corriente.	4
7.	Convertidor formador, fuente de voltaje.	4
8.	Transición de convertidor alimentador a convertidor formador.	5
9.	Inversor en paralelo con microrred conectada al SEP.	10
1.1.	Valores para soporte de LHVRT según Std. IEEE 1547-2018	17
1.2.	Inversor medio puente (HB).	18
1.3.	Inversor punto neutro de enclavamiento (NPC).	19
1.4.	Inversor puente H completo (FB).	19
1.5.	Inversor puente H completo con bypass en CD (FB-DCBP)	20
1.6.	Inversor HERIC (<i>Highly Efficient and Reliable Inverter Concept</i>).	20
1.7.	Estrategias de inyección de potencia reactiva.	21
1.8.	Esquema general del convertidor alimentador.	22
1.9.	Estrategias de control del convertidor alimentador.	22
1.10.	Circuito equivalente de convertidor formador.	23
1.11.	Control básico de un convertidor formador.	24
1.12.	Inversor fotovoltaico (CD/CD elevador-Puente H completo).	25
1.13.	Contenido armónico en una corriente distorsionada.	26
1.14.	a) consumo de armónicos. b) consumo de armónicos con filtro activo.	27
2.1.	Estructura del sistema bajo estudio, con SFV en paralelo con microrred conectada al SEP.	30
2.2.	Circuito equivalente del inversor con el filtro LCL.	34
2.3.	a) Respuesta de $G_1(j\omega)$; b) respuesta de $G_2(j\omega)$	36
2.4.	a) Respuesta real de $G_1(j\omega)$; b) respuesta real de $G_2(j\omega)$	37
2.5.	Caída de voltaje de umbral del diodo VS-40EPF0.	40
2.6.	Circuito térmico equivalente.	43
2.7.	Circuito térmico equivalente del convertidor fotovoltaico de dos etapas.	43
2.8.	a) cara superior del PCB; b) cara inferior del PCB.	46
2.9.	Prototipo del sistema.	47
2.10.	Subsistemas que conforman al prototipo experimental.	47
3.1.	a) control a lazo abierto; b) control a lazo cerrado.	50

3.2.	Convertidor fotovoltaico con interruptores ideales.	52
3.3.	Algoritmo de conductancia incremental.	56
3.4.	PLL tipo SOGI.	56
3.5.	A) Respuesta de $H_1(s)$; b) Respuesta de $H_2(s)$	57
3.6.	Transformación dq de la corriente i_1	58
3.7.	Diagrama a bloques de V_{CD}	60
3.8.	Diagrama a bloques del control PI de V_{CD}	61
3.9.	Diagrama a bloques reducido del control PI de V_{CD}	61
3.10.	Convertidor fotovoltaico alimentador conectado a la red controlado por pasividad.	62
3.11.	Operación como filtro activo de corrientes armónicas.	63
3.12.	Circuito reducido del convertidor formador.	64
3.13.	Circuito fasorial del convertidor formador.	64
3.14.	Circuito equivalente de thevenin del inversor formador.	65
3.15.	Multiplexor de la señal de control u	66
3.16.	Convertidor fotovoltaico con operación de cambio de modo de formador a modo alimentador y viceversa.	67
4.1.	Convertidor fotovoltaico alimentador conectado a la red, con un control basado en pasividad.	70
4.2.	Carga suave del capacitor C_{CD}	72
4.3.	Cambio de irradiancia en los PF.	72
4.4.	(arriba) Ciclo de trabajo D , (abajo) Voltaje en el bus de CD	73
4.5.	Inyección de potencia activa a la red eléctrica.	74
4.6.	Intercambio de potencias en el PCC.	75
4.7.	Simulación inversor alimentador con control PBC ante LVRT.	76
4.8.	Comportamiento en el bus de CD	76
4.9.	Corriente i_2 ante la caída de tensión en el PCC.	77
4.10.	Seguimiento de las señales de referencia.	78
4.11.	Compensación del controlador PI	78
4.12.	Simulación inversor alimentador con control PBC ante HVRT.	79
4.13.	Comportamiento en el bus de CD (HVRT).	80
4.14.	Corriente i_2 ante la elevación de tensión en el PCC.	80
4.15.	Seguimiento de las señales de referencia (HVRT).	81
4.16.	Compensación del controlador PI (HVRT).	81
4.17.	Operación como filtro activo de corriente conectado a la red eléctrica.	82
4.18.	Carga no lineal.	82
4.19.	Corrientes en el PCC.	83
4.20.	Espectro en frecuencia de las corrientes en el PCC (valores pico).	84
4.21.	Voltaje en el bus de CD y corriente del inductor.	85
4.22.	Corrientes en dq de i_2 y señales de referencia en dq	85
4.23.	Comportamiento del filtro activo ante diferentes niveles de potencia aparente.	86
4.24.	Cambio de modo formador a modo alimentador.	87
4.25.	Cambio de modo formador a modo alimentador.	88
4.26.	Corriente en el PCC ante el cambio de modo formador a modo alimentador.	89
4.27.	Prototipo del sistema.	90

4.28. Convertidor elevador.	91
4.29. Comportamiento del convertidor elevador.	91
4.30. Inversor (puente H).	92
4.31. Comportamiento del inversor.	93
4.32. Inversor de dos etapas.	94
4.33. Comportamiento del convertidor elevador conectado en cascada con el inversor.	95
A.1. Núcleo toroidal 0077617A7.	103
A.2. Resultado final del inductor L_B construido.	105
A.3. Resultado final del inductor L_2 construido.	105
A.4. Núcleo de lámina EI-162.	106
A.5. Resultado final del inductor L_1 construido.	108

LISTA DE ACRÓNIMOS Y ABREVIATURAS

Nomenclatura	Significado en español	Significado en inglés
<i>PF</i>	Paneles Fotovoltaicos.	Photovoltaic Panels.
<i>FGD</i>	Fuente de Generación Distribuida.	Distributed Generation Source.
<i>SEP</i>	Sistema Eléctrico de Potencia.	Electrical Power System.
<i>SFV</i>	Sistema Fotovoltaico.	Photovoltaic System.
<i>CD</i>	Corriente Directa.	Direct Current.
<i>CA</i>	Corriente Alterna.	Alternating Current.
<i>PCC</i>	Punto de Conexión Común.	Point of Common Coupling.
<i>IEEE</i>	Instituto de Ingenieros Eléctricos y Electrónico.	Institute of Electrical and Electronics Engineers.
<i>SIWG</i>	Grupo de Trabajo en Inversores Inteligentes.	Smart Inverter Working Group.
<i>FA</i>	Funciones Autónomas.	Autonomous Inverter Functionalities.
<i>LHVRT</i>	Soporte ante Variaciones de Baja/Alto Voltaje.	Low/High Voltage Ride Through.
<i>LHFRT</i>	Soporte ante Variaciones de Baja/Alta Frecuencia.	Low/High Frequency Ride Through.
<i>FP</i>	Factor de Potencia.	Power Factor.
<i>DSP</i>	Procesador Digital de Señales.	Digital Signal Processor.
<i>CEC</i>	Comisión de Energía de California.	California Energy Commission.
<i>CPUC</i>	Comisión de Servicios Públicos de California.	California Public Utilities Commission.
<i>CD/CD</i>	Corriente Directa a Corriente Directa.	Direct Current to Direct Current.
<i>HB</i>	Inversor Medio Puente.	Half-Bridge Inverter.
<i>NPC</i>	Inversor Punto Neutro de Enclavamiento.	Neutral-Point Clamped Inverter.
<i>FB</i>	Inversor Puente Completo.	Full-Bridge Inverter.

Nomenclatura	Significado en español	Significado en inglés
<i>FB-DCBP</i>	Inversor Puente Completo con ByPass en CD.	Full-Bridge DC ByPass Inverter.
<i>HERIC</i>	Conepto de Inversor Altamente Eficiente y Confiable.	HERIC.
<i>PLL</i>	Lazo de Amarre.	Phase-Locked Loop.
<i>PI</i>	Proporcional Integrador.	Proportional Integral.
<i>CR</i>	Controlador Resonante.	Resonant Control.
<i>HC</i>	Compensador de Armónicos	Harmonic Compensator.
<i>MPPT</i>	Maximum Power Point	Punto Máximo de Potencia Tracking.
<i>CD/CA</i>	Corriente Directa a Corriente Alterna.	Direct Current to Alternating Current.
<i>PCB</i>	Placa de Circuito Impreso.	Printed Circuit Board.
<i>LABCEEM</i>	Laboratorio de Calidad de Energía Eléctrica y Control de Motores.	
<i>SOGI</i>	Integrador de Segundo Orden. Generalizado.	Second-Order Generalized Integrator.
<i>IGBT</i>	Transistor Bipolar de Compuerta Aislada.	Insulated Gate Bipolar Transistor.
<i>AWG</i>	Calibre de Alambre Estadounidense.	American Wire Gauge.

LISTA DE VARIABLES Y SÍMBOLOS

Nomenclatura	Descripción
V_{rms}	Tensión eficaz de la red eléctrica.
S	Potencia aparente.
P	Potencia activa.
Q	Potencia reactiva.
E	Tensión del convertidor formador.
Z	Impedancia equivalente del convertidor elevador.
θ	Ángulo de la impedancia del convertidor elevador.
ϕ	Ángulo del convertidor formador.
X	Impedancia inductiva.
ω	Frecuencia angular.
ω^*	Referencia de la frecuencia angular.
E^*	Referencia de tensión de del convertidor elevador.
THD_i	Distorsión armónica total de corriente.
i_{red}	Corriente de la red eléctrica.
f_0	Frecuencia de la red eléctrica.
$V_{red_{max}}$	Tensión máxima eficaz de la red eléctrica.
V_{pwm}	Tensión modulada por ancho de pulso a la salida del inversor.
m_a	Índice de modulación.
V_{CD}	Tensión en el bus de CD.
$V_{CD_{min}}$	Tensión mínima en el bus de CD.
ΔV_{CD}	Rizo de tensión en el bus de CD.
C_{CD}	Condensador en el bus de CD.
P_{max}	Potencia activa máxima del panel fotovoltaico.
I_{mp}	Corriente en el máximo punto de potencia del panel fotovoltaico.
I_{SC}	Corriente de corto circuito del panel fotovoltaico.
V_{mp}	Tensión en el máximo punto de potencia del panel fotovoltaico.
V_{OC}	Tensión en circuito abierto del panel fotovoltaico.
V_{PF}	Tensión en el arreglo de paneles fotovoltaicos.
L_B	Inductor del convertidor elevador.
I_{L_B}	Corriente eficaz del inductor del convertidor elevador.
ΔI_{L_B}	Rizo de corriente del inductor del convertidor elevador.

Nomenclatura	Descripción
D	Ciclo de trabajo del convertidor elevador.
f_{res1}	Frecuencia de resonancia 1 del filtro LCL.
f_{res2}	Frecuencia de resonancia 2 del filtro LCL.
L_1	Inductor del lado del inversor del filtro LCL.
L_2	Inductor del lado de la red eléctrica del filtro LCL.
C_f	Condensador del filtro LCL.
I_{LBmax}	Corriente máxima del inductor del convertidor elevador.
I_{LBmin}	Corriente mínima del inductor del convertidor elevador.
i_2^{d*}	Referencia de la componente en d de la corriente a la salida del inversor.
i_2^{q*}	Referencia de la componente en q de la corriente a la salida del inversor.
v_{red}^d	Componente en d de la tensión en el PCC.
i_{2max}^d	Componente en d de la corriente máxima a la salida del inversor.
i_{2max}^q	Componente en q de la corriente máxima a la salida del inversor.
$ i_{2max} $	Corriente máxima a la salida del inversor.
Q^*	Referencia de potencia reactiva.
S_B	Interruptor del convertidor elevador.
$S_1 - S_4$	Interruptores del inversor puente H.
V_{CE}	Tensión de colector emisor.
I_C	Corriente de colector.
f_{sw}	Frecuencia de conmutación del convertidor elevador.
t_{on}	Tiempo de encendido del transistor.
t_{off}	Tiempo de apagado del transistor.
Q_{rr}	Carga de recuperación inversa del diodo.
E_{on}	Energía por encendido del transistor.
E_{off}	Energía por apagado del transistor.
E_{con}	Energía por conducción del transistor.
P_{SB}	Potencia disipada por el convertidor elevador.
D_B	Diodo del convertidor elevador.
P_{Dsw}	Potencia disipada por conmutación por el diodo del convertidor elevador.
P_{Dcond}	Potencia disipada por conducción por el diodo del convertidor elevador.
P_{Drr}	Potencia disipada por la recuperación inversa del diodo del convertidor elevador.
P_{DB}	Potencia total disipada por el diodo del convertidor elevador.
f_{swH}	Frecuencia de conmutación del inversor puente H.
E_t	Energía total del transistor.
V_{CEsat}	Voltaje de saturación de colector a emisor del transistor.
V_{EC}	Voltaje de bloqueo del diodo.

Nomenclatura	Descripción
T_J	Temperatura de unión.
T_C	Temperatura del encapsulado.
T_S	Temperatura del disipador.
T_A	Temperatura del medio ambiente.
R_{thJC}^{Db}	Resistencia térmica de unión a encapsulado del diodo del convertidor elevador.
R_{thCS}^{Db}	Resistencia térmica de encapsulado a disipador del diodo del convertidor elevador.
R_{thJC}^{Sb}	Resistencia térmica de unión a encapsulado del transistor del convertidor elevador.
R_{thCS}^{Sb}	Resistencia térmica de encapsulado a disipador del transistor del convertidor elevador.
R_{thJS}^{S1}	Resistencia térmica de unión a disipador del transistor del inversor.
R_{thJS}^{D1}	Resistencia térmica de unión a disipador del diodo en antiparalelo del transistor del inversor.
R_{thSA}^r	Resistencia térmica del disipador.
T_J^{S1}	Temperatura de unión del transistor del inversor.
T_J^{D1}	Temperatura de unión del diodo en antiparalelo del transistor del inversor.
T_J^{Sb}	Temperatura de unión del transistor del convertidor elevador.
T_J^{Db}	Temperatura de unión del diodo del convertidor elevador.
I_{SB}	Corriente en el interruptor del convertidor elevador.
V_{SB}	Tensión en el interruptor del convertidor elevador.
I_{DB}	Corriente en el diodo del convertidor elevador.
m_B	Función de conmutación del convertidor elevador.
i_H	Corriente a la entrada del inversor.
i_1	Corriente a la salida del inversor.
i_2	Corriente a la salida del filtro LCL.
m_{PH}	Función de conmutación del inversor.
u	Señal moduladora del inversor.
I_{fv}	Corriente del panel fotovoltaico.
V_{fv}	Tensión del panel fotovoltaico.
ΔI_{fv}	Rizo de corriente del panel fotovoltaico.
ΔV_{fv}	Rizo de tensión del panel fotovoltaico.
v_{red}^α	Componente en α de la tensión en el PCC.
v_{red}^β	Componente en β de la tensión en el PCC.
i_1^α	Componente en α de la corriente a la salida del puente H.
i_1^β	Componente en β de la corriente a la salida del puente H.
v_{red}^q	Componente en q de la tensión en el PCC.
i_1^d	Componente en d de la corriente a la salida del puente H.
i_1^q	Componente en q de la corriente a la salida del puente H.

Nomenclatura	Descripción
P_{red}	Potencia activa proporcionada por el convertidor fotovoltaico a la red eléctrica.
Q_{red}	Potencia reactiva proporcionada por el convertidor fotovoltaico a la red eléctrica.
i_2^d	Componente en d de la corriente a la salida del filtro LCL.
i_2^q	Componente en q de la corriente a la salida del filtro LCL.
$v_{C_f}^{d*}$	Referencia de la componente en d de la tensión en el condensador del filtro LCL.
$v_{C_f}^{q*}$	Referencia de la componente en q de la tensión en el condensador del filtro LCL.
i_1^{d*}	Referencia de la componente en d de la corriente a la salida del puente H.
i_1^{q*}	Referencia de la componente en q de la corriente a la salida del puente H.
u^d	Componente en d de la señal del control para el convertidor alimentador
u^q	Componente en q de la señal del control para el convertidor alimentador
V_{CD}^{d*}	Referencia de la componente en d de la tensión en el condensador del bus de CD.
V_{CD}^{q*}	Referencia de la componente en q de la tensión en el condensador del bus de CD.
i_3^d	Componente en d de la corriente demandada por las cargas.
i_3^q	Componente en q de la corriente demandada por las cargas.
i_{ref}^d	Referencia de la componente en d de los armónicos corriente demandados por las cargas.
i_{ref}^q	Referencia de la componente en q de los armónicos corriente demandados por las cargas.
Z_1	Impedancia del inductor del lado del inversor del filtro LCL.
Z_2	Impedancia del condensador del filtro LCL.
Z_3	Impedancia del inductor de la red eléctrica del filtro LCL.
Z_{th}	Impedancia thevenin equivalente vista a la salida del filtro LCL.
$V_{in}\angle$	Tensión fasorial a la entrada del convertidor formador.
$V_{out}\angle$	Tensión fasorial a la salida del convertidor formador.
$Disp$	Señal de control para el cambio del modo de operación.
$Disp_A$	Señal de control para el cambio del modo de operación.
u_F	Señal de control del convertidor formador.
u_A	Señal de control del convertidor alimentador.
D_{PF}	Diodo a la salida del arreglo de paneles fotovoltaicos.
C_{PF}	Condensador en las terminales del arreglo de paneles fotovoltaicos.

Nomenclatura	Descripción
m_a^f	Índice de modulación para la señal de control del convertidor formador.
$\angle V_{in}$	Ángulo de la tensión a la entrada del convertidor formador.
$ V_{in} $	Amplitud de la tensión a la entrada del convertidor formador.
R_L	Resistencia de carga.
I_{R_L}	Corriente de la resistencia de carga.
R_{red}	Resistencia de la red eléctrica.
L_{red}	Inductancia de la red eléctrica.

RESUMEN

El constante crecimiento en el consumo de energía eléctrica ha llevado a la sociedad a utilizar fuentes alternas de energía con el fin de reducir la generación de gases de efecto invernadero a causa de producir energía eléctrica a base de combustibles fósiles. En los últimos años se ha conseguido mejorar la eficiencia en sistemas con fuentes renovables siendo los sistemas eólicos y fotovoltaicos los más utilizados alrededor del mundo. Debido al avance industrial en la manufactura de estos sistemas, se han reducido sus costos iniciales y de instalación, y esto se ha visto reflejado en el aumento de instalaciones de estas fuentes de generación distribuidas (FGD). Las desventajas de estos sistemas es que su producción de energía se ve afectada por condiciones climatológicas, produciendo variaciones en el voltaje y la corriente que proporcionan al convertir la energía. A consecuencia de estas variaciones, los sistemas necesitan de una etapa de acoplamiento que genere valores constantes de voltaje y/o corriente. Esta etapa de acoplamiento se realiza a través de convertidores utilizando la teoría y sistemas de electrónica de potencia. Usualmente se utiliza el inversor que se encarga de convertir de CD a CA. Este tipo de tecnologías se implementan masivamente alrededor del mundo, y debido a su alta penetración, se han generado cambios y actualizaciones en los estándares de conexión y distribución de energía eléctrica, como sucedió con el Std. 1547-2018.

El uso de convertidores electrónicos permite realizar funciones adicionales y complementarias con el objetivo principal, como lo son funciones de soporte de la red eléctrica o compensación de armónicos de corriente; lo anterior ha contribuido con el desarrollo de las denominadas redes inteligentes, donde, entre otras cosas, se busca una mejor gestión de la energía eléctrica.

El presente trabajo de investigación está centrado en brindar mayor autonomía a un sistema fotovoltaico (SFV) conceptualizado para operar en una microrred, utilizando un inversor que cuente con la capacidad para actuar como convertidor alimentador para inyectar a la red eléctrica la máxima potencia activa generada por los paneles solares,

y brindar funciones de soporte a red ante variaciones de bajo/alto voltaje fuera de los límites permitidos (*LHVRT*) por el Std. IEEE 1547-2018. En caso de que la falla exceda los límites de tiempo propuestos en el el Std. IEEE 1547-2018, el sistema pasa a modo isla y cambia su función de operación a convertidor formador, generando la señal de tensión de referencia para los demás sistemas conectados a la microrred; los parámetros a controlar en esta función son la amplitud y frecuencia de la tensión. De esta forma se garantiza que los sistemas interconectados dentro de una microrred puedan seguir operando de forma normal aún cuando existe una falla prolongada en el SEP. Si no existen fallas en la red eléctrica el convertidor fotovoltaico se encarga de actuar como filtro activo para atenuar las corrientes armónicas demandadas por cargas no lineales. El trabajo integra resultados obtenidos a través de simulación numérica, así como experimentales utilizando un prototipo de laboratorio desarrollado como parte de la investigación.

Los escenarios de prueba realizados en simulación numérica consisten en operar al sistema como convertidor alimentador conectado al SEP inyectando a la red la máxima potencia generada por los paneles fotovoltaicos, y proveer soporte a la red eléctrica cuando se presente un alto/bajo voltaje en el PCC. Operar como filtro activo cuando se presenten armónicos de corriente en el punto de conexión común (PCC); operar como convertidor formador al estar desconectado del SEP; realizar el cambio de operación de convertidor formador a convertidor alimentador y viceversa. Los parámetros de operación para la simulación numérica son: potencia aparente nominal de 2500 VA, de los cuales se tienen 1750 W de potencia activa y $\pm 1750 VAR$, las condiciones nominales en el voltaje en el PCC son frecuencia a 60 Hz y 127 V_{rms} , con $THD_i < 5\%$. En los resultados experimentales se muestra la operación del sistema funcionando en cascada en lazo abierto. Los parámetros de operación del prototipo experimental son: potencia activa de 1280 W, voltaje de entrada en CD de 50 V, corriente de entrada de 27.6 A, ciclo de trabajo igual a 0.6, voltaje de salida en CA de 77.1 V_{rms} , corriente de salida de 16.6 A.

El contenido de este trabajo se encuentra organizado de la siguiente manera:

En la Introducción se plantea el problema a resolver, se justifica la importancia de resolver el problema, se plantea una hipótesis acerca de la investigación de este trabajo, y se determinan los objetivos y alcances de la investigación.

En el Capítulo 1 se estudian las funciones autónomas y los diferentes modos de operación del convertidor. Se estudian la topología capaz de cumplir con los objetivos de operación.

En el Capítulo 2 se dimensionan los componentes del convertidor considerando la potencia nominal, se sintoniza el filtro LCL, se encuentran los valores máximos de voltaje y corriente para seleccionar los semiconductores del prototipo experimental, se realiza la estimación de pérdidas en los semiconductores, se realiza el diseño térmico del prototipo, y se muestra el resultado del prototipo experimental.

En el Capítulo 3 se encuentra el modelo matemático del sistema, se selecciona el algoritmo para el MPPT, se propone la ley de control para funcionar como convertidor alimentador, se propone un controlador PI para regular el bus de CD, se aborda la operación como filtro activo ante armónicos de corriente, se encuentran las ecuaciones para operar como convertidor formador y por último se propone una estrategia para cambiar la operación del convertidor.

En el Capítulo 4 se muestran los resultados obtenidos a través de la simulación numérica ante los diferentes escenarios probando los distintos modos de operación del convertidor, y se muestran los resultados obtenidos experimentalmente a lazo abierto.

En el Apéndice A se muestra el procedimiento utilizado para el diseño magnético de los inductores del convertidor.

INTRODUCCIÓN

Las energías renovables tales como generadores eólicos, paneles fotovoltaicos, centrales hidroeléctricas, etc., son hoy en día una forma de generar energía eléctrica sin recurrir al uso de combustibles fósiles, reduciendo el impacto ambiental generado por estos últimos. El avance tecnológico en los últimos años ha permitido reducir los costos de fabricación de los paneles fotovoltaicos (PF), así como de la etapa de procesamiento de electrónica de potencia (inversores) necesaria para acoplar la energía entregada por los PF a la red eléctrica. La instalación anual mundial de PF se ha incrementado de forma exponencial en los últimos 10 años, como se aprecia en la Figura 1. A pesar de la pandemia de COVID-19, en el año 2021 se reportó un incremento de instalación de nuevos sistemas fotovoltaicos (FV) con capacidad de 175 GW. De esta forma la capacidad acumulada total de sistemas FV es del orden de 942 GW [1].

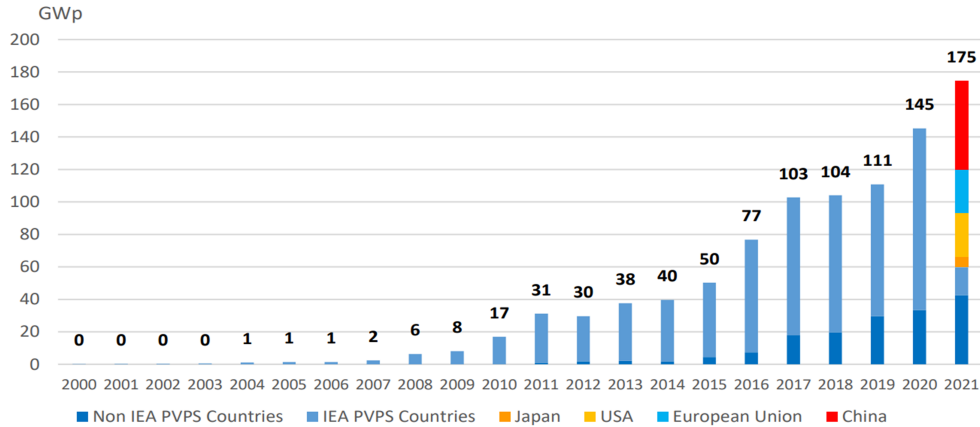


Figura 1. Evolución anual de instalaciones FV [1].

Un porcentaje importante de las fuentes de generación eléctrica basadas en energías renovables son sistemas de baja o mediana potencia, y se encuentran instaladas de forma distribuida en zonas geográficas donde se aprovecha la gran concentración del recurso renovable (irradiancia, corrientes de viento, ríos, presas, etc). Estas fuentes de generación distribuida (FGD) son relativamente nuevas y están provocado un cambio en el sistema eléctrico de potencia (SEP), pasando de un sistema convencional (Figura 2) a uno nuevo, donde se puedan interconectar de forma segura todas estas FGD (Figura 3).

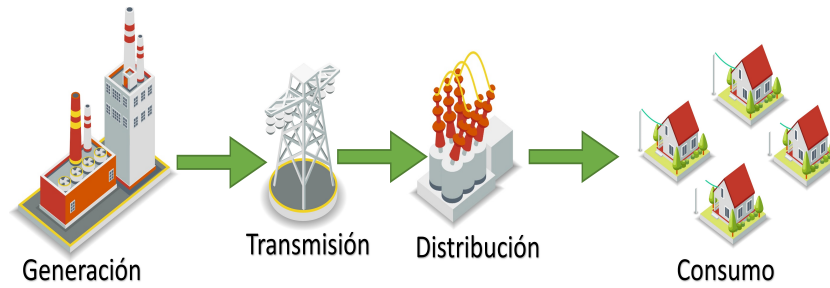


Figura 2. Sistema eléctrico de potencia convencional.

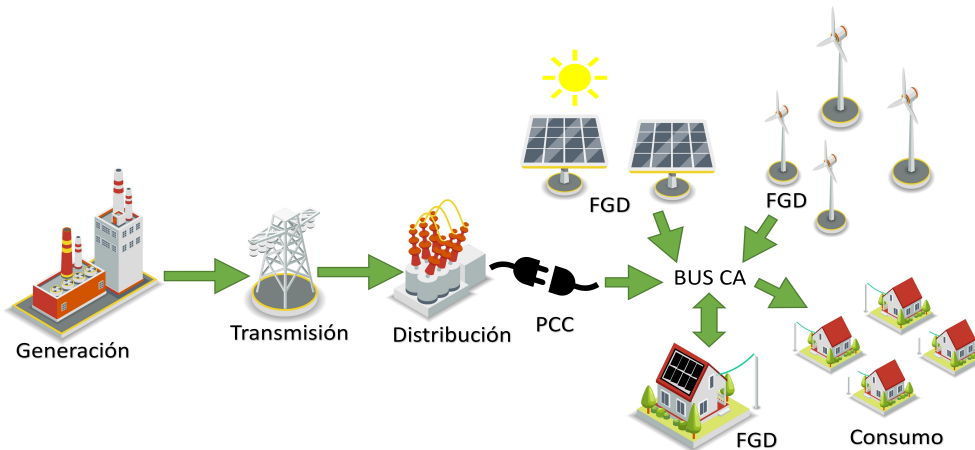


Figura 3. Sistema eléctrico de potencia con fuentes de generación distribuida.

Una de las FGD más utilizadas y estudiadas en la literatura consiste en los sistemas fotovoltaicos (SFV) que convencionalmente se encuentran conformados por 3 etapas. La primera se encarga de generar la energía eléctrica a través de arreglos de paneles fotovoltaicos (PF); la segunda etapa consiste en la electrónica de potencia que se encarga de transformar la energía obtenida en corriente directa (CD) a corriente alterna (CA). La tercera y última etapa es una interfaz de acoplamiento con la red eléctrica, la cual consiste en un filtro conformado por dispositivos pasivos (condensadores e inductores); en esta etapa se filtran las señales de alta frecuencia generadas por la conmutación de los semiconductores de la etapa previa.

La segunda etapa encargada del acoplamiento y transformación de la energía eléctrica de CD a CA es desarrollada por un equipo conocido como inversor. Además de transformar la CD a CA, el inversor tiene la capacidad de realizar funciones como: sincronizarse a una tensión para el intercambio de energía con diferentes cargas y fuente de generación conectadas a una red eléctrica; proveer una tensión de referencia para que otros dispositivos se sincronicen y atenuar corrientes no deseadas. Estas funciones dependen de la topología, la secuencia de conmutación y la propuesta de control elegida.

Las funciones mencionadas permiten a los SFV interactuar dentro de microrredes, la cual según el Departamento de Energía de los Estados Unidos es [2] “un conjunto interconectado de cargas y FGD con fronteras eléctricas perfectamente definidas, que en conjunto actúan como una única entidad controlable con respecto al SEP, y pueden encontrarse interconectadas o desconectadas (modo isla) a la red eléctrica en un punto de conexión común (PCC) para permitir ambos modos de operación”.

Dependiendo de la operación a realizar en la microrred tanto en forma aislada como en forma conectada, existen tres tipos diferentes de convertidores, que se caracterizan dependiendo del parámetro que controlan (Amplitud del voltaje, frecuencia del voltaje, cantidad de potencia activa inyectada, etc.) [3]:

- Convertidor alimentador: se representa como una fuente ideal de corriente con una alta impedancia. Su objetivo es proporcionar potencia al SEP sincronizándose a la tensión de la red eléctrica. En este convertidor las variables que se desean controlar son: potencia activa (P) y potencia reactiva (Q). En la Figura 4 se muestra una representación sencilla de este convertidor.

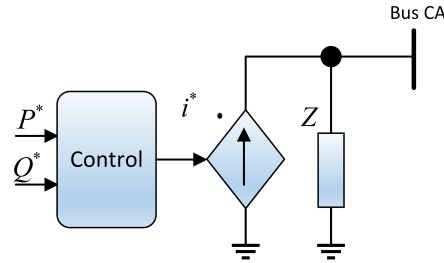


Figura 4. Convertidor alimentador.

- Convertidor formador: se representa como una fuente ideal de voltaje en CA con una baja impedancia de salida, son necesarios para operaciones de microrredes cuando esta se desconecta del SEP (modo isla). Este convertidor regula la amplitud del voltaje y el valor de la frecuencia en la red en la que se encuentra conectado. La representación gráfica se muestra en la Figura 5.
- Convertidor de soporte: se representa como una fuente ideal de voltaje en CA en serie con una impedancia de acoplamiento (Figura 7) o como una fuente ideal de corriente en CA con una impedancia en paralelo (Figura 6). En este convertidor se regula tanto la corriente como el voltaje con el fin de mantener la amplitud de la tensión y la frecuencia de la red en sus valores nominales. Cuando este convertidor está conectado a la red inyecta corriente; en modo isla el convertidor se encarga de

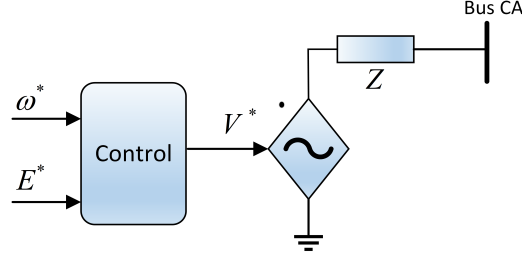


Figura 5. Convertidor formador.

formar el voltaje.

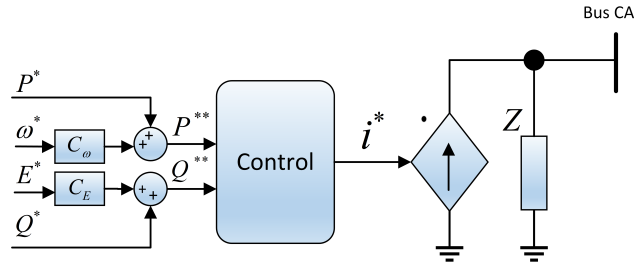


Figura 6. Convertidor de soporte, fuente de corriente.

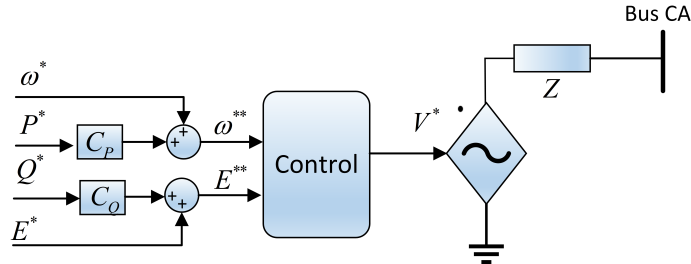


Figura 7. Convertidor formador, fuente de voltaje.

1. Interacción de la microrred con el sistema eléctrico de potencia

El sistema eléctrico de potencia (SEP) se encarga de establecer el valor de referencia de amplitud y frecuencia de la tensión en el punto de conexión común; por lo tanto, cuando la microrred se encuentra conectada al SEP los diferentes sistemas que la conforman deben de sincronizarse a esta tensión. De esta forma es posible inyectar la potencia activa disponible por los sistemas de generación al poner en fase la corriente a la salida del convertidor con la tensión en el PCC. En caso de ser necesario se puede inyectar o extraer potencia reactiva

al adelantar o atrasar la corriente a la salida del convertidor con respecto al voltaje en el PCC.

Cuando existe una falla en el SEP que excede los límites de tiempo y/o amplitud de voltaje propuestos por estándares como la "*IEEE standard for interconnection and interoperability of distributed energy resources with associated electric power system interfaces*" (IEEE Std. 1547-2018 [4]), la microrred debe desconectarse y seguir operando a partir de las diferentes FGD y/o sistemas de almacenamiento de energía que la conforman (modo isla). Con esta acción se permite el abastecimiento de energía de un área específica (Figura 8), la cual puede contener cargas críticas como hospitales, sistemas bancarios o sistemas de gestión de comunicaciones.

Una vez que la microrred se encuentra en modo isla, es necesario un convertidor formador encargado de establecer el voltaje en el PCC, el cual regula la amplitud y fase de la tensión que se ven afectados debido a la interacción de los diferentes sistemas interconectados, así como las diferentes cargas conectadas en el PCC.

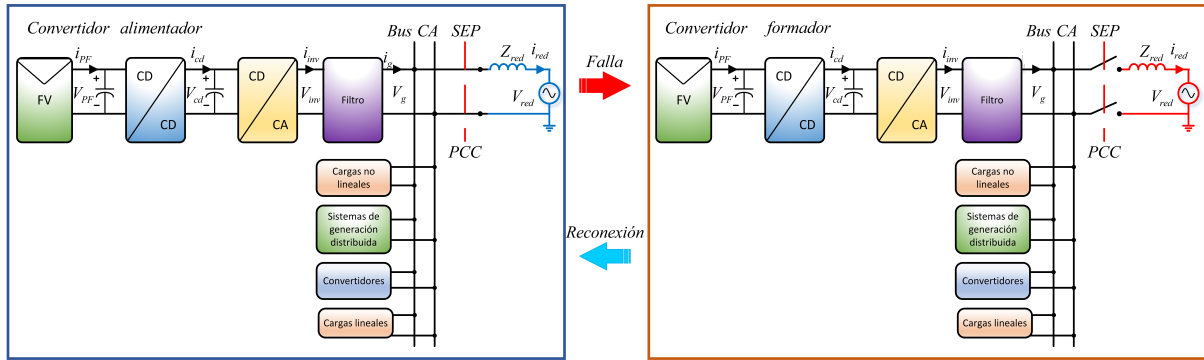


Figura 8. Transición de convertidor alimentador a convertidor formador.

2. Formulación del problema

El constante incremento de SFV ha llevado a actualizar normas para regular la interconexión al SEP, con el fin de evitar inestabilidad en el SEP. Entre otras estrategias se sugiere que dichos sistemas sean capaces de proveer soporte a la red eléctrica. En ocasiones muy críticas es necesario la desconexión del SFV y continuar su operación en modo isla junto a otros sistemas que conforman una microrred.

2.1. Transición de convertidor alimentador a convertidor formador

Como se ha mencionado, cuando ocurre una falla en el SEP de tiempo prolongado es necesario desconectar la microrred y que opere en modo isla. Esto se lleva a cabo con el uso de un convertidor formador el cual se encarga de establecer la amplitud y frecuencia de la tensión en el PCC. Sin embargo, el problema que presenta el convertidor formador es que su dinámica de operación es incompatible cuando el sistema se encuentra conectado al SEP. Por lo tanto, este elemento sólo se usa en relativamente breves periodos de tiempo impactando en el costo de la microrred, así como en su complejidad. En este trabajo se propone un único convertidor con la capacidad de realizar las dos funciones dependiendo del estado del SEP.

2.2. Fallas en el sistema eléctrico de potencia

El uso de FGD basadas en SFV y sistemas eólicos presentan limitaciones de suministro de energía, ya que estas son fuentes intermitentes dependientes de la irradiación del sol y de la cantidad de viento disponible, respectivamente, siendo afectada por las condiciones climáticas a lo largo del día y del año. Los SFV presentan otra limitante, y es que carecen de inercia física, lo cual implica que ante un desbalance, o transitorio de carga en la red eléctrica estos sistemas pueden no operar de forma óptima.

Anteriormente las normas y regulaciones internacionales dictaminaban que los SFV se desconectarán cuando ocurría alguna anomalía en el SEP. Sin embargo, un alto nivel de penetración de estos sistemas en la red generan más problemas de suministro de energía al ser desconectados ante cualquier falla que exista en el SEP.

Para plantear soluciones a esta limitante han surgido grupos de trabajos como el Grupo de Trabajo en Inversores Inteligentes (SIWG por sus siglas en inglés) [5], que han planteado atenuar los inconvenientes de utilizar SFV de forma masiva al mantener conectado el inversor cierto tiempo mientras ocurre la contingencia; esta y más estrategias han llevado a modificar las normas y recomendaciones necesarias para la interconexión de sistemas de generación eléctrica a la red eléctrica. Algunas de estas modificaciones se han visto reflejadas en la actualización de estándares como el IEEE 1547-2018 [4].

Como se menciona en el párrafo anterior, el inversor debe de ser capaz de cumplir con las normas especificadas para la interconexión del SEP, esto con el fin de reducir los problemas y fallas que se presenten en la red eléctrica. El SIWG propone siete acciones llamadas funciones autónomas (FA) con las cuales el inversor logra la autonomía necesaria para conectarse de forma correcta al SEP. Las FA se mencionan a continuación.

- FA 1. Proveer soporte ante variaciones de bajo/alto voltaje fuera de los límites normales (LHVRT).
- FA 2. Proveer soporte ante variaciones de baja/alta frecuencia fuera de los límites normales (LHFRT).
- FA 3. Proveer potencia reactiva con un factor de potencia fijo.
- FA 4. Protección *anti-islanding* para desconectar bajo condiciones anómalas extendidas.
- FA 5. Proveer control Volt/VAR a través de la inyección dinámica de potencia reactiva mediante la respuesta autónoma a mediciones locales de la tensión.
- FA 6. Definir tasas de cambio por defecto y de emergencia para la gestión de potencia activa y reactiva, así como sus límites superiores e inferiores.
- FA 7. Reconexión mediante métodos suaves o “Soft-Start”.

La integración de estas FA a los inversores permiten dar ciertos grados de libertad en la decisión de acciones ante alguna contingencia, operando de manera autónoma. Los dispositivos con estas capacidades son comúnmente llamados inversores inteligentes y gracias a su implementación han permitido apoyar la expansión de redes inteligentes.

2.3. Distorsión armónica de corriente

Otro de los grandes problemas que se presentan en las microrredes y el SEP es la distorsión armónica de corriente generada al conectar un número considerable de cargas no lineales; este tipo de cargas continúa aumentando año con año [6]. Estas cargas demandan una corriente con una forma de onda distorsionada, lo que provoca el incremento de la potencia aparente, afectando directamente al factor de potencia del sistema y la distorsión de tensión, por la propagación armónica.

Un parámetro que permite conocer la distorsión ocasionada por el uso de cargas no lineales se le conoce como distorsión total armónica de corriente (THD_i , por sus siglas en inglés) la cual aumenta conforme la señal de onda de la corriente se distorsiona en relación con una señal de onda sinusoidal. Se considera que para una afectación reducida de la calidad de energía este parámetro debe ser menor al 5 % [7]. Una de las soluciones para mitigar este problema es a través del uso de filtros activos que se encargan de generar las corrientes armónicas que demandan las cargas.

3. Estado del arte

En [8] se menciona que los SFV han tomado gran relevancia en los últimos años, siendo los inversores conectados a la red el corazón de los sistemas de potencia alimentados por FGD y conectados al SEP. En este trabajo se estudia la estrategia de control del voltaje reactivo con el fin de incrementar la tasa de penetración además de mejorar la estabilidad del voltaje de la red. La estrategia de control consiste en utilizar un lazo de control independiente para controlar la potencia reactiva y otro lazo para controlar la corriente a la salida del convertidor. Finalmente se muestra como la tensión en el PCC se mantiene estable ante cambios de irradiancia y temperatura al inyectar potencia reactiva a la red eléctrica cuando ocurren fluctuaciones de voltaje. En el trabajo se muestran resultados sólo con la inyección de potencia reactiva pero no se menciona algo acerca de la extracción de potencia reactiva; además el sistema no tiene la función de pasar a modo isla ante una contingencia en el SEP.

En [9] se menciona que las nuevas normas de conexión a la red eléctrica requieren que los sistemas de potencia FV tengan la capacidad de regular la potencia activa y reactiva demandadas en ciertos periodos de tiempo con el fin de mantenerse conectados a la red eléctrica ante alguna falla del SEP. El trabajo estudia la estrategia de control para un inversor de una etapa el cual consiste en separar la secuencia positiva de la secuencia negativa y posteriormente obtener el ángulo de fase a la que se encuentra el voltaje en el PCC. Al ocurrir un descenso de voltaje en el PCC se inyecta potencia reactiva a través de la componente en q de la corriente. A pesar de que este sistema brinda soporte ante un bajo voltaje en el PCC, no se menciona alguna estrategia de desconexión del SEP ni la posibilidad de operar en modo isla.

En [10] se indica que una transición suave entre un sistema conectado a la red eléctrica a modo isla es importante para la estabilidad de operación de la microrred; cuando ocurre una falla la microrred puede operar en modo isla y de esta forma se asegura el abastecimiento de energía en un área en específico. En el trabajo se utiliza un sistema fotovoltaico en conjunto con un sistema con un aerogenerador como fuente de energía. La estrategia de control consiste en un control $P - Q$ y de un *droop control*. En este artículo se hace referencia de cómo los sistemas conectados deben de sincronizarse a la referencia de voltaje en el PCC y proveer la máxima potencia posible, y en caso de pasar a modo isla uno de estos sistemas debe de generar la referencia de tensión en el PCC. En el trabajo no se considera el soporte ante variaciones de sobre/bajo voltaje al estar conectado al SEP.

En la literatura se han reportado otros trabajos en los cuales los convertidores ofrecen algunas de las FA mencionadas anteriormente. Sin embargo, estos convertidores son pensados para sistemas conectados a la red y no ofrecen información del desempeño ante condiciones en modo isla [11]. En otros trabajos se reportan convertidores con la capacidad de regular la frecuencia y voltaje en modo isla, pero no ofrecen información del uso de FA [12], [13] y [14].

4. Objetivo de la investigación

El incremento de FGD ha llevado a que SFV impacten en la generación de energía eléctrica para abastecer la demanda de los consumidores. La energía generada por los SFV es transmitida a través de la red eléctrica cumpliendo con estándares nacionales e internacionales para no afectar la estabilidad del SEP o generar corrientes distorsionadas que impacten en el factor de potencia (FP). El uso de sistemas con etapas de control permite dar soporte al SEP cuando este experimenta una falla; en caso de que la falla sea prolongada los sistemas pueden ser desconectados y seguir operando de forma aislada.

4.1. Hipótesis

Es posible estudiar, desarrollar e implementar un SFV que sea capaz de cambiar de modo de operación, pasando de un convertidor alimentador al estar conectado al SEP, a un convertidor formador cuando se desconecta del SEP, realizando funciones secundarias derivadas de los principales modos de operación, como el soporte a la red eléctrica y atenuación en la distorsión de corriente en el SEP.

4.2. Objetivo general

Desarrollar un inversor fotovoltaico monofásico con capacidad operativa de filtro activo para corrientes armónicas en microrredes aisladas, manteniendo su desempeño de operación bajo condiciones de perturbaciones de tensión como armónicos y variaciones de voltaje, operando como convertidor alimentador y formador.

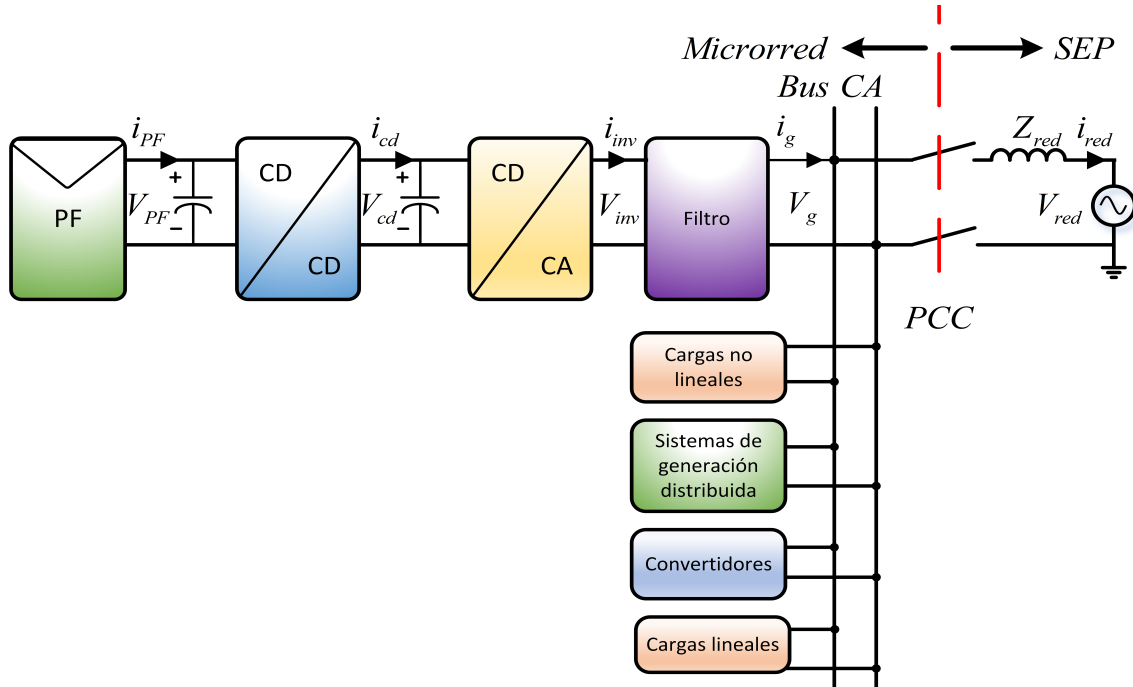


Figura 9. Inversor en paralelo con microrred conectada al SEP.

4.3. Objetivos particulares y alcances

- Analizar e integrar un inversor interactivo para operación en una microrred eléctrica. El inversor tendrá capacidad de operar como inversor formador estableciendo las condiciones de frecuencia y tensión en la microrred o inversor alimentador, inyectando potencia a una microrred operativa.
- Analizar e integrar funciones de filtro activo para compensación de corrientes armónicas en la microrred.
- Mantener las condiciones de operación en el inversor ante perturbaciones de tensión generadas por los demás elementos de la microrred, en particular variaciones de tensión y armónicos de voltaje.
- Desarrollar el sistema de control basado en un DSP.
- Evaluar el desempeño del inversor interactivo considerando una estrategia de control adecuada.
- Construcción y validación experimental de un prototipo de laboratorio a escala. La potencia nominal del sistema será de 2.5 kVA, 127 V, 60 Hz.

5. Metodología

Con el fin de cumplir el desarrollo del tema de investigación, se ha desarrollado la siguiente metodología:

- Búsqueda y análisis del estado del arte reportado acerca de inversores formadores, alimentadores, conectados y desconectados a la red eléctrica.
- Comparación de las diferentes propuestas de control tanto como inversor formador como inversor alimentador.
- Elección de la técnica de control, así como la topología necesaria para cumplir las FA en ambos casos.
- Búsqueda y elección de método de protección contra el modo isla.
- Simulación de los diferentes modos de operación del inversor.
- Ajustes y mejoras en el sistema propuesto.
- Construcción física del sistema.
- Comparación de los resultados obtenidos físicamente con los resultados obtenidos en simulación.

6. Organización general de la tesis

El contenido del documento de tesis está conformado de la siguiente manera:

En el capítulo uno se realiza un análisis de las funciones que el convertidor deberá realizar; se describen las funciones autónomas sugeridas por la IEEE 1547-2018, se realiza un análisis del funcionamiento de los diferentes tipos de convertidores, y posteriormente se hace una revisión de las diferentes topologías existentes para la conversión de CD a CA compatibles con las funciones de soporte ante variaciones de tensión. Por último se desarrolla un análisis acerca de la operación del convertidor como filtro activo para cancelación de armónicos de corriente.

En el capítulo dos se realiza el diseño del sistema, se calculan los valores nominales para los diferentes elementos del convertidor elevador y del puente H completo; se sintoniza la frecuencia de corte del filtro LCL tomando en cuenta la función de filtro activo, y se

realiza la selección de componentes para la elaboración del prototipo experimental.

En el capítulo tres se realiza el análisis del modelo matemático del sistema, se obtienen las leyes de control para los diferentes modos de operación del sistema (control para el convertidor alimentador, control para el convertidor formador, control para el filtro activo, control para el convertidor elevador, etc.).

En el capítulo cuatro se muestran los resultados obtenidos a través de las simulaciones, así como de las pruebas experimentales realizadas.

En el capítulo cinco se exponen las conclusiones de este trabajo de investigación, se resaltan las contribuciones de la tesis, y se muestran los problemas abiertos para una futura investigación.

En el Apéndice A se muestra el procedimiento utilizado para el diseño magnético de los inductores del convertidor.

ANÁLISIS Y SÍNTESIS DE LAS FUNCIONES AUTÓNOMAS DEL CONVERTIDOR FOTOVOLTAICO

1.1. Descripción de las funciones autónomas

En los últimos años ha sido evidente el incremento de fuentes de generación alterna de energía que permiten aprovechar los recursos naturales para la generación de energía eléctrica. Sin embargo, la conexión de estas FGD al sistema convencional de distribución eléctrica pueden representar un problema, ya que esta última fue diseñada para proveer energía en un solo sentido: de la fuente de generación a los consumidores. Debido a la intermitencia de las FGD, en ocasiones la transferencia de energía ocurre de forma contraria a la convencional, lo cual puede generar disturbios en la distribución de energía eléctrica.

Una de las zonas del mundo con mayor instalación de sistemas fotovoltaicos es el estado de California en Estados Unidos, el cual cuenta con una capacidad de 13 288 MW en el año 2022. Para tratar de disminuir los problemas generados por el uso de FGD en el estado de California, se creó el Grupo de Trabajo de Inversores Inteligentes (SIWG por sus siglas en inglés) [5] conformado en 2013 por la Comisión de Energía de California (CEC por sus siglas en inglés) en conjunto con la Comisión de Servicios Públicos de California (CPUC por sus siglas en inglés). Los sistemas de FGD se encuentran usualmente localizados a la conveniencia de los dueños del sistema de generación, no de su utilidad para la red eléctrica, y esto se puede reflejar en una menor eficiencia en la transmisión de energía. Los sistemas de FGD son contruidos de diferentes tamaños, y de diferentes características eléctricas, lo cual implica una gestión de la energía proporcionada por las FGD para garantizar el

abastecimiento de energía a las cargas. Sin coordinación con el SEP, las FGD pueden causar oscilaciones de voltaje, crear flujos inversos de potencia e incidir en otros aspectos de potencia que podrían incrementar la frecuencia y duración de los apagones.

En el año 2013 los estándares de interconexión no se encontraban enfocados en la integración de FGD; ante algún disturbio en el sistema eléctrico los sistemas de generación distribuida eran desconectados de forma instantánea. Como se muestra en [15], este enfoque ha llevado a problemas en la estabilidad de la red eléctrica, principalmente en países con alta penetración de FGD. Específicamente, en Alemania e Italia se ha observado como una desconexión prematura ante anomalías de tensión y/o frecuencia puede empeorar estos problemas, e incluso causar apagones innecesarios.

Las FGD utilizan principalmente una etapa de potencia para acoplar la energía obtenida a la red eléctrica. Para sistemas con PF se convierte CD a CA de cierta amplitud de voltaje y a la frecuencia establecida en el PCC. Una de las ventajas de estos sistemas es que regularmente son controlados por sistemas digitales y software, lo cual permite el ajuste y control de la potencia activa y reactiva a la salida del inversor, amplitud del voltaje, factor de potencia, entre otros parámetros. Se busca utilizar esta ventaja y emplear este control de parámetros cuando ocurra un disturbio en el SEP. Al uso de estas técnicas se les consideran como funciones autónomas, y al sistema que tiene esta capacidad como convertidor inteligente [16].

1.1.1. Normas internacionales y antecedentes en el estado de California

Las nuevas funciones autónomas incorporadas a los sistemas de FGD han sido catalogadas por servicios estadounidenses y europeos como proveedoras potenciales de beneficios para operaciones de distribución. Después de experimentar algunas emergencias en sistemas de potencia debidas al alto número de FGD, los países europeos han exigido funciones autónomas claves en regulaciones europeas para mantener la confianza en operaciones de sistemas eléctricos [17]. Posteriormente, en un esfuerzo internacional para desarrollar los requerimientos de comunicación para habilitar estas funciones autónomas, la Comisión Internacional Electrotécnica (IEC, por sus siglas en inglés) integró estos requerimientos en el estándar IEC/TR 61850-80-7 [18].

1.1.2. Relación y actualización de la IEEE 1547 con la *Rule 21*

Los estándares de interconexión de la *Rule 21* se encuentran basados en el estándar de interconexión del instituto de Ingenieros Eléctricos y Electrónicos (IEEE por sus siglas

en inglés) 1547 de FGD, operando en paralelo con el sistema principal de distribución de energía. Anteriormente en este estándar de interconexión se requería que cualquier sistema interconectado a la red de distribución fuera desconectado ante algún evento anómalo (incluso breve) del sistema de potencia. Por lo que las FGD no brindaban algún tipo de ayuda ante estas anomalías. Debido a los beneficios proporcionados al utilizar convertidores inteligentes (funciones autónomas) ante los problemas causados al conectar FGD a la red principal de distribución de energía, la IEEE reconoció que era necesario una actualización en el estándar 1547 para la interconexión de los convertidores inteligentes al sistema de distribución de Norte América. En septiembre del 2013 la IEEE aprobó el estándar IEEE 1547a [4] como una actualización de la IEEE 1547, en la cual su principal propuesta fue permitir algunas funciones de las FGD que no se encontraban en el estándar IEEE 1547.

Algunas de ellas son:

- Permitir que el sistema de FGD regule activamente el voltaje en el PCC ante ciertas condiciones de funcionamiento.
- Permite la extensión de los límites superiores e inferiores de voltaje y frecuencia por periodos de tiempo específicos de modo que la FGD de soporte ante variaciones de bajo/alto voltaje y/o frecuencia, fuera de los límites normales (LHVFRT).

La estandarización de la IEEE es un proceso que lleva mucho tiempo para asegurar que las recomendaciones sean apropiadamente restrictivas y todavía suficientemente flexibles para servicios de operación bajo un amplio rango de condiciones del sistema eléctrico. Sin embargo, las expectativas de California para la generación distribuida y el alto impacto de penetración en diferentes países llevan al CPUC y al CEC el establecer el SIWG y seguir el desarrollo de pasos técnicos necesarios para la optimización del soporte de la generación distribuida al SEP.

Los tres pasos principales que se proponen son:

- Adoptar ciertas funciones autónomas desarrolladas por los SGD.
- Un compromiso para definir y proponer estándares de comunicación entre los SGD.
- Un compromiso para proponer y definir funciones avanzadas utilizando la capacidad de comunicación.

La *Rule 21* que es una tarifa aprobada por la Comisión de Servicios Públicos de California que establece los requisitos de interconexión, operación y medición para las ins-

talaciones de generación de energía conectadas al sistema de distribución sobre California. Recomienda que las nuevas FGD desempeñen las siguientes funciones autónomas

- Proveer soporte ante variaciones de bajo/alto voltaje fuera de los límites normales (LHVRT).
- Proveer soporte ante variaciones de baja/alta frecuencia fuera de los límites normales (LHFRT).
- Proveer potencia reactiva con un factor de potencia fijo.
- Protección *anti-islanding* para desconectar bajo condiciones anómalas extendidas.
- Proveer control Volts/VAR a través de la inyección dinámica de potencia reactiva mediante la respuesta autónoma a mediciones locales de la tensión.
- Definir tasas de cambio por defecto y de emergencia para la gestión de potencia activa y reactiva, así como sus límites superiores e inferiores.
- Reconexión mediante métodos de arranque suave o *Soft-Start*.

1.1.3. Estándar IEEE 1547-2018

A raíz de las recomendaciones hechas por el SIWG y debido al incremento del uso de fuentes alternas de energía, la IEEE actualizó el estándar 1547 por el 1547-2018, en donde se mencionan los requerimientos técnicos para la operación de FGD en conjunto con el SEP. Los requerimientos por destacar consisten en la capacidad de proveer o extraer potencia reactiva, respuesta de desconexión ante condiciones anormales de tiempo prolongado, capacidad para pasar a modo isla, así como una reconexión de forma suave al SEP.

En [4] se menciona que las FGD deben de seguir funcionando durante disturbios de voltaje que pueden ser elevaciones (*swells*) o caídas (*sags*) de voltaje. El tiempo en que se mantienen conectados estos sistemas depende de que tan grave es la falla en el SEP; los límites permitidos dentro de este estándar se observan en la Tabla 1.1. En caso de que la amplitud sea mayor a 1.2 veces o menor a 0.5 veces el valor nominal de la tensión la FGD debe de ser desconectada del SEP de una forma suave para evitar generar más disturbios dentro de la red eléctrica. De forma similar, en caso de que el SEP regrese a los valores permitidos de operación la FGD debe de conectarse de forma suave a la red eléctrica.

Los tiempos de desconexión ante variaciones en la amplitud de la tensión en el PCC se representan gráficamente en la Fig. 1.1. En color verde se representa la zona de operación continua, por lo que el sistema se mantiene conectado al SEP mientras la amplitud de

Tabla 1.1. Valores para soporte de LHVRT según Std. IEEE 1547-2018.

Valor nominal del voltaje	Permanecer conectado por lo menos	Permanecer conectado hasta
$V > 1.2$	N/A	0.16s
$1.10 < V \leq 1.20$	12s	12.083s
$0.88 \leq V \leq 1.10$	siempre	N/A
$0.70 \leq V < 0.88$	20s	N/A
$0.5 \leq V < 0.7$	10s	N/A
$V < 0.5$	1s	1.083s

voltaje esté dentro de estos límites. La región en color azul representa el tiempo mínimo en que el sistema debe permanecer conectado brindando soporte al SEP. En color amarillo se muestra el tiempo máximo que el sistema debe permanecer conectado; en la región de color naranja se tiene el tiempo en que el sistema puede permanecer conectado o puede ser desconectado, la decisión depende del usuario; por último en la región en color rojo el sistema debe de ser desconectado. Para sistemas con un valor de $127 V_{rms}$, la tensión máxima permitida es de $152.4 V_{rms}$ y la tensión mínima es de $63.5 V_{rms}$. Estos valores son considerados más adelante para el dimensionamiento del sistema.

Valores para soporte LHVRT según IEEE 1547-2018

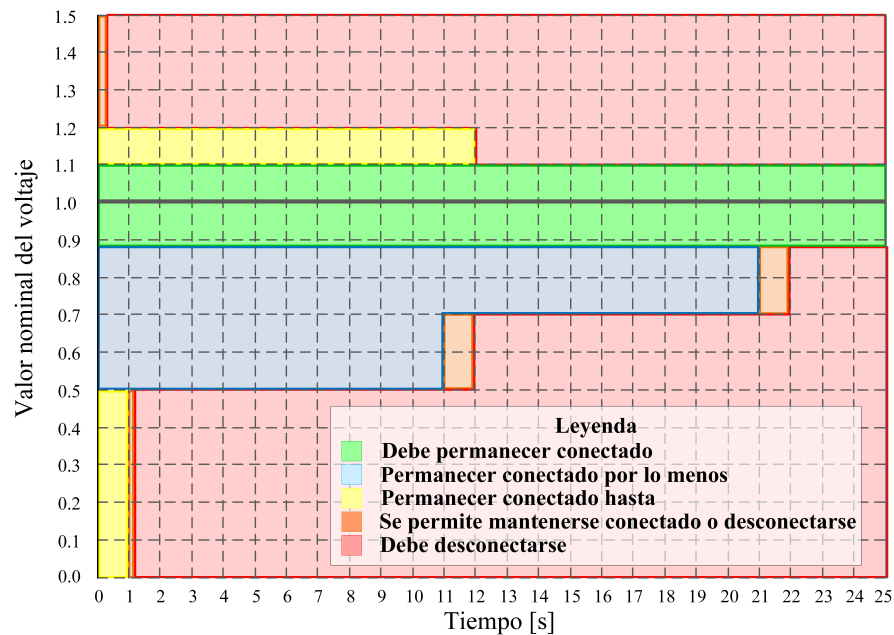


Figura 1.1. Valores para soporte de LHVRT según Std. IEEE 1547-2018

1.2. Topologías de inversores

Los sistemas fotovoltaicos (SFV) necesitan de una interfaz de procesamiento de energía entre la red eléctrica y el panel solar. Esta interfaz (inversor) se lleva a cabo a través de semiconductores que al ser apagados y encendidos en una secuencia específica se genera una salida en CA. En [19] se muestra la gran diversidad de topologías que pueden realizar esta conversión de energía. De forma general los inversores pueden ser categorizados en dos grupos: aislados galvánicamente y no aislados.

Los inversores aislados utilizan un transformador que desacopla por completo el panel solar de la red eléctrica, y la estrategia para el desacoplo puede ser de dos maneras. En la primera se utiliza un transformador de CA a baja frecuencia que se coloca a la salida del inversor. La segunda consiste en colocar un transformador de alta frecuencia en una etapa de intermedia de CD/CD. La ventaja de este transformador es que es de menor tamaño y peso que un transformador de baja frecuencia.

Con el fin de reducir costos, peso, tamaño y aumentar la eficiencia se retira el aislamiento galvánico dando lugar a los inversores sin transformador. Estos inversores se utilizan principalmente en aplicaciones de baja y media potencia. Uno de los problemas de los inversores sin transformador es que existe una corriente de fuga entre el panel fotovoltaico y la línea a tierra de la instalación eléctrica; varias topologías se han desarrollado para reducir este problema [20].

A continuación, se describen algunas de las topologías sin aislamiento galvánico más utilizadas y reportadas en la literatura:

- A) Inversor medio puente (HB, Fig. 1.2)

Es reconocido por su sencillez al utilizar sólo dos dispositivos semiconductores y dos condensadores a su entrada. La desventaja de este inversor es que el voltaje de entrada debe de ser al menos dos veces mayor al valor pico deseado del voltaje de salida.

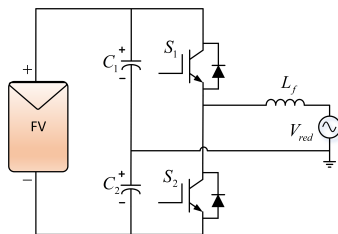


Figura 1.2. Inversor medio puente (HB).

- B) Inversor punto neutro de enclavamiento (NPC, Fig. 1.3)

En esta topología el punto medio del bus de CD conformado por los condensadores es conectado a la línea de neutro; se tiene la ventaja de tener un voltaje escalonado a la salida, sin embargo, presenta el mismo problema que el inversor de medio puente.

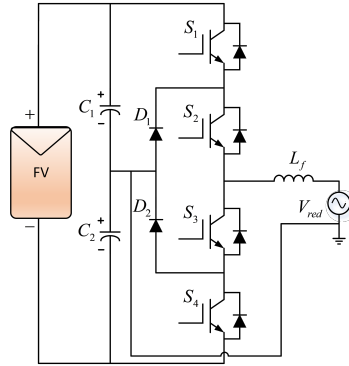


Figura 1.3. Inversor punto neutro de enclavamiento (NPC).

- C) Inversor puente H completo (FB, Fig. 1.4)

Se utilizan 4 dispositivos semiconductores y un condensador en el bus de CD de entrada. En este inversor el voltaje máximo de salida es del mismo valor del voltaje del bus de CD. El inconveniente de este inversor es que presenta pérdidas debido a la corriente de fuga.

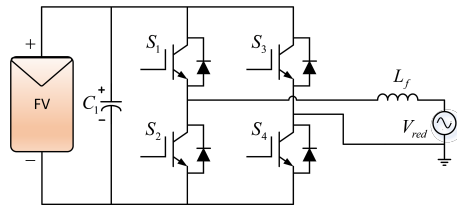


Figura 1.4. Inversor puente H completo (FB).

- D) Inversor puente completo H con bypass en CD (FB-DCBP, Fig. 1.5)

Este inversor surge con el objetivo de atenuar las pérdidas provocadas por la corriente de fuga al desconectar el bus de CD del resto del inversor; presenta una eficiencia mayor que el puente H completo, pero necesita de dos dispositivos semiconductores adicionales.

- E) Inversor HERIC (*Highly Efficient and Reliable Inverter Concept*, Fig. 1.6)

Al igual que el inversor anterior, el inversor HERIC surge a partir de mejorar la

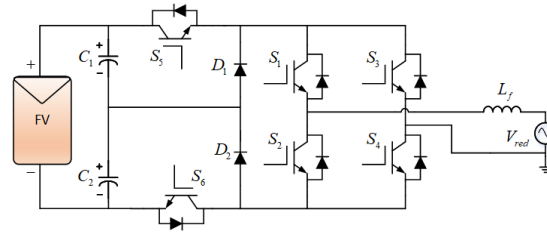


Figura 1.5. Inversor puente H completo con bypass en CD (FB-DCBP)

eficiencia del puente H completo. En este inversor desconecta momentáneamente la parte de CA, y logra reducir las pérdidas ocasionadas por la corriente de fuga. Tiene la desventaja de necesitar dos dispositivos semiconductores adicionales.

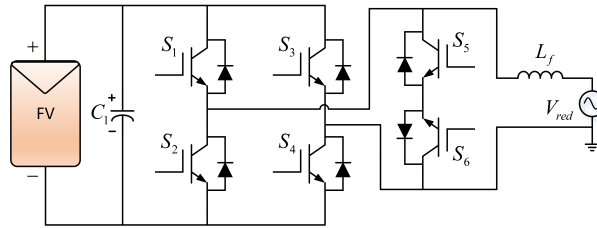


Figura 1.6. Inversor HERIC (*Highly Efficient and Reliable Inverter Concept*).

En el trabajo expuesto en [11] se realiza una comparación de las últimas tres topologías y se llega a la conclusión que una de las mejores opciones que pueden brindar soporte ante LVRT es el puente H completo, por lo que se considera este tipo de topología para el desarrollo de la tesis.

1.3. Convertidores incorporados a una microrred

1.3.1. Convertidor alimentador

Este convertidor debe de ser capaz de inyectar potencia activa a la red, siendo necesario sincronizar el inversor con la red eléctrica conectada. El denominado Lazo de Amarre de Fase (PLL, por sus siglas en inglés) es uno de los métodos más utilizados. Como en este trabajo es de interés que el convertidor pueda realizar las FA, es necesario la inyección de potencia reactiva para compensar variaciones de bajo/alto voltaje. Esto se logra al inyectar corriente desfasada con respecto al voltaje. En [21] se muestran tres estrategias de inyección de corriente reactiva.

- a) Control de potencia activa promedio constante. El objetivo de esta estrategia es maximizar la energía de salida durante las operaciones de variación transitoria de

bajo voltaje (LVRT). La potencia activa se mantiene constante y se inyecta potencia reactiva, esto implica que la corriente inyectada aumenta y se desfase con respecto al voltaje.

- b) Control de corriente activa constante. La potencia activa se reduce automáticamente cuando se presentan LVRT. La corriente activa se mantiene constante y la potencia reactiva aumenta.
- c) Control de pico constante de corriente. Las estrategias anteriores tienen el riesgo de generar sobre corriente cuando se presentan LVRT; para evitar este problema se limita la corriente inyectada a la red. En esta estrategia la corriente inyectada presenta un desfase respecto al voltaje, pero la amplitud se mantiene constante por lo tanto la potencia activa disminuye y la potencia reactiva aumenta.

En la Figura 1.7 se muestran los comportamientos de las diferentes estrategias.

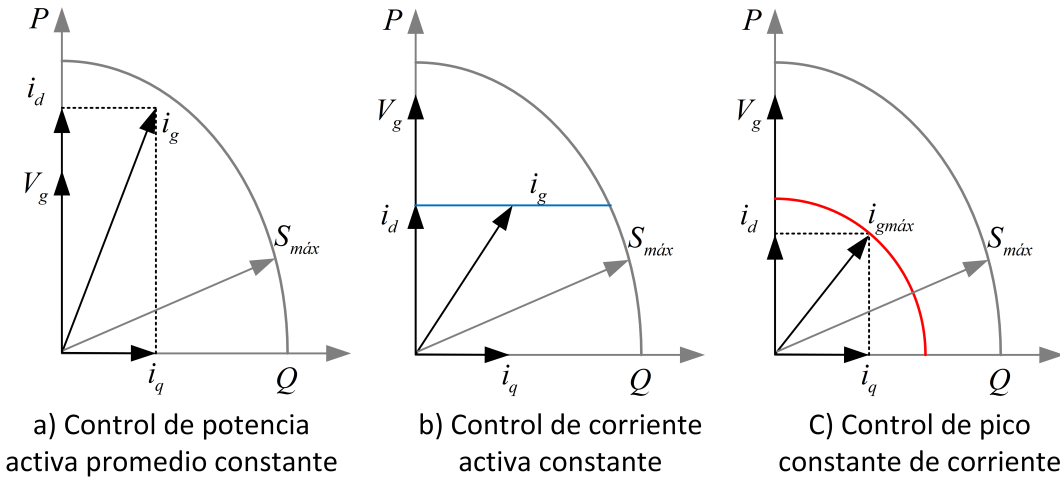


Figura 1.7. Estrategias de inyección de potencia reactiva.

En la Figura 1.8 se muestra el circuito general para un convertidor alimentador incluyendo las etapas de control; la forma convencional de controlar un convertidor alimentador puede ser en el marco de referencia dq o en el marco de referencia $\alpha\beta$.

En el marco dq se suelen utilizar controladores proporcionales integradores (PI) mientras que en el marco de referencia $\alpha\beta$ se utiliza un controlador resonante (CR) en paralelo con un compensador de armónicos (HC). En caso de contar con una etapa previa de regulación de voltaje se compara el voltaje de referencia contra el voltaje en el bus de CD; estas estrategias se observan en la Figura 1.9.

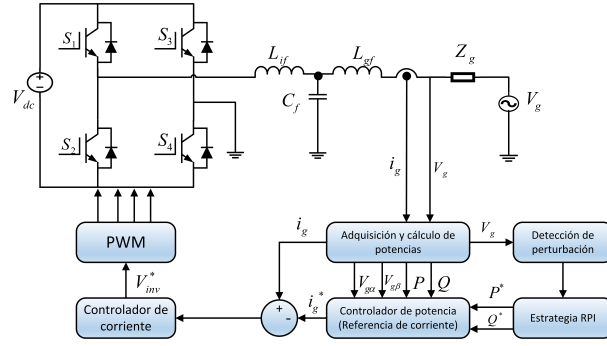


Figura 1.8. Esquema general del convertidor alimentador.

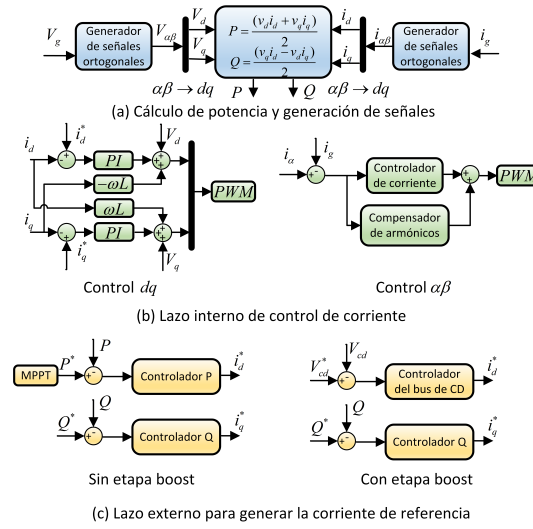


Figura 1.9. Estrategias de control del convertidor alimentador.

1.3.2. Convertidor formador de red

Estos convertidores emulan el comportamiento de una fuente de voltaje de corriente alterna (CA) dentro de una microrred; deben garantizar la regulación de voltaje en el punto de conexión común (PCC) y regular el valor de la frecuencia ante perturbaciones provocadas por la dinámica de las cargas conectadas o por la interacción con otros sistemas de electrónica de potencia. Este convertidor debe contar con suficientes reservas de energía para suministrar el valor de potencia requerido ante un desbalance en la microrred [22].

El principal problema que existe al conectar una fuente de voltaje a cualquier dispositivo es que la amplitud y la frecuencia que llegan al PCC son afectados tanto por la impedancia que presenta la línea de transmisión como el valor de la carga, como se muestra en la Figura 1.10.

De la Figura 1.10 se obtienen las ecuaciones de la potencia activa y reactiva (1.1).

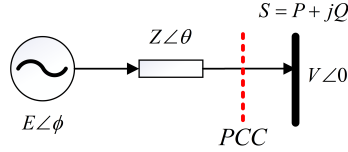


Figura 1.10. Circuito equivalente de convertidor formador.

$$\begin{aligned} P &= \frac{EV}{Z} \cos(\theta - \phi) - \frac{V^2}{Z} \cos(\theta) \\ Q &= \frac{EV}{Z} \sin(\theta - \phi) - \frac{V^2}{Z} \sin(\theta) \end{aligned} \quad (1.1)$$

En caso de que la línea sea mayormente inductiva se tiene que el ángulo θ es igual a 90° y las ecuaciones de (1.1) se modifican obteniendo (1.2).

$$\begin{aligned} P &= \frac{EV}{X} \sin \phi \\ Q &= \frac{EV}{X} \cos \phi - \frac{V^2}{X} \end{aligned} \quad (1.2)$$

De la ecuación (1.2) se puede observar que P se encuentra en función del ángulo ϕ , o dicho de otra manera, es función de la fase asociada a la frecuencia. De forma similar se observa que Q se encuentra en función del voltaje. Con el fin de imitar el comportamiento de un generador síncrono se reproduce el comportamiento por caída (*droop*) de voltaje y frecuencia como se muestra en (1.3), donde m y n son los coeficientes de caída (*droop*) de amplitud y frecuencia.

$$\begin{aligned} \omega &= \omega^* - mP \\ E &= E^* - nQ \end{aligned} \quad (1.3)$$

La Fig 1.11 muestra un control básico a partir de estas ecuaciones.

1.4. Inversor de dos etapas

La topología utilizada en el trabajo de esta tesis es la de un inversor fotovoltaico monofásico de dos etapas, el cual debe de ser capaz de funcionar como convertidor formador cuando se encuentre desconectado de la red eléctrica, regulando la amplitud y frecuencia del voltaje en terminales de la microrred. Además de la operación anterior, es necesario

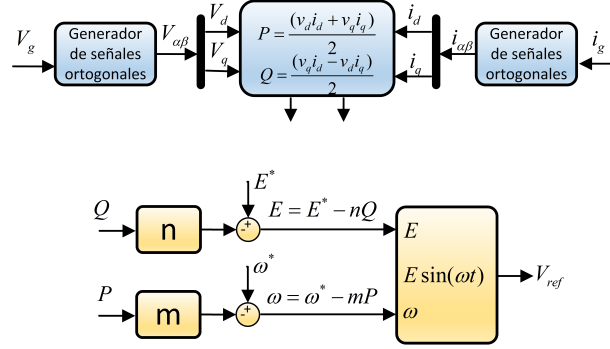


Figura 1.11. Control básico de un convertidor formador.

que el inversor funcione como convertidor alimentador al estar conectado a la red eléctrica, regulando la potencia activa y/o reactiva según sea el caso.

Como convertidor alimentador se requiere que el inversor cumpla con el estándar IEEE 1547-2018 el cual consiste en que el inversor pueda realizar las siguientes FA:

- Brindar soporte ante variaciones de bajo nivel de tensión (LVRT).
- Brindar soporte ante variaciones de alto nivel de tensión (HVRT).

En este trabajo se utiliza un inversor fotovoltaico monofásico de dos etapas (Fig 1.12); La primera etapa está conformada por un arreglo fotovoltaico que alimenta a un convertidor elevador que permite convertir CD/CD, con lo cual se controla el punto de máximo seguimiento de potencia (MPPT) del panel solar, además de obtener un bus de CD regulado ante las variaciones de corriente y voltaje del panel fotovoltaico. La segunda etapa consiste en un puente H completo con el cual se controla la forma del voltaje a partir de la estrategia de modulación, y de un filtro LCL que se encarga de atenuar las componentes de alta frecuencia generadas por la estrategia de modulación. Por último se cuenta con un interruptor a la salida del filtro LCL, con el cual se conecta o desconecta el sistema a la red eléctrica, permitiendo pasar de un sistema interconectado a uno en modo isla.

1.5. Operación como filtro activo para cancelación de corrientes armónicas

La transferencia de energía eléctrica para dos o más sistemas que operan en CA se realiza a través del intercambio de la potencia aparente (S), que se encuentra conformada por la potencia activa (P) y la potencia reactiva (Q) (1.4); sin embargo, la única que

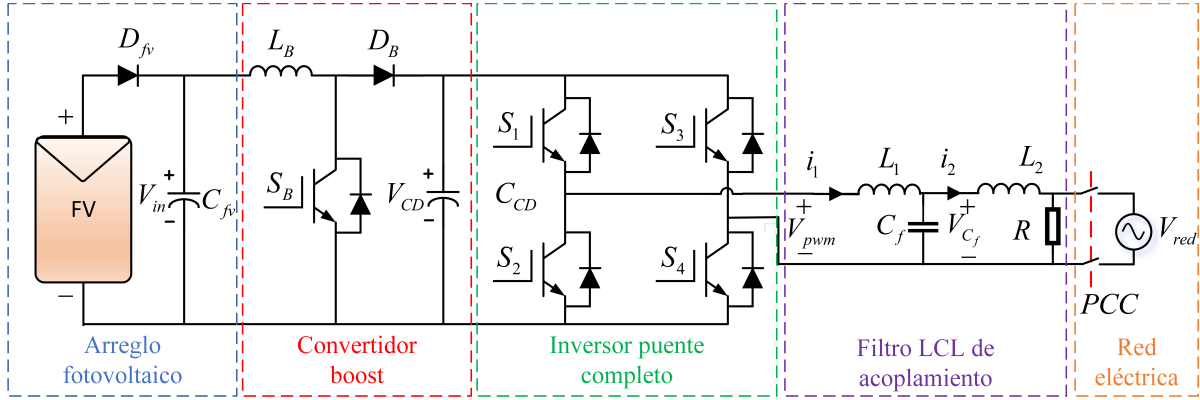


Figura 1.12. Inversor fotovoltaico (CD/CD elevador-Puente H completo).

puede realizar un trabajo es la potencia activa P . En muchas ocasiones el incremento de Q se ve acompañado con mayores pérdidas en los equipos eléctricos como generadores, transformadores y líneas de transmisión [23].

$$S = \sqrt{P^2 + Q^2} \quad (1.4)$$

Debido al aumento de cargas no lineales conectadas al SEP la ecuación (1.4) se ve modificada, ya que este tipo de elementos generan una potencia debido a las distorsiones armónicas de corriente y/o tensión (D), esto se puede ver de forma gráfica en la Fig 1.13. En este caso se ve como la corriente se distorsiona al considerar diferentes componentes cuyo valor de frecuencia es un múltiplo de la frecuencia original del SEP. Para el caso de México la frecuencia fundamental se encuentra a 60 Hz, el segundo armónico se encuentra en 120 Hz, y así sucesivamente, de tal forma que el n -ésimo armónico se encuentra en $n60$ Hz.

Por lo tanto, la ecuación que define la potencia aparente cuando existe distorsión armónica está dada por (1.5).

$$S = \sqrt{P^2 + Q^2 + D^2} \quad (1.5)$$

Este fenómeno que afecta directamente a la potencia consumida produce condiciones no deseadas tales como: afectaciones en la calidad de energía, aumento en el consumo de potencia aparente, factor de potencia inferior al unitario, posibles resonancias por componentes de alta de frecuencia, por lo que especificaciones como la IEEE 519-2014 [7] establecen los límites del porcentaje de THD_i para los sistemas interconectados al SEP.

Una forma de reducir o eliminar las corrientes armónicas existentes en un sistema es a través del uso de filtros, que dependiendo de su implementación y elementos utilizados se dividen en:

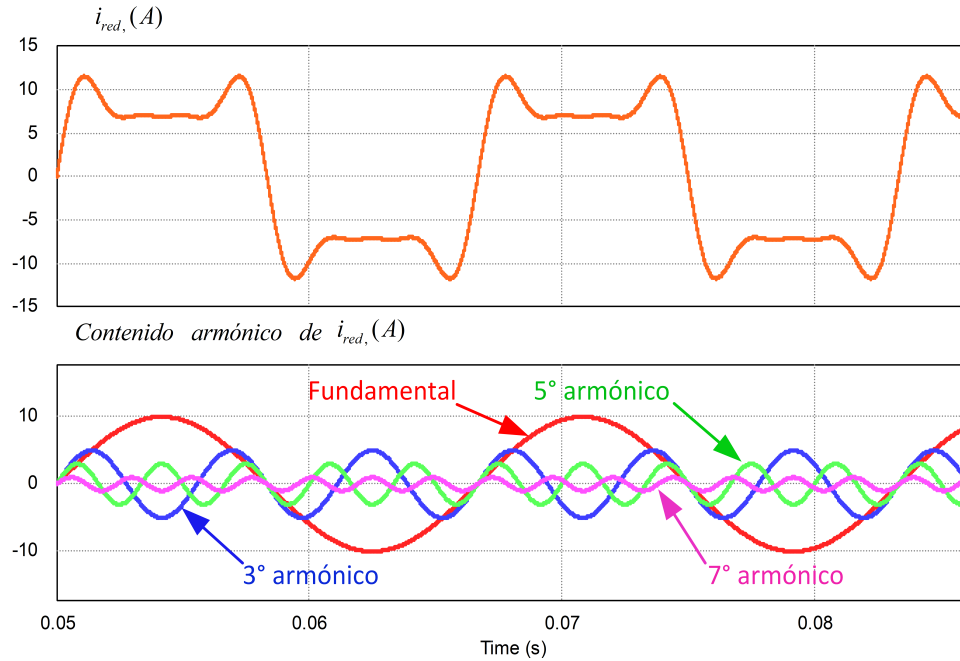


Figura 1.13. Contenido armónico en una corriente distorsionada.

- Filtros pasivos: consisten en arreglos de elementos pasivos como resistencias, inductores y capacitores. A través del arreglo de los diferentes elementos se ofrece una trayectoria específica de menor impedancia para que circule el armónico de corriente deseado (3° armónico, 5° armónico, etc). El problema con estos filtros es que se diseñan específicamente para un armónico; en caso de que este deje de circular en la red, el circuito agregado solo incrementará el valor de Q .
- Filtro activo: consiste en el uso de semiconductores de potencia para sintetizar la corriente distorsionada que demanda la carga. Este tipo de filtros utiliza la teoría de electrónica de potencia y a través de una señal de control se generan las corrientes armónicas que demanda la carga no lineal. La limitante con estos filtros es que resultan ser más costosos que los filtros pasivos y menos confiables, además de necesitar una etapa de control para generar la señal de referencia. Sin embargo tienen una respuesta que se ajusta a la condición de operación de la carga.

Debido a que en este trabajo de tesis se utilizará un convertidor fotovoltaico controlado de forma digital, se aprovecha esta topología y a través de un bloque de procesamiento adicional se genera la referencia de la señal de control en caso de existir armónicos de corriente en la red conectada.

En la Fig. 1.14 a) se observa una red eléctrica con demanda de armónicos por lo tanto la corriente brindada por el sistema de generación se ve distorsionada, aumentando el valor

de S , llevando a los problemas mencionados anteriormente. Al agregar un filtro activo como se muestra en la Fig. 1.14 b) la corriente suministrada por el sistema de generación se encuentra con menos distorsión armónica, lo cual mejora el FP y reduce el valor de S .

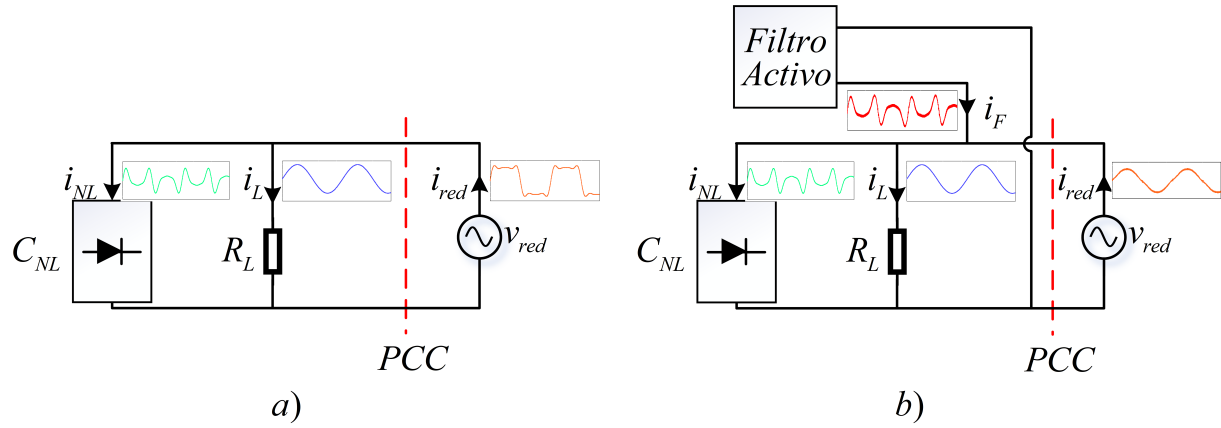


Figura 1.14. a) consumo de armónicos. b) consumo de armónicos con filtro activo.

DISEÑO DEL CONVERTIDOR FOTOVOLTAICO

La topología utilizada es la de un convertidor fotovoltaico monofásico de dos etapas (Fig. 2.1), el cual debe de ser capaz de funcionar como convertidor formador cuando se encuentre desconectado de la red eléctrica, regulando la amplitud y frecuencia del voltaje en terminales de la microrred cuando opere en modo isla. Además de la operación anterior, es necesario que el inversor funcione como convertidor alimentador al estar activa la red eléctrica principal, regulando la potencia activa y/o reactiva generada según sea el caso.

Como convertidor alimentador se requiere que el inversor cumpla con el estándar de IEEE Std. 1547-2018 [4], para lo cual se requiere que el inversor realice las siguientes FA:

- Brindar soporte ante variaciones de bajo nivel de tensión (LVRT).
- Brindar soporte ante variaciones de alto nivel de tensión (HVRT).

Los tiempo de conexión permitidos por [4], dependiendo del valor nominal presentado en el voltaje en el PCC, se muestran en la Tabla 2.1.

En el trabajo presentado en [11] se menciona que la topología que brinda un mayor soporte para las variaciones de bajo nivel de tensión (LVRT) es el puente H completo.

En el trabajo realizado en [24] se utiliza un inversor fotovoltaico monofásico de dos etapas, donde la primera etapa es un convertidor elevador para convertir CD/CD; con esto se obtiene un bus de CD regulado a pesar de las variaciones de corriente y voltaje del panel fotovoltaico. Además también se controla el punto de máximo seguimiento de potencia (MPPT) del panel solar. La segunda etapa consiste en un puente H completo. En [24] se estudian diferentes FA, entre las que se encuentra dar soporte ante variaciones de alto/bajo voltaje o LHVRT (por sus siglas en inglés). La topología se cuenta con un

Tabla 2.1. Valores para soporte de LHVRT según Std. IEEE 1547-2018.

Valor nominal del voltaje	Permanecer conectado por lo menos	Permanecer conectado hasta
$V > 1.2$	N/A	0.16s
$1.10 < V \leq 1.20$	12s	12.083s
$0.88 \leq V \leq 1.10$	siempre	N/A
$0.70 \leq V < 0.88$	20s	N/A
$0.5 \leq V < 0.7$	10s	N/A
$V < 0.5$	1s	1.083s

interruptor a la salida del filtro LCL, con el cual se conecta o desconecta el sistema a la red eléctrica. De esta forma se pasa de un sistema interconectado a uno en modo isla.

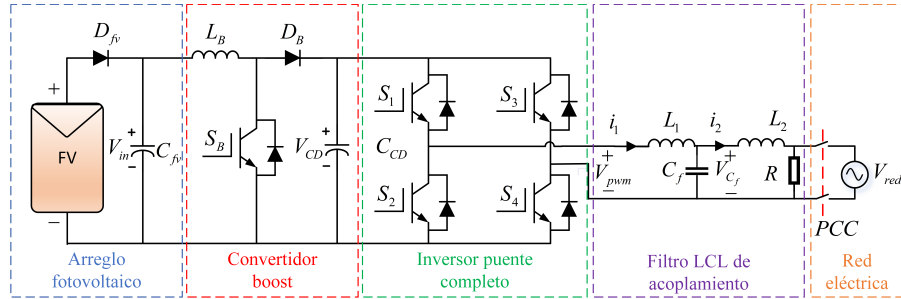


Figura 2.1. Estructura del sistema bajo estudio, con SFV en paralelo con microrred conectada al SEP.

En esta investigación se considera la topología mostrada en la Fig. 2.1 y se desarrollan las siguientes funciones propuestas: convertidor formador, convertidor alimentador y transición de alimentador a formador y viceversa, y filtro activo.

2.1. Dimensionamiento del inversor fotovoltaico

Uno de los objetivos principales de este trabajo es cumplir con los estándares de conexión al SEP, para cumplir con estas normas es necesario el uso de diferentes FA por lo que el inversor fotovoltaico se encontrará en operación ante diferentes niveles de voltaje y/o corriente; por lo tanto, es necesario considerar estos escenarios de operación para su correcto funcionamiento. En este apartado se realiza el análisis para el dimensionamiento del convertidor con los parámetros establecidos en la Tabla 2.2.

Para el dimensionamiento del convertidor se toman en cuenta las diferentes funciones realizadas por el inversor, principalmente en la sintonización del filtro LCL ya que este punto será crucial para desarrollar la función de filtro activo para corrientes armónicas:

Tabla 2.2. Parámetros nominales del sistema en el PCC.

Parámetro	Valor
Potencia (S)	2500 VA (1700 W, $\pm 1700 VAR$)
Frecuencia (f_0)	60 Hz
Tensión V_{red}	127 V _{rms}

- Dimensionamiento del bus de CD.
- Dimensionamiento del convertidor elevador.
- Sintonización del filtro LCL.

2.1.1. Dimensionamiento del bus de CD

La topología utilizada consiste en dos etapas: la primera que realiza una conversión de CD/CD (convertidor elevador) que permite elevar el voltaje proporcionados por los paneles fotovoltaicos; la segunda etapa mapea de CD/CA (puente H completo) con el cual se controlan los parámetros deseados como amplitud, frecuencia y desfase del voltaje dependiendo de la función a realizar (inversor formador o alimentador).

Las etapas anteriores se encuentran desacopladas por medio del condensador del bus de CD, el cual se encuentra a la salida del convertidor elevador. Gracias a este elemento de desacoplo es posible encontrar el máximo punto de potencia (MPP) de operación de los paneles fotovoltaicos (PF), así como regular el voltaje en el bus de CD, lo cual garantiza la transferencia de potencia de la FGD hacia el SEP [25]. Estas funciones se llevan a cabo de forma independiente precisamente aprovechando el desacoplo. Debido a las FA, el condensador debe de permitir el flujo tanto de la potencia activa generada por los PF como la potencia reactiva que se intercambia con el SEP. Por lo tanto, es fundamental establecer un bus de CD que permita las operaciones del inversor fotovoltaico incluyendo las FA.

Como se menciona en [4] el mayor voltaje permitido del SEP es del 120 % el valor nominal del V_{red} que para este caso corresponde al valor máximo de voltaje en la red eléctrica permitido de $V_{red_{max}} = 152.4V_{rms}$. Para asegurar la transferencia de potencia se necesita que:

$$V_{pwm} \geq V_{red_{max}} \quad (2.1)$$

Con el fin de evitar sobremodulación en el sistema y dar margen de operación para el sistema de control ante transitorios, el índice de modulación se limita a:

$$m_a \leq 0.9. \quad (2.2)$$

De [23] se sabe que la tensión eficaz de la componente fundamental a la salida del inversor está dada por:

$$V_{pwm} = m_a \frac{V_{CD}}{\sqrt{2}}. \quad (2.3)$$

Sustituyendo (2.3) en (2.1) se obtiene:

$$m_a \frac{V_{CD}}{\sqrt{2}} \geq V_{red_{max}}. \quad (2.4)$$

Despejando V_{CD} de (2.4), se obtiene que:

$$V_{CD} \geq \frac{\sqrt{2}V_{red_{max}}}{m_a}. \quad (2.5)$$

Tomando en cuenta el límite superior de modulación se tiene que:

$$V_{CD_{min}} \geq 239.47 \text{ V}. \quad (2.6)$$

Con referencia al valor mínimo en el bus de CD, se propone una tensión de $V_{CD} = 250 \text{ V}$.

Considerando el rizo de voltaje en el C_{CD} del 2.5 % se tiene que:

$$V_{CD_{min}} = V_{CD} - \Delta V_{CD} = 245.7 \text{ V} \quad (2.7)$$

Por lo que (2.6) siempre se cumple.

El dimensionamiento del condensador se puede calcular a través de (2.8) [24], en donde S es la potencia aparente soportada por el sistema, f_0 es la frecuencia del voltaje a la salida del inversor, ΔV_{CD} es el rizo de voltaje en las terminales del capacitor y V_{CD} es el voltaje en el bus de CD.

$$C_{CD} = \frac{S}{2\pi f_0 \Delta V_{CD} V_{CD}}. \quad (2.8)$$

Considerando los parámetros de la Tabla 2.2 se tiene que:

$$C_{CD} \simeq 4244 \mu F \quad (2.9)$$

Este valor se aproxima a $4400 \mu F$ que es un valor comercial.

2.1.2. Dimensionamiento del convertidor elevador

La energía es proporcionada por los paneles fotovoltaicos, los cuales son comercializados como módulos con parámetros como potencia nominal, voltaje en el máximo punto de potencia (V_{mpp}), etc. En este trabajo se toma el modelo de ERDM 250 P/6 [26]; sus parámetros principales se muestran en la Tabla 2.3.

Tabla 2.3. Parámetros del modulo fotovoltaico con irradiancia de $1000 W/m^2$.

Modelo	P_{max} (W)	I_{mp} (A)
ERDM 250 P/6	250	8.06
I_{SC} (A)	V_{mp} (V)	V_{OC} (V)
8.61	30.99	36.69

La potencia activa proporcionada por el inversor será de $1700 W$, por lo que se deciden utilizar 7 PF en serie para alcanzar la potencia necesaria. Este arreglo en serie da como resultado que el voltaje total sea $V_{PF} = 216.93 V$. Este voltaje se logra cuando se opera en el MPP y la irradiancia es de $1000 W/m^2$.

Una vez que se tiene tanto el voltaje en el bus de CD como el voltaje de los paneles fotovoltaicos es posible encontrar el valor del inductor del convertidor elevador L_B con la ayuda de la ecuación (2.10), en donde D_B es el ciclo de trabajo necesario para obtener el bus de CD a $250 V$; R es la resistencia de carga equivalente para lograr los $1700 W$; I_{LB} es la corriente eficaz que circulará a través del inductor; ΔI_{LB} es el rizo de corriente permitido en el inductor el cual se propone de un 30 %. Por último se tiene $f_B = 25 KHz$ que es la frecuencia de conmutación del convertidor elevador.

$$\begin{aligned}
 D_B &= 1 - \frac{V_{PF}}{V_{CD}}, \\
 R &= \frac{V_{CD}^2}{P_{PV}}, \\
 I_{LB} &= \frac{V_{PF}}{(1 - D_B)^2 R}, \\
 L_B &= \frac{V_{PV} D_B}{\Delta I_{LB} f_B}.
 \end{aligned} \tag{2.10}$$

De las ecuaciones anteriores se obtiene que $L_B = 450 \mu H$.

2.1.3. Sintonización del filtro LCL

La conexión del filtro LCL se puede representar como se muestra en la Fig. 2.2, utilizando dos fuentes de voltaje. Aplicando el análisis de superposición de circuitos se llega a (2.11).

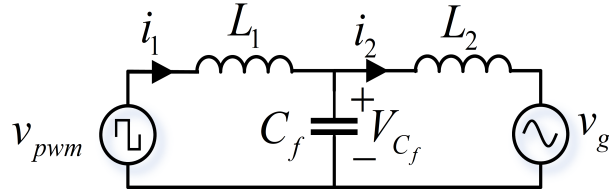


Figura 2.2. Circuito equivalente del inversor con el filtro LCL.

$$|G_1(j\omega)| = \left| \frac{I_1(j\omega)}{V_{pwm}(j\omega)} \right| = \frac{1 - L_2 C_f \omega^2}{\omega ((L_1 + L_2) - L_1 L_2 C_f \omega^2)}, \tag{2.11}$$

$$|G_2(j\omega)| = \left| \frac{I_2(j\omega)}{V_{pwm}(j\omega)} \right| = \frac{1}{\omega ((L_1 + L_2) - L_1 L_2 C_f \omega^2)}.$$

De (2.11) se pueden obtener las frecuencias de resonancia al igualar a cero el numerador y el denominador (según sea el caso) dando como resultado (2.12).

$$f_{res1} = \frac{1}{2\pi\sqrt{L_2C_f}}, \quad (2.12)$$

$$f_{res2} = \frac{1}{2\pi}\sqrt{\frac{L_1 + L_2}{L_1L_2C_f}}.$$

Una de las funciones que desempeñará el inversor fotovoltaico es operar como un filtro activo de corriente, por lo tanto se necesita que la etapa de potencia cuente con un ancho de banda lo suficientemente grande para poder generar e inyectar los armónicos de corriente a la red eléctrica. Ya que el filtro LCL atenúa las frecuencias cercanas a f_{res1} , se proponen los siguientes valores para las frecuencias de resonancia, permitiendo que los armónicos de una señal fundamental de 60 Hz más significativos (3° , 5° y 7°) que se encuentran a baja frecuencia se vean poco afectados ante la atenuación del filtro LCL. Como se muestra en la Fig. 2.3 a) los armónicos por debajo de 500 Hz presentan una atenuación menor a 10 dB . Se elige una separación de 400 Hz entre f_{res1} y f_{res2} al mostrar una mejor respuesta después de evaluar diferentes valores ante la inyección de armónicos.

$$f_{res1} = 4510 \text{ } Hz > 75 (60) \text{ } Hz$$

$$f_{res2} = 4910 \text{ } Hz$$

Estableciendo una impedancia vista desde terminales del convertidor como un 6 % de la impedancia base (2.13) [27], y sustituyendo este valor en (2.11), y utilizando (2.12) se obtiene el sistema de ecuaciones que al resolverlo da como resultado los siguientes valores en los componentes del filtro LCL (2.14):

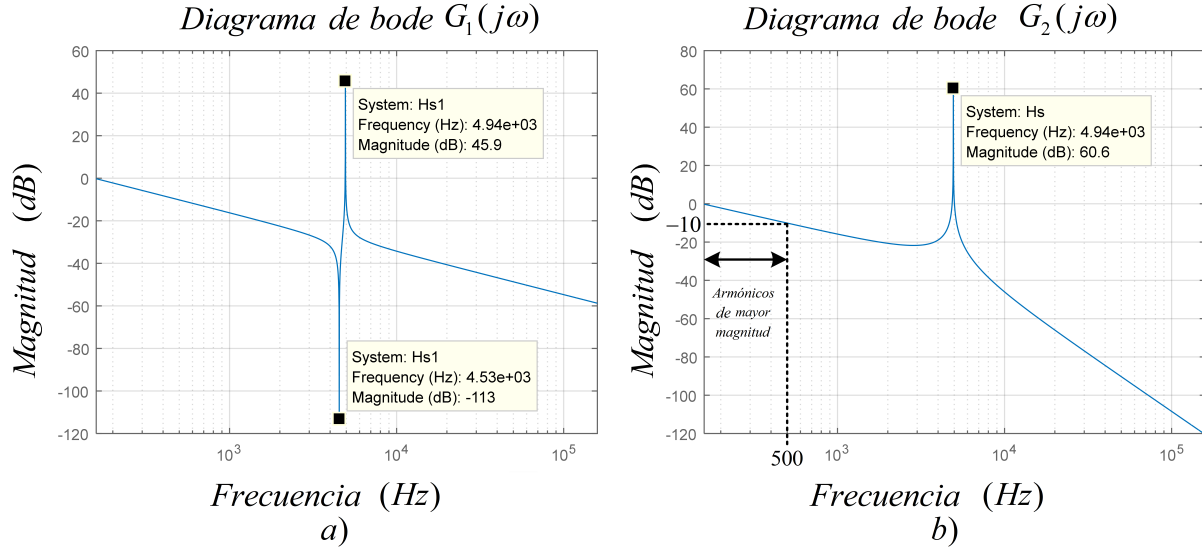
$$\left| \frac{1}{G_2(j\omega)} \right| = \left| \frac{I_2(j\omega)}{V_{pwm}(j\omega)} \right|^{-1} = (0.06) \left(\frac{V_{red}^2}{S} \right). \quad (2.13)$$

$$L_1 = 0.866 \text{ } mH,$$

$$L_2 = 0.160 \text{ } mH, \quad (2.14)$$

$$C_f = 7.7 \text{ } \mu F.$$

Sustituyendo los valores de (2.14) en (2.11) se obtiene gráficamente la respuesta de las funciones de transferencia. Como se observa en la Fig. 2.3 las frecuencias de resonancia del sistema corresponden con los valores propuestos para el diseño del filtro LCL.


 Figura 2.3. a) Respuesta de $G_1(j\omega)$; b) respuesta de $G_2(j\omega)$.

2.2. Diseño y construcción del prototipo

2.2.1. Diseño magnético, construcción de inductores y elección de condensadores

Debido a que la corriente nominal de los inductores es relativamente alta se decidió aumentar el rizo de corriente ΔI_{L_B} al 30 % para reducir los valores de energía dentro del inductor. Para L_B se utilizaron 3 núcleos del toroide 0077617A7.

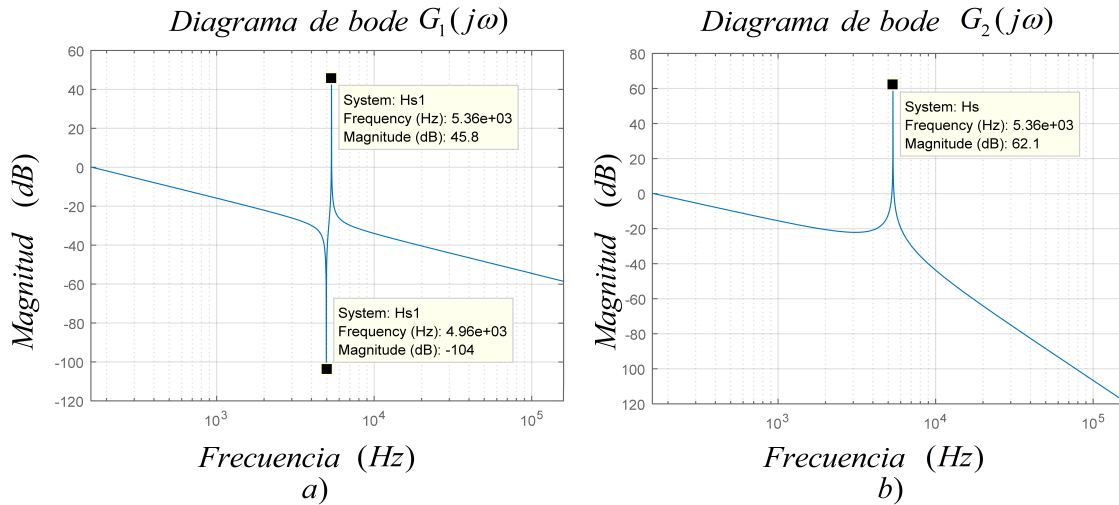
En caso del inductor L_2 se utilizaron 4 núcleos del toroide 0077617A7. Con el fin de disminuir el efecto piel se implemento hilo de Litz en la construcción de estos dos inductores.

Debido a la cantidad de energía que L_1 debe poder operar se optó por diseñar este inductor con núcleo laminado. En la Tabla 2.4 se muestran los detalles finales de estos inductores, el diseño magnético se muestra en el Apéndice A.

Para el C_f se utilizan tres condensadores de película MKT B32524 de $22 \mu F$ [28] en configuración serie, esto da como resultado un capacitor para el filtro LCL de $7.3 \mu F$ y una resistencia parásita de $26.7 m\Omega$. Sustituyendo este valor y los valores de los inductores obtenidos en la Tabla 2.4 en la ecuación (2.11) se obtiene el comportamiento mostrado en la Fig. 2.4. Se puede observar que las frecuencias de resonancia calculadas analíticamente se vieron afectadas por las variaciones de los componentes físicos, aun así, se tiene un comportamiento muy aproximado al que se desea.

Tabla 2.4. Parámetros finales de los inductores.

Parámetro	Valor		
Inductor	L_B	L_1	L_2
Inductancia (μH)	464	843	141
Núcleo magnético	Toroide	Lámina EI	Toroide
No. parte del núcleo	0077617A7	EI-162 H	0077617A7
Corriente máxima (A)	25	57	57
Producto de áreas requerido cm^4	54.02	271.41	109.49
Producto de áreas obtenido cm^4	85.21	360.64	113.62
No. de vueltas	27	29	13
Calibre del conductor (AWG)	7	12	4

Figura 2.4. a) Respuesta real de $G_1(j\omega)$; b) respuesta real de $G_2(j\omega)$.

2.2.2. Análisis de pérdidas

Debido a que los semiconductores presentan pérdidas de conmutación y conducción teniendo como efecto que se calientan conforme aumenta la corriente que circula a través de ellos, es necesario calcular la potencia que disipa cada componente cuando este trabaje a potencia nominal, para así dimensionar de forma correcta el disipador de calor adecuado.

2.2.2.1. Parámetros nominales, máximos y mínimos del sistema

El convertidor elevador se sobredimensiona para aprovechar el C_{CD} en caso de operar solo con potencia activa. Por lo tanto para lograr $P_{PF} = 2500 \text{ W}$ se necesita que el arreglo de PF sea de dos cadenas en paralelo, cada una con 5 PF en serie. Con esto el $V_{PF} = 150 \text{ V}$. Sustituyendo estos valores en (2.10) se llega a que el ciclo de trabajo

$D_B = 0.4$ y la corriente promedio en el inductor del convertidor elevador $I_{L_B} = 16.7 \text{ A}$. Despejando ΔI_{L_B} de (2.10) se tiene:

$$\Delta I_{L_B} = \frac{V_{PF} D_B}{L_B f_B} \quad (2.15)$$

Sustituyendo valores en 2.15 con $L_B = 464 \mu H$ y $f_B = 25 \text{ KHz}$ da como resultado $\Delta I_{L_B} = 5.17 \text{ A}$.

Las corrientes máxima y mínima de I_{L_B} se encuentran respectivamente al sumar y restar I_{L_B} con $\frac{\Delta I_{L_B}}{2}$.

$$\begin{aligned} I_{L_{Bmax}} &= I_{L_B} + \frac{\Delta I_{L_B}}{2} = 19.3 \text{ A}, \\ I_{L_{Bmin}} &= I_{L_B} - \frac{\Delta I_{L_B}}{2} = 14.2 \text{ A}, \end{aligned}$$

Como se estudia en el capítulo 3, las corrientes en el marco dq se calculan de acuerdo con:

$$\begin{aligned} i_2^{d*} &= \frac{2P_{PF}}{v_{red}^d}, \\ i_2^{q*} &= -\frac{2Q^*}{v_{red}^d}. \end{aligned} \quad (2.16)$$

La condición que demanda más corriente en el inversor puente H es cuando se inyecta la P_{PF} máxima, ocurre una falla del 50% en la tensión en el PCC y se brinda soporte al SEP inyectando potencia reactiva. Ante estas condiciones se tienen los siguientes valores: $P_{PF} = 1700 \text{ W}$, $Q^* = 1700 \text{ VAR}$ y $v_{redmin}^d = 89.8 \text{ V}$.

Sustituyendo estos valores en (2.16) se tiene que:

$$\begin{aligned} i_{2max}^d &= 37.9 \text{ A}, \\ i_{2max}^q &= 37.9 \text{ A}, \end{aligned}$$

La corriente máxima del puente H se encuentra con la siguiente expresión:

$$|i_{2max}| = \sqrt{(i_{2max}^d)^2 + (i_{2max}^q)^2} = 53.6 \text{ A} \quad (2.17)$$

En condiciones nominales con los siguientes valores: $P_{PF} = 1700 \text{ W}$, $Q^* = 0 \text{ VAR}$ y $v_{red}^d = 179.8 \text{ V}$, la corriente $i_2 = 18.9 \text{ A}$

2.2.2.2. Análisis de pérdidas en semiconductores

Los dispositivos seleccionados para el convertidor elevador son el diodo VS-40EPF0 [29] y el transistor IGBT IRG4PC50FD [30]. Para el puente H se requieren cuatro transistores IGBT IKFW75N65ES5 [31]. Estos dispositivos fueron elegidos por el voltaje máximo soportado así como la corriente máxima soportada. Otro factor importante en que se tomó en cuenta para la elección de los dispositivos fueron las pérdidas de conmutación y conducción. En la Tabla 2.5 se muestra la comparación de los valores máximos soportados por los dispositivos elegidos y los valores máximos que experimentará el sistema.

Tabla 2.5. Valores máximos de voltaje y corriente .

Parámetro	Voltaje	Corriente
Transistor S_B	250 V	20 A
Transistor IRG4PC50FD	600 V	39 A
Transistor S_{1-4}	250 V	53.6 A
Transistor IKFW75N65ES5	650 V	75 A

Tabla 2.6. Parámetros para la estimación de pérdidas del diodo VS-40EPF0 y el IGBT IRG4PC50FD del convertidor elevador.

Parámetro	Valor
Voltaje colector emisor (V_{CE})	250 V
Corriente de colector (I_C)	20 A
f_{sw} (Elevador)	25 KHz
Ciclo de trabajo D_B	0.4
Voltaje sat (V_{CEsat})	1.6
Tiempo de encendido t_{on}	27 ns
Tiempo de apagado t_{off}	260 ns
Carga de recuperación inversa Q_{rr}	0.5 μ C
Voltaje en el diodo	250 V

2.2.2.3. Pérdidas del convertidor elevador

Utilizando los valores de la Tabla 2.6 en las ecuaciones reportadas en [32] y [33] se obtienen los resultados de las ecuaciones 2.18.

$$\begin{aligned}
 E_{on} &= \frac{V_{CE} I_C t_{on}}{6} + \frac{V_{CE_{sat}} I_C t_{on}}{3}, \\
 E_{off} &= \frac{V_{CE} I_C t_{off}}{6} + \frac{V_{CE_{sat}} I_C t_{off}}{3}, \\
 E_{con} &= V_{CE_{sat}} I_C \frac{D_B}{f_{sw}}.
 \end{aligned} \tag{2.18}$$

La potencia disipada por el interruptor S_B (P_{S_B}) se encuentra a través de 2.19

$$\begin{aligned}
 P_{S_B} &= f_{sw} (E_{on} + E_{off} + E_{con}), \\
 P_{S_B} &= 20.83 \text{ W}.
 \end{aligned} \tag{2.19}$$

Para el cálculo de pérdidas para el diodo D_B , se toman los valores proporcionados por el fabricante como se muestra en la Fig. 2.5; estos datos se utilizan para resolver los valores de la ecuación 2.20.

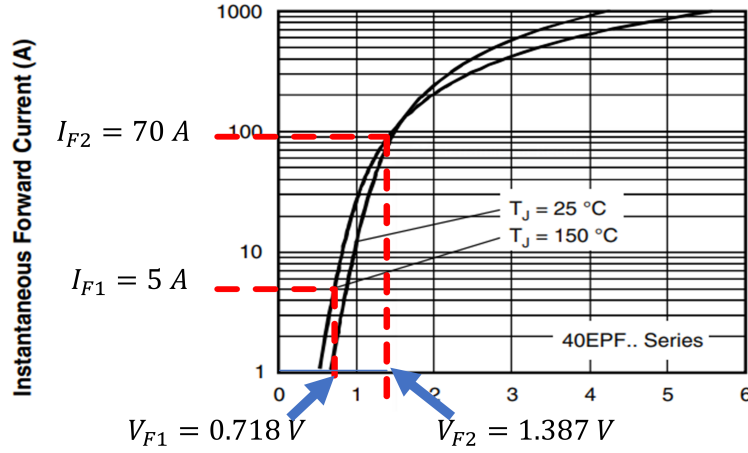


Figura 2.5. Caída de voltaje de umbral del diodo VS-40EPF0.

$$\begin{aligned}
 V_{T_0} &= \frac{V_{F1} I_{F2} - V_{F2} I_{F1}}{I_{F2} - I_{F1}}, \\
 R_{DT} &= \frac{V_{F2} - V_{F1}}{I_{F2} - I_{F1}}, \\
 I_{Davg} &= (1 - D_B) I_C. \\
 I_{Drms} &= \sqrt{(1 - D_B) I_C}.
 \end{aligned} \tag{2.20}$$

Las pérdidas de potencia asociadas con el D_B se encuentran dadas por la expresión 2.21.

$$\begin{aligned} P_{Dsw} &= \frac{1}{4} Q_{rr} V_{CE} f_{sw}, \\ P_{Dcond} &= V_{T_0} I_{Davg} + I_{Drms} R_{DT}, \\ P_{Drr} &= Q_{rr} V_{CE} f_{sw}. \end{aligned} \tag{2.21}$$

La potencia disipada por D_B (P_{D_B}) se encuentra a través de 2.22

$$\begin{aligned} P_{D_B} &= P_{Dsw} + P_{Dcond} + P_{Drr} \\ P_{D_B} &= 15.23 \text{ W}. \end{aligned} \tag{2.22}$$

2.2.2.4. Pérdidas del inversor (puente H).

Tabla 2.7. Parámetros para la estimación de pérdidas de los IGBT IKFW75N65ES5 del puente H completo.

Parámetro	Valor
Voltaje colector emisor (V_{CE})	250 V
Corriente de colector (I_C)	53.6 A
f_{sw} (Inversor)	6300 Hz
Indice de modulación (m_a)	0.90
Voltaje sat (V_{CEsat})	1.6
Energía total (E_t)	2.98 mJ
Carga de recuperación inversa (Q_{rr})	1200 nC
Ángulo de desfase (θ)	$\pi/4$
Voltaje de bloqueo del diodo (V_{EC})	1.39 V

Utilizando los valores de la Tabla 2.7 en las ecuaciones reportadas en [32] y [33] se obtienen los resultados de las ecuaciones 2.23.

$$\begin{aligned}
 P_{IGBT_{cond}} &= I_C V_{CE_{sat}} \left(\frac{1}{8} + \frac{m_a}{3\pi} \cos \theta \right), \\
 P_{IGBT_{sw}} &= \frac{E_t f_{swh}}{\pi}, \\
 P_{D_{cond}} &= I_C V_{EC} \left(\frac{1}{8} + \frac{m_a}{3\pi} \cos \theta \right), \\
 P_{D_{sw}} &= \frac{Q_{rr} V_{CE} f_{swh}}{4}.
 \end{aligned} \tag{2.23}$$

La potencia disipada por cada transistor que conforman el puente H está dada por (2.24).

$$\begin{aligned}
 P_{IGBT_S} &= P_{IGBT_{cond}} + P_{IGBT_{sw}} = 22.4 \text{ W}, \\
 P_{IGBT_D} &= P_{D_{cond}} + P_{D_{sw}} = 4.92 \text{ W}, \\
 P_{IGBT_T} &= P_{IGBT_S} + P_{IGBT_D} = 27.32 \text{ W}
 \end{aligned} \tag{2.24}$$

2.2.3. Diseño térmico

Para evitar el daño de los semiconductores por sobrecalentamiento debido a las pérdidas de potencia ante el flujo de corriente, es necesario realizar un diseño térmico para encontrar el disipador de calor adecuado que garantice el funcionamiento del dispositivo por debajo de su temperatura máxima.

El circuito térmico equivalente de un semiconductor se muestra en la Fig. 2.6, el cual se encuentra dividido en 3 zonas diferentes que consisten en: la unión o *junction* (J) donde se encuentran las conexiones internas del semiconductor; el encapsulado o *case* (C) que permite el montaje mecánico del dispositivo y la conexión eléctrica a través de sus terminales; la potencia disipada por el dispositivo depende de las condiciones de operación, y por último el disipador de calor o *heatsink* (S) que es un elemento externo al encapsulado y se encarga de disipar hacia el ambiente la mayor cantidad de calor generado por el semiconductor.

Cada zona se encuentra a una temperatura específica y que se denotan como temperatura de unión (T_J), temperatura del encapsulado (T_C), temperatura del disipador (T_S) y finalmente la temperatura del medio ambiente (T_A). La diferencia de temperatura en cada zona se debe a la oposición a la transferencia de calor a la cual se le denomina resistencia térmica (R_{th}). Comúnmente los valores de (R_{thJC}) y (R_{thCS}) son proporcionados en la hoja de datos del fabricante. La potencia disipada (P_d) es generada

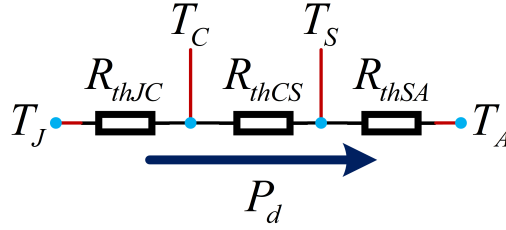


Figura 2.6. Circuito térmico equivalente.

por el semiconductor y fluye desde la unión hasta el medio ambiente, y su comportamiento es análogo a la corriente en un circuito eléctrico. La ecuación que relaciona estos parámetros es:

$$T = P_d R_{th} \quad (2.25)$$

El objetivo del diseño térmico es encontrar el valor de R_{thSA} que garantiza que T_J es menor al valor máximo especificado por el fabricante, bajo las condiciones de operación definidas.

Se considera el montaje de los 4 semiconductores del puente H, el diodo y semiconductor del convertidor elevador en un solo disipador. En base a las resistencias térmicas de las hojas de datos se obtiene el circuito térmico equivalente ((Fig. 2.7).

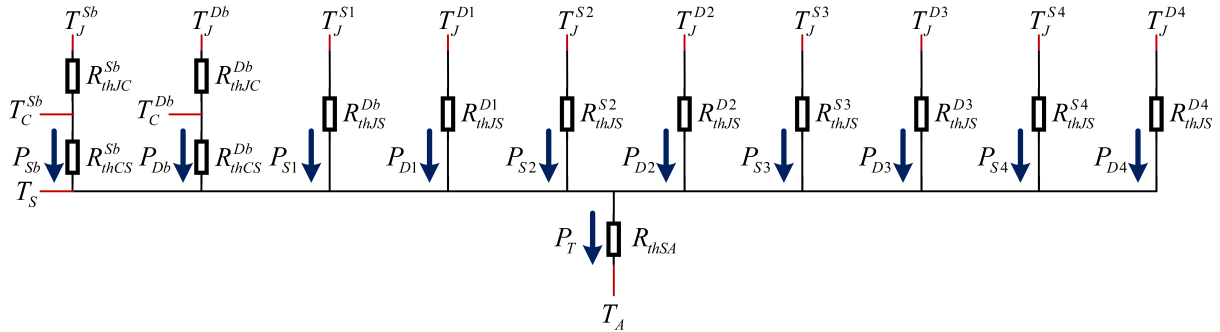


Figura 2.7. Circuito térmico equivalente del convertidor fotovoltaico de dos etapas.

Los valores de los parámetros y su nomenclatura se muestran en la Tabla 2.8; los valores de potencia se encontraron en la sección anterior y las resistencias térmicas de las hojas de datos de los transistores IGBT IKFW75N65ES5, IRG4PC50FD y el diodo VS-40EPF0.

Se analiza una trayectoria donde se encuentra uno de los semiconductores del puente H (S_1) ya que es el dispositivo que tiene más pérdidas de potencia; se considera que la potencia disipada por los 4 semiconductores es la misma al igual que la potencia disipada por sus diodos en antiparalelo. Dadas las condiciones anteriores se tiene:

Tabla 2.8. Parámetros para el diseño térmico (VS-40EPF0, IRG4PC50FD y IKFW75N65ES5).

Parámetro	Símbolo	Valor
Resistencia térmica de unión a encapsulado de D_B	$R_{thJC}^{D_b}$	$0.6\text{ }^{\circ}\text{C}/\text{W}$
Resistencia térmica de encapsulado a disipador de D_B	$R_{thCS}^{D_b}$	$0.2\text{ }^{\circ}\text{C}/\text{W}$
Potencia disipada por D_B	P_{D_b}	15.23 W
Resistencia térmica de unión a encapsulado de S_B	$R_{thJC}^{S_b}$	$0.64\text{ }^{\circ}\text{C}/\text{W}$
Resistencia térmica de encapsulado a disipador de S_B	$R_{thCS}^{S_b}$	$0.24\text{ }^{\circ}\text{C}/\text{W}$
Potencia disipada por S_B	P_{S_b}	20.83 W
Resistencia térmica de encapsulado a disipador de S_1	$R_{thJS}^{S_1}$	$1.01\text{ }^{\circ}\text{C}/\text{W}$
Potencia disipada por S_1	P_{S_1}	27.4 W
Resistencia térmica de encapsulado a disipador de D_1	$R_{thJS}^{D_1}$	$1.14\text{ }^{\circ}\text{C}/\text{W}$
Potencia disipada por D_1	P_{D_1}	4.92 W
Temperatura de unión propuesta de S_1	$T_J^{S_1}$	125°C
Temperatura del medio ambiente	T_A	40°C

$$\begin{aligned}
 P_{S1} &= P_{S2} = P_{S3} = P_{S4}, \\
 P_{D1} &= P_{D2} = P_{D3} = P_{D4}, \\
 P_T &= P_{S_b} + P_{D_b} + 4P_{S_n} + 4P_{D_n}.
 \end{aligned} \tag{2.26}$$

Para el caso de $T_J^{S_1}$ se tiene:

$$T_J^{S_1} = P_{S1}R_{thJS}^{S_1} + P_T R_{thSA} + T_A. \tag{2.27}$$

Despejando R_{thSA} de (2.27) y sustituyendo los valores la Tabla 2.8 se obtiene el valor de R_{thSA} :

$$R_{thSA} = \frac{T_J^{S_1} - T_A - P_{S1}R_{thJS}^{S_1}}{P_T} = 0.34^{\circ}\text{C}/\text{W}. \tag{2.28}$$

Para $T_J^{S_2}$, $T_J^{S_3}$ y $T_J^{S_4}$ el resultado es el mismo, ya que son los mismos parámetros.

El disipador utilizado es el Wakefield Thermal modelo 14820; de la hoja de datos del fabricante [34] se tiene una resistencia térmica promedio de $0.625^{\circ}\text{C}/\text{W}$ que se puede reducir hasta $0.2^{\circ}\text{C}/\text{W}$ con ventilación forzada de 800 LFM. Para lograr este flujo de aire se utilizan 2 ventiladores de CD modelo SANACE40 109P0424H302 [35].

La temperatura de unión de cada semiconductor se encuentra al utilizar

$$\begin{aligned}
T_J^{Db} &= P_{Db} (R_{thJC}^{Db} + R_{thCS}^{Db}) + P_T R_{thSA}^r + T_A, \\
T_J^{Sb} &= P_{Sb} (R_{thJC}^{Sb} + R_{thCS}^{Sb}) + P_T R_{thSA}^r + T_A, \\
T_J^{D1} &= P_{D1} R_{thJS}^{D1} + P_T R_{thSA}^r + T_A, \\
T_J^{S1} &= P_{S1} R_{thJS}^{S1} + P_T R_{thSA}^r + T_A.
\end{aligned} \tag{2.29}$$

Para T_J^{S2} , T_J^{S3} y T_J^{S4} el resultado es el mismo que T_J^{S1} , y para T_J^{D2} , T_J^{D3} y T_J^{D4} el resultado es el mismo que T_J^{D1} , ya que se utilizan los mismos modelos de semiconductores.

Sustituyendo los valores de resistencia térmica del disipador (R_{thSA}^r), utilizando (2.29) y sustituyendo los valores de la Tabla 2.8 se obtienen los valores de la temperatura de unión de los semiconductores. En la Tabla 2.9 se comparan estos valores con los valores máximos permitidos por el fabricante.

Tabla 2.9. Valores máximos de temperatura (VS-40EPF0, IRG4PC50FD y IKFW75N65ES5).

Parámetro	Valor máximo	Valor con $R_{thSA}^r = 0.625^\circ C/W$	Valor con $R_{thSA}^r = 0.2^\circ C/W$
T_J^{Db}	$150^\circ C$	$156^\circ C$	$85.3^\circ C$
T_J^{Sb}	$150^\circ C$	$162^\circ C$	$91.4^\circ C$
T_J^{D1}	$175^\circ C$	$149^\circ C$	$78.7^\circ C$
T_J^{S1}	$175^\circ C$	$171^\circ C$	$100.8^\circ C$

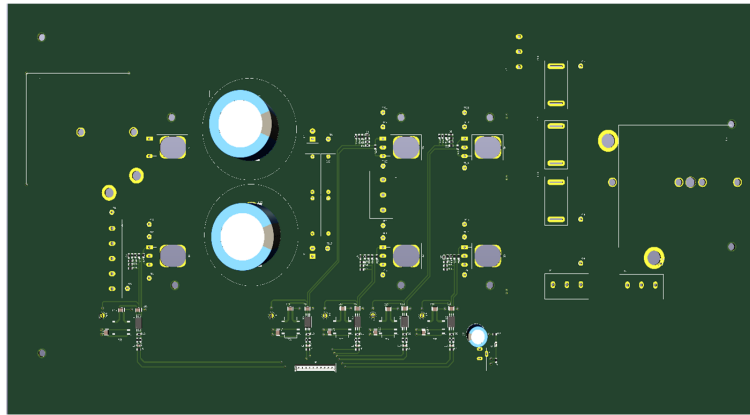
2.2.4. Diseño del circuito impreso (*PCB*)

Con el fin de obtener resultados experimentales se diseñó y construyó un circuito impreso; este fue desarrollado en el programa KiCad y construido en el Laboratorio de Calidad de Energía Eléctrica y Control de Motores (LABCEEM).

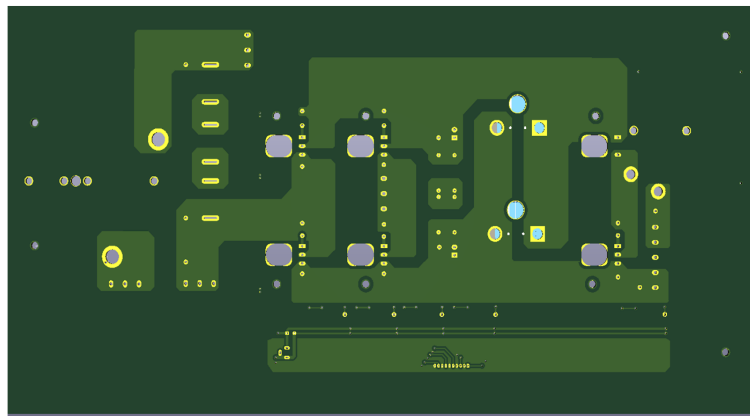
Se utiliza una fuente externa para energizar los *drivers* TLP5772 que se encargan de acoplar y aislar de forma eléctrica el sistema de control digital programado en un DSP de Texas Instruments (TMS320F28379D) con el transistor de potencia del convertidor elevador y transistores del puente H. En la Fig. 2.8 se muestra el diseño de la PCB.

El sistema experimental elaborado se muestra en la Fig. 2.9; y en a Fig. 2.10 se muestra de forma detallada la distribución de los diferentes subsistemas que conforman al prototipo final.

A la entrada se tiene un condensador de desacoplo en paralelo con la fuente de alimentación; cuenta con un fusible que funciona como protección en caso de alguna falla



a)



b)

Figura 2.8. a) cara superior del PCB; b) cara inferior del PCB.

por sobrecorriente; en el recuadro naranja se muestra el convertidor elevador; en el recuadro verde se tiene el puente H; en el recuadro azul se tiene el filtro LCL que es la salida del convertidor; en el recuadro amarillo se muestra la etapa de acoplamiento utilizada para activar o desactivar los transistores de potencia.

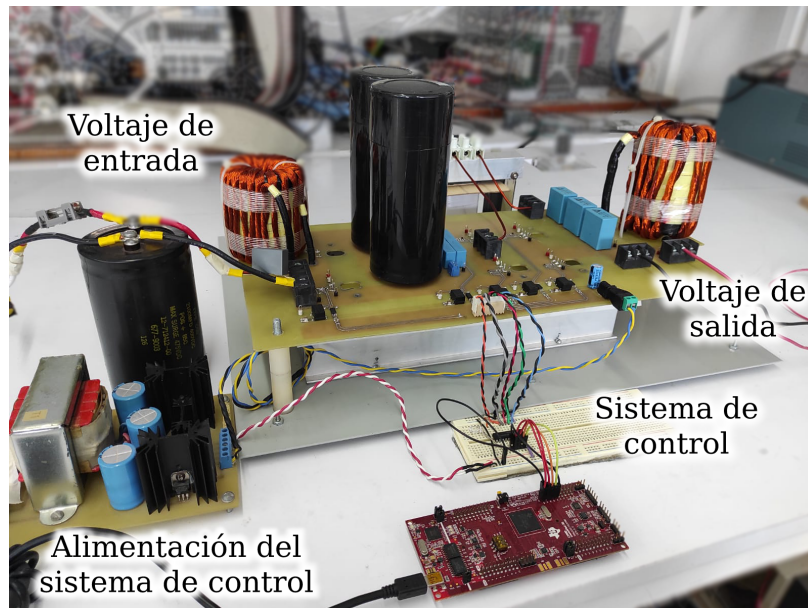


Figura 2.9. Prototipo del sistema.

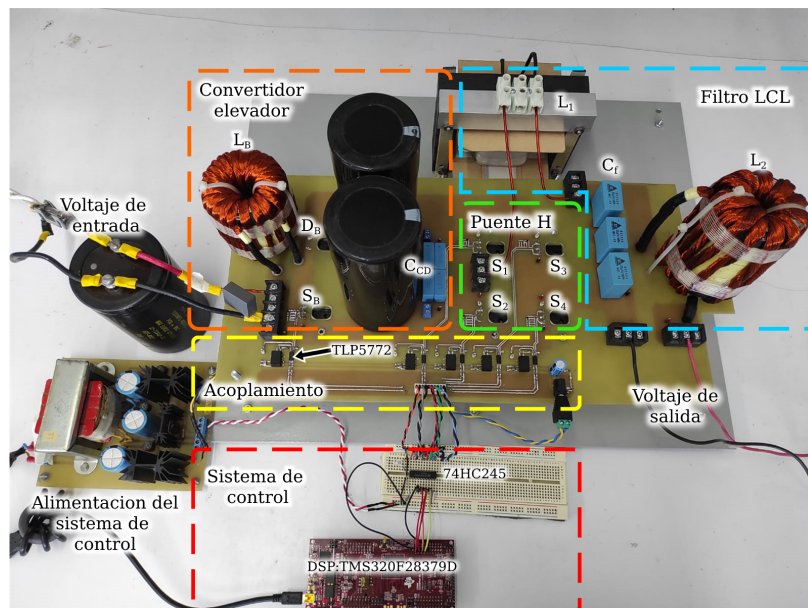


Figura 2.10. Subsistemas que conforman al prototipo experimental.

DESARROLLO DEL SISTEMA DE CONTROL

En el capítulo anterior se dimensionó el sistema a los valores nominales de voltaje y corriente a los que este funciona de forma continua siendo posible diseñar y construir el prototipo experimental.

La estructura de operación del convertidor está basada en modulación de anchura de pulso, siendo necesario contar con un sistema de control para generar la secuencia adecuada de encendido y apagado de los interruptores, dependiendo de la operación que se desea realizar.

A través del sistema de control se logran desarrollar funciones como: la gestión e intercambio de potencia (P , Q) hacia la red eléctrica; garantizar estabilidad al energizar una carga en específico; reducir o aumentar el rizo de voltaje en el bus de CD; mantener regulada la amplitud de voltaje ante cambios en la carga, etc. Un aspecto a resaltar es que todas estas funciones pueden llevarse a cabo por sistemas con la misma topología, con la diferencia de que la ley de control debe ser la adecuada para lograr que sistemas idénticos puedan realizar diferentes tareas.

La forma en que se logra que un sistema cumpla con su objetivo de control es al describir el comportamiento de dicho sistema de forma matemática; comúnmente se logra con el uso de ecuaciones diferenciales. Posteriormente se utiliza una estrategia de control usualmente basada en dicho modelo matemático.

A través del modelo matemático se analiza si es posible o no obtener la salida deseada considerando los límites propios de la topología. A esto se le conoce como operación en lazo abierto (Fig. 3.1 a), y es la forma más simple de manipular el comportamiento de

un sistema. Este tipo de control suele ser usado para sistemas de bajo costo y de poca complejidad.

El problema que existe con el control a lazo abierto es que no se tiene conocimiento acerca de si la salida se está comportando de la manera que debería, lo cual ante perturbaciones y variaciones paramétricas puede llevar al sistema a puntos de operación inesperados. La solución a este inconveniente es implementar un lazo de retroalimentación en donde se agrega una ley de control, con la cual se busca que el error (e) tienda a cero. Esta técnica se conoce como control a lazo cerrado (Fig. 3.1 b).

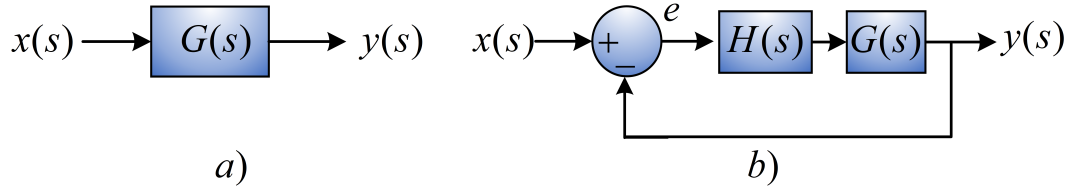


Figura 3.1. a) control a lazo abierto; b) control a lazo cerrado.

3.1. Objetivos de control

El sistema consiste en dos etapas: la conversión de CD/CD desarrollada por el convertidor elevador y la conversión de CD/CA realizada por el puente H. Estas dos etapas se encuentran desacopladas por el condensador del bus de CD C_{CD} .

El desacoplo consiste en la transferencia de energía eléctrica entre la fuente de alimentación (convertidor CD/CD), el condensador y la carga a la salida (Puente H). El capacitor almacena una carga eléctrica mínima cuando se tiene el voltaje de entrada mínimo en sus terminales, y de forma similar el condensador contiene la máxima carga eléctrica en el pico positivo del voltaje de entrada [36]. El resultado es que el condensador almacena una gran cantidad de energía eléctrica constante y una pequeña carga variable lo cual desacopla la dinámica entre los dos sistemas acoplados.

Por lo tanto al regular la tensión en el bus de CD se pueden establecer objetivos de control diferentes en cada etapa.

La etapa conformada por el convertidor elevador cuenta con un sólo interruptor, y este subsistema solo tiene un grado de libertad para realizar una tarea de control. En consecuencia a esta restricción se decide utilizar el interruptor S_B para desarrollar el seguimiento de máximo punto de potencia (MPP) para los PF.

La alimentación del sistema se lleva a cabo por los PF, los cuales suministran una potencia que es producto de la relación de los valores de voltaje y corriente a sus terminales. Existen diferentes combinaciones entre estos valores donde el arreglo de PF podría estar trabajando en una zona en donde no genera la máxima potencia posible. Para garantizar que se está generando la máxima potencia posible se utiliza un algoritmo MPPT.

En la segunda etapa se cuenta una señal de modulación para generar el patrón de conmutación SPWM que cuenta con dos grados de libertad: amplitud y fase, por lo tanto el puente H es capaz de cumplir dos objetivos de control dependiendo de cómo sea su operación:

- Formador: al encontrarse conectado al SEP, el inversor se encarga de regular la P y Q dependiendo del estado de tensión que se encuentre el PCC. En caso de no existir anomalías en el SEP, el convertidor se utiliza para atenuar los armónicos de corriente en caso de existir en el PCC.
- Alimentador: al estar desconectado del SEP el convertidor se encarga de regular la amplitud y fase de la tensión en el PCC.

En ambos casos el interruptor S_B es usado para el seguimiento del MPP por lo que es necesario agregar un lazo extra en la ley de control. Esto se logra al agregar un lazo extra en la ley de control de P a través del inversor puente H, esto permite regular el V_{CD} del bus de CD.

De forma resumida los objetivos de control que deberá cumplir el sistema son:

- Seguimiento del MPP.
- Regulación de potencia activa/reactiva en el PCC.
- Atenuación de armónicos de corriente en el PCC.
- Regulación de la amplitud y fase en la tensión en el PCC.

3.2. Modelo matemático

Considerando que los diodos y transistores empleados en el sistema son interruptores ideales como se muestra en la Fig. 3.2, se obtiene el comportamiento asociado a la

Definiendo a $m_B = (1 - S_B)$ como la función de conmutación del convertidor elevador donde $m_B \in \{0, 1\}$ se tiene que $V_{S_B} = m_B V_{CD}$.

De la Fig. 3.2 se observa que si S_1 y S_2 se encuentran cerrados al mismo tiempo, se tiene un corto circuito en la primera rama del puente H; lo mismo sucede para la segunda rama. Para evitar este traslape de conmutación tanto S_2 como S_4 operan de forma complementaria como se muestra en (3.2).

$$\begin{aligned} S_2 &= \overline{S_1} \\ S_4 &= \overline{S_3} \end{aligned} \quad (3.2)$$

El comportamiento del inversor depende del estado en que se encuentren los interruptores S_1 y S_3 , esto se muestra en la Tabla 3.2. Cuando ambos interruptores se encuentran abiertos el voltaje v_{pwm} se encuentra referenciado al nodo negativo por lo que su voltaje es igual a cero. Al cerrar S_3 y manteniendo S_1 abierto se tiene que el voltaje en $v_{pwm} = -V_{CD}$ y la corriente $i_H = -i_1$. En caso contrario, cuando se abre S_3 y se cierra S_1 se tiene que $v_{pwm} = V_{CD}$ y la corriente $i_H = i_1$.

Tabla 3.2. Estados de conmutación del inversor (puente H).

Estado		Parámetro	
S_1	S_3	V_{pwm}	i_H
0	0	0	0
0	1	$-V_{CD}$	$-i_1$
1	0	V_{CD}	i_1
1	1	0	0

A partir de la Tabla 3.2 se obtiene la expresión (3.3), que relaciona i_H y v_{pwm} como funciones del estado de los interruptores.

$$\begin{aligned} v_{pwm} &= (S_1 - S_3) V_{CD} \\ i_H &= (S_1 - S_3) i_1 \end{aligned} \quad (3.3)$$

Definiendo $m_{PH} = (S_1 - S_3)$ como la función de conmutación del inversor puente H, donde $m_{PH} \in \{-1, 0, 1\}$, lo cual representa una variable discreta resultante de la modulación SPWM monopolar, se realiza el análisis del modelo completo aplicando leyes de mallas y nodos de Kirchhoff. El resultado que se obtiene son las ecuaciones diferenciales (3.4) con R_1, R_2 y R_f como resistencias parasitas asociadas a L_1, L_2 y C_f respectivamente.

$$\begin{aligned}
 L_1 \frac{di_1}{dt} &= -(R_1 + R_f) i_1 + R_f i_2 - v_{Cf} + m_{PH} V_{CD}, \\
 L_2 \frac{di_2}{dt} &= R_f i_1 - (R_2 + R_f) i_2 + v_{Cf} - v_{red}, \\
 L_B \frac{di_{L_B}}{dt} &= V_{PF} - m_B V_{CD}, \\
 C_f \frac{dv_{Cf}}{dt} &= i_1 - i_2, \\
 C_{CD} \frac{dV_{CD}}{dt} &= m_B i_{L_B} - m_{PH} i_1.
 \end{aligned} \tag{3.4}$$

3.2.1. Modelo promedio

Para obtener el modelo promediado es necesario cumplir con las siguientes restricciones:

- La frecuencia de conmutación del puente H completo es mucho mayor a la frecuencia de operación de la red eléctrica $f_{swh} \gg f_0$.
- La frecuencia de conmutación del convertidor elevador es muy alta, en el rango de la frecuencia del puente H completo $f_{sw} \gg f_0$.
- Tanto los IGBT como los diodos se consideran interruptores ideales.

A partir de las restricciones anteriores se puede obtener el modelo promedio del sistema contemplando (3.5). En esta representación se asume como dominantes las componentes de baja frecuencia, y no se concideran los efectos de alta frecuencia de conmutación.

$$\begin{aligned}
 m_{PH} &\simeq u, \\
 m_B &\simeq (1 - d).
 \end{aligned} \tag{3.5}$$

Donde u representa la señal moduladora del inversor puente H completo y d es el ciclo de trabajo del convertidor elevador.

Sustituyendo (3.5) en (3.4), se optienen las ecuaciones diferenciales que describen el modelo matemático promedio del sistema (3.6).

$$\begin{aligned}
L_1 \frac{di_1}{dt} &= -(R_1 + R_f) i_1 + R_f i_2 - v_{Cf} + u V_{CD}, \\
L_2 \frac{di_2}{dt} &= R_f i_1 - (R_2 + R_f) i_2 + v_{Cf} - v_{red}, \\
L_B \frac{di_{L_B}}{dt} &= V_{PF} - (1 - d) V_{CD}, \\
C_f \frac{dv_{Cf}}{dt} &= i_1 - i_2, \\
C_{CD} \frac{dV_{CD}}{dt} &= (1 - d) i_{L_B} - u i_1.
\end{aligned} \tag{3.6}$$

3.3. Seguimiento del MPP

La estrategia del control consiste en medir el voltaje y la corriente del panel fotovoltaico cada cierto tiempo, estimar la potencia suministrada y comparar los valores obtenidos con la siguiente iteración, utilizando un algoritmo para lograr el seguimiento del máximo punto de potencia (MPPT).

El algoritmo seleccionado es por conductancia incremental, el cual consiste en comparar la conductancia inmediata I_{fv}/V_{fv} contra el incremento de la conductancia $\Delta I_{fv}/\Delta V_{fv}$. El signo de la operación $\Delta I_{fv}/\Delta V_{fv} + I_{fv}/V_{fv}$ indica la dirección en donde se encuentra el MPP. En [37] se menciona que el método de conductancia incremental (CI) ofrece un buen rendimiento ante cambios rápidos de condiciones atmosféricas, además de que su costo energético es menor al de otros métodos por lo tanto se elige una variante de este MPPT (Fig. 3.3), la tasa de actualización de este algoritmo es de 4 Hz. Dentro del algoritmo se compara si el valor de potencia estimado es mayor o menor al anterior; dependiendo de la situación en que se encuentre, el algoritmo incrementa o reduce el ciclo de trabajo D sumando o restando el valor de *Step*.

3.4. Control basado por pasividad para convertidor alimentador

3.4.1. Transformación en el marco dq

Debido a que un objetivo de este trabajo de tesis es conectar el convertidor fotovoltaico a la red eléctrica, es necesario controlar la amplitud y fase entre la corriente que provee el inversor y la tensión de la red eléctrica. A través de la corriente se controla la potencia que se inyecta a la red: potencia activa para aprovechar la máxima potencia generada por

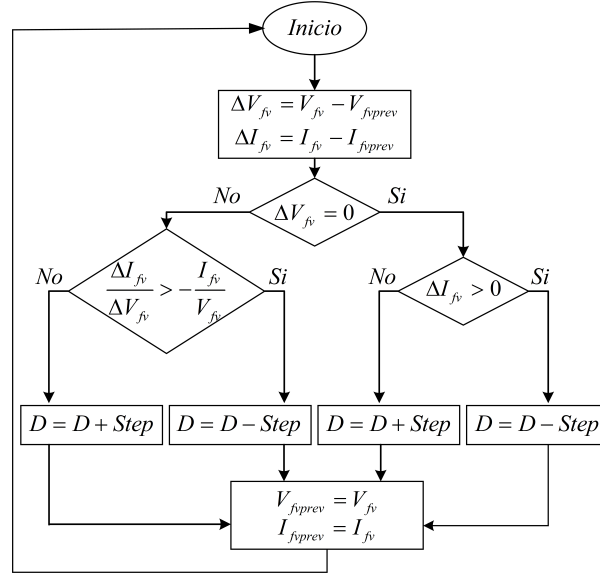


Figura 3.3. Algoritmo de conductancia incremental.

el panel fotovoltaico, y potencia reactiva en caso de que la red requiera una función de soporte por parte del sistema fotovoltaico. Este control se logra de una manera directa en el marco de referencia dq , ya que con esta transformación se pueden controlar de manera separada la potencia activa y la potencia reactiva [38].

La transformación monofásica en el marco dq [38] consiste en utilizar la señal original y a partir de esta generar una señal ortogonal desfasada $\pi/2$ radianes, generando así un marco de referencia en cuadratura $(\alpha\beta)$. Finalmente el marco de referencia se hace girar a la frecuencia de la señal de referencia para generar un marco síncrono, obteniéndose así las componentes d y q .

En este trabajo la señal de referencia es el voltaje de red y se utiliza un lazo de amarre de fase (PLL) para generar la señal de sincronía y poder transformar las demás señales en el marco dq . El PLL utilizado está basado en un Integrador Generalizado de Segundo Orden (SOGI por sus siglas en inglés) [39]; el PLL se eligió dadas sus ventajas en el marco dq . En la Fig. 3.4 se muestra el diagrama de este PLL.

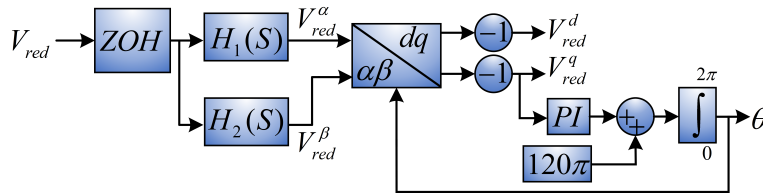


Figura 3.4. PLL tipo SOGI.

El funcionamiento del PLL es el siguiente: la señal v_{red} se muestrea y se procesa a través de $H_1(s)$ que es un filtro resonante de segundo orden para obtener la componente en α (v_{red}^α). Para obtener la componente en β la señal de v_{red} se hace pasar por $H_2(s)$ que es un filtro pasa bajas de segundo orden por lo que se obtiene v_{red}^β . Al realizar este proceso da como resultado que las componentes α y β se encuentren desfasadas $\pi/2$ radianes entre sí. Las funciones de transferencia de $H_1(s)$ y $H_2(s)$ se muestran en (3.7), donde la frecuencia de corte (ω) se encuentra en $120\pi \text{ rad/s}$. En [40] se recomienda que el valor de k se encuentre entre 0.5 y 3, para lograr una convergencia rápida y adecuada del filtro; el valor elegido de k es 1. En la Fig. 3.5 se observa el comportamiento ante diferentes frecuencias de $H_1(s)$ y $H_2(s)$.

$$H_1(s) = \frac{v_{red}^\alpha(s)}{v_{red}(s)} = \frac{k\omega s}{s^2 + k\omega s + \omega^2}, \quad (3.7)$$

$$H_2(s) = \frac{v_{red}^\beta(s)}{v_{red}(s)} = \frac{\omega^2}{s^2 + k\omega s + \omega^2}.$$

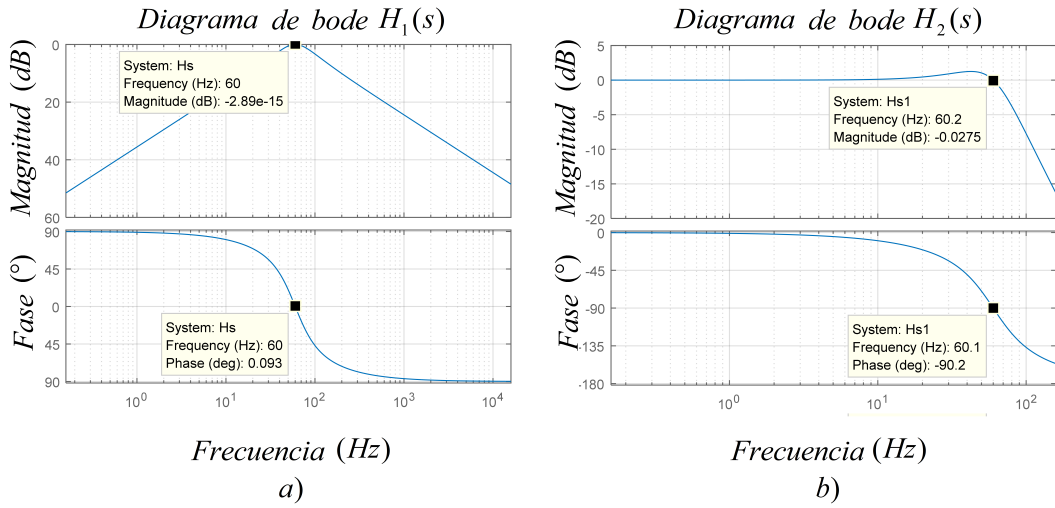


Figura 3.5. A) Respuesta de $H_1(s)$; b) Respuesta de $H_2(s)$

Se utiliza este método de funciones de transferencia para generar las componentes dq del voltaje de la red. Como es de interés estar sincronizado a la señal original de entrada, se toma la componente q y a través de un controlador PI se genera el ángulo necesario para que esta señal sea igual a cero. Después del bloque PI se suma la frecuencia a la que oscila el sistema ($120\pi \text{ rad/s}$). En caso de que la frecuencia de la tensión en el PCC presente variaciones, las señales de referencia dejarán de ser completamente constantes y presentarán oscilaciones ya que se tiene una desincronización entre el marco de referencia y la señal procesada. Este problema empeora el desempeño del convertidor al afectar la potencia entregada por el sistema.

Finalmente se integra la frecuencia resultante para obtener el ángulo de la señal de referencia. Con el fin de no tener una suma infinita se utiliza un integrador que se reinicia a cero cada vez que el ángulo llega a 2π .

Para calcular las componentes en dq de la corriente i_1 se muestrea la señal de referencia para obtener la componente en α ; para la componente en β se guarda la señal en memoria y se despliega $\pi/2$ radianes después (4.166 ms). Se utiliza este método para generar las componentes dq de una forma rápida y detectar cambios bruscos en la amplitud de la señal medida; en la Fig.3.6 muestra el bloque utilizado.

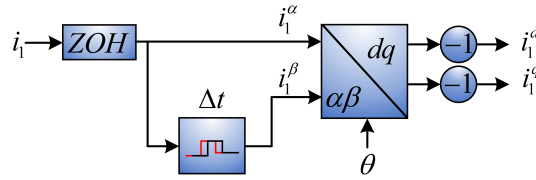


Figura 3.6. Transformación dq de la corriente i_1 .

3.4.2. Regulación de potencia activa y/o reactiva

A partir de la transformación dq [38] se calculan las componentes dq de v_{red} y de i_1 (3.8). La potencia activa y reactiva se calcula como (3.9):

$$\begin{pmatrix} v_{red}^d \\ v_{red}^q \end{pmatrix} = \begin{pmatrix} \cos \theta & \sen \theta \\ -\sen \theta & \cos \theta \end{pmatrix} \begin{pmatrix} v_{red}^\alpha \\ v_{red}^\beta \end{pmatrix}, \quad (3.8)$$

$$\begin{pmatrix} i_1^d \\ i_1^q \end{pmatrix} = \begin{pmatrix} \cos \theta & \sen \theta \\ -\sen \theta & \cos \theta \end{pmatrix} \begin{pmatrix} i_1^\alpha \\ i_1^\beta \end{pmatrix},$$

$$\begin{aligned} P_{red} &= \frac{1}{2} (v_{red}^d i_2^d + v_{red}^q i_2^q), \\ Q_{red} &= \frac{1}{2} (v_{red}^q i_2^d - v_{red}^d i_2^q). \end{aligned} \quad (3.9)$$

Donde i_2^d e i_2^q son las corrientes a la salida del filtro LCL en los ejes d y q , respectivamente.

Como se desea que el voltaje a la salida del filtro LCL esté siempre en fase con el voltaje de la red eléctrica, se tiene que $v_{red}^q = 0$. Por lo tanto se puede despejar la corriente deseada de (3.9) a partir de la potencia activa máxima disponible de los paneles solares (P_{PF}) y de la potencia reactiva requerida por el SEP Q^* en caso de un LVRT o HVRT.

$$\begin{aligned} i_2^{d*} &= \frac{2P_{PF}}{v_{red}^d}, \\ i_2^{q*} &= -\frac{2Q^*}{v_{red}^d}. \end{aligned} \quad (3.10)$$

En [41] se menciona que el control basado por pasividad PBC ofrece un buen desempeño ante variaciones paramétricas, además de que este aprovecha las características físicas del sistema, lo cual lleva a que el sistema de control presente una buena respuesta. Por lo tanto, se opta por el uso de este.

A partir de las referencias (3.10) se construyen las leyes de control dadas por (3.11) [24]. La ley de control es diseñada por la técnica de pasividad, como se menciona en [42] esta técnica se emplea en sistemas dinámicos denominados sistemas pasivos, que son aquellos en donde la energía almacenada es menor que la energía suministrada; estos sistemas presentan una disipación de energía. Una de sus ventajas es que al ser interpretados a partir de sus propiedades de energía es relativamente fácil demostrar su estabilidad en el sentido de Lyapunov tal como se muestra en [43] donde se utiliza y demuestra la estabilidad del control PBC para regular la tensión en el bus de CD en una microrred en CD. Sin embargo, la demostración queda fuera del alcance de esta tesis. La ley de control es comprobada a través de la simulación numérica (capítulo 4).

El control por pasividad busca que el error entre los valores de la referencia y los valores experimentados por el sistema converja a cero. A través de las constantes k_1 y k_2 se acelera esta dinámica, en base a [24] y varias iteraciones simulando el sistema, se eligen los valores $k_1 = k_2 = 30$ con el fin de dar suficiente tiempo de reacción al sistema.

$$\begin{aligned} u^d &= \frac{1}{V_{CD}} \left[L_1 \frac{di_1^{d*}}{dt} + R_1 i_1^{d*} - \omega L_1 i_1^{q*} + v_{C_f}^{d*} + k_1 (i_2^{d*} - i_1^d) \right], \\ u^q &= \frac{1}{V_{CD}} \left[L_1 \frac{di_1^{q*}}{dt} + R_1 i_1^{q*} + \omega L_1 i_1^{d*} + v_{C_f}^{q*} + k_2 (i_2^{q*} - i_1^q) \right]. \end{aligned} \quad (3.11)$$

Donde

$$\begin{aligned}
 v_{C_f}^{d*} &= -\omega L_2 i_2^{q*} + R_2 i_2^{d*} + L_2 \frac{d}{dt} i_2^{d*} + v_{red}^d, \\
 v_{C_f}^{q*} &= \omega L_2 i_2^{d*} + R_2 i_2^{q*} + L_2 \frac{d}{dt} i_2^{q*}, \\
 i_1^{d*} &= i_2^{d*} - \omega C_f v_{C_f}^{q*} + C_f \frac{d}{dt} V_{C_f}^{d*}, \\
 i_1^{q*} &= i_2^{q*} + \omega C_f v_{C_f}^{d*} + C_f \frac{d}{dt} V_{C_f}^{q*}.
 \end{aligned} \tag{3.12}$$

Para generar las derivadas se utiliza un filtro pasa altas de primer orden [44] con la función de transferencia mostrada en (3.13), donde ω_0 es la frecuencia de corte y se elige que sea igual a $2000\pi \text{ rad/s}$ para evitar la amplificación de las componentes en alta frecuencia provocados por la conmutación de los interruptores.

$$G_{PA}(s) = \frac{s}{s + \omega_0} \tag{3.13}$$

Una vez que se tienen las señales de control en dq se regresan al marco $\alpha\beta$, utilizando el ángulo θ . Por último, se modula la señal de control a través de un esquema SPWM para obtener las secuencias de conmutación de los interruptores.

3.4.3. Regulación del bus de CD

Es fundamental mantener el bus de CD regulado para garantizar la transferencia de potencia activa del sistema fotovoltaico a la red eléctrica, y como el convertidor elevador sólo cuenta con un interruptor y este se utiliza para desarrollar el MPPT, entonces es necesario agregar un lazo de control a través del inversor. La ley de control dada por (3.12) se modifica agregando un control PI para regular el bus de CD;

A través del modelo matemático en dq presentado en [24] se tiene que:

$$C_{CD} \frac{dV_{CD}}{dt} = (1 - d)i_{L_B} - \frac{1}{2} (u^d i_1^d + i_1^q). \tag{3.14}$$

En la Fig. 3.7 se representa la ecuación (3.14) como diagrama de bloques.

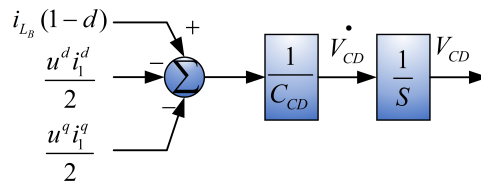


Figura 3.7. Diagrama a bloques de V_{CD} .

Se agrega un control PI a través de u^d con la siguiente forma:

$$u^d = (V_{CD} - V_{CD}^*) \left(\frac{k_p s + \frac{k_p}{T_i}}{s} \right). \quad (3.15)$$

Sustituyendo a (3.15) en (3.14), suponiendo que $u^q = 0$ y que el término $i_{LB}(i - d)$ es una perturbación, se logra el diagrama de bloques mostrado en la Fig. 3.8.

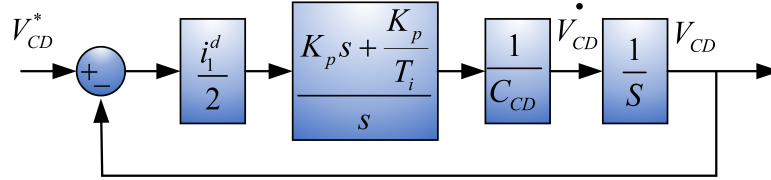


Figura 3.8. Diagrama a bloques del control PI de V_{CD} .

Considerando el cambio de variable $K_u = \frac{K_p i_1^d}{2C_{CD}}$, se llega a la representación en diagrama a bloques del control PI para V_{CD} como se muestra en la Fig. 3.9.

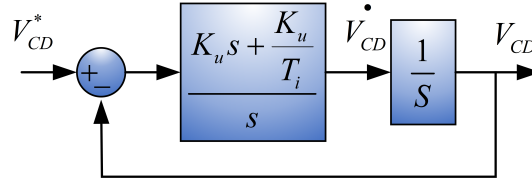


Figura 3.9. Diagrama a bloques reducido del control PI de V_{CD} .

A través del diagrama de bloques (Fig. 3.9) se encuentra la función de transferencia entre V_{CD} y la referencia V_{CD}^* :

$$\frac{V_{CD}}{V_{CD}^*} = \frac{K_u s + \frac{K_u}{T_i}}{s^2 + K_u s + \frac{K_u}{T_i}} \quad (3.16)$$

A partir del procedimiento reportado en [40] se selecciona $k_p = 0.08$ y $T_i = 0.025$ para lograr un tiempo de estabilización de 0.2 s con una constante de amortiguamiento del 0.707 . Finalmente este control PI se agrega al control de corriente en dq ; en (3.17) se muestra el cambio en las leyes de control.

$$\begin{aligned} u^d &= \frac{1}{V_{CD}} \left[L_1 \frac{di_1^{d*}}{dt} + R_1 i_1^{d*} - \omega L_1 i_1^{q*} + v_{C_f}^{d*} + k_1 (i_2^{d*} - i_1^d) \right] + (V_{CD} - V_{CD}^*) \left(\frac{k_p s + \frac{k_p}{T_i}}{s} \right), \\ u^q &= \frac{1}{V_{CD}} \left[L_1 \frac{di_1^{q*}}{dt} + R_1 i_1^{q*} + \omega L_1 i_1^{d*} + v_{C_f}^{q*} + k_2 (i_2^{q*} - i_1^q) \right]. \end{aligned} \quad (3.17)$$

En la Fig. 3.10 se muestra el sistema completo, tanto la etapa de potencia como el sistema de control.

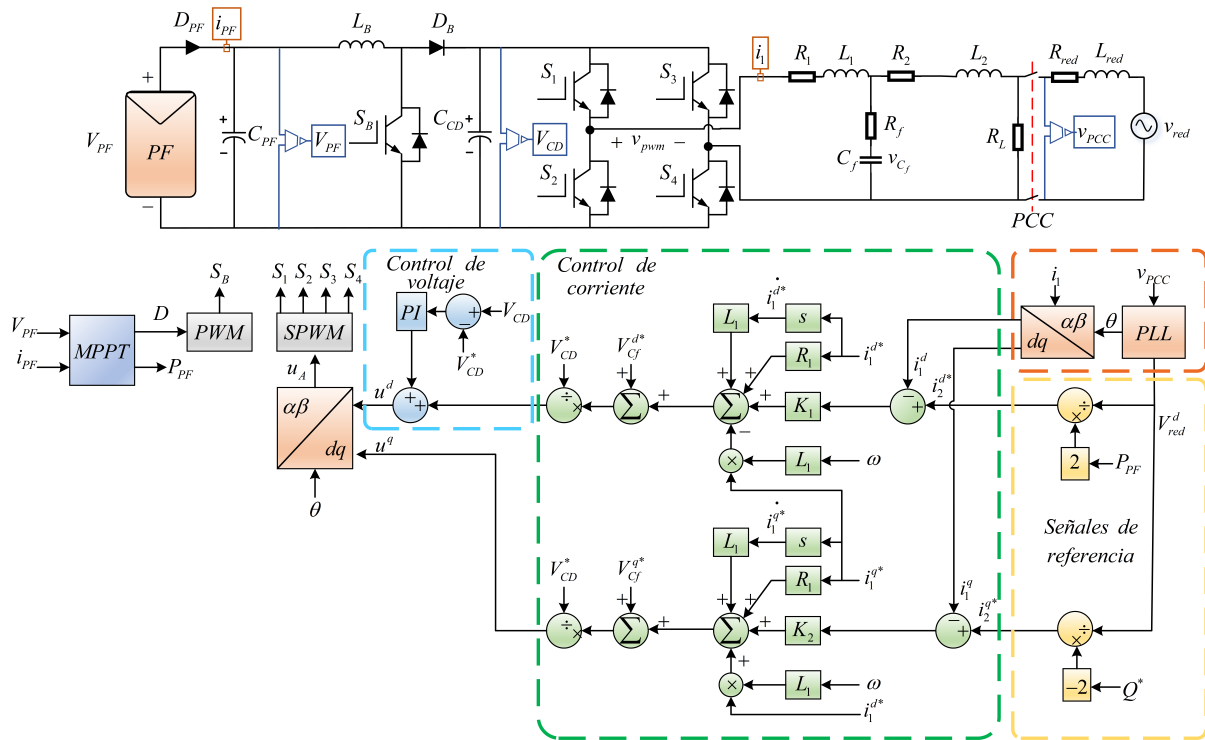


Figura 3.10. Convertidor fotovoltaico alimentador conectado a la red controlado por pasividad.

3.4.4. Función de filtro activo

El uso de cargas no lineales conectadas a la red eléctrica ha ido en aumento en los últimos años; debido a que estas cargas demandan una corriente distorsionada, existe una afectación a la calidad de suministro eléctrico y el FP en la red eléctrica. Para tener referencias cuantitativas acerca del impacto de los armónicos de corriente, se utiliza la THD_i , que entre más cercano a cero sea su valor, se reduce la afectación a la calidad de suministro eléctrico, pues la corriente tiende a seguir una forma de onda sinusoidal, lo cual reduce la corriente eficaz, y por ende la potencia aparente S y aumenta el factor de potencia [45].

Un método para reducir las corrientes armónicas que una carga demanda/inyecta a la red, es a través del uso de filtros activos, los cuales se encargan de suministrar los armónicos de corriente requeridos por las cargas no lineales; de esta forma la corriente que provee el SEP está conformada principalmente por la componente fundamental a la frecuencia de red.

Para lograr que el convertidor proporcione los armónicos de corriente demandados por la carga no lineal, se modifica la estrategia para generar las señales de referencia del controlador PBC, y se utiliza el esquema mostrado en la Fig. 3.11 [38], el cual consiste en agregar un sensor de corriente a la carga no lineal y transformar esta señal al marco de

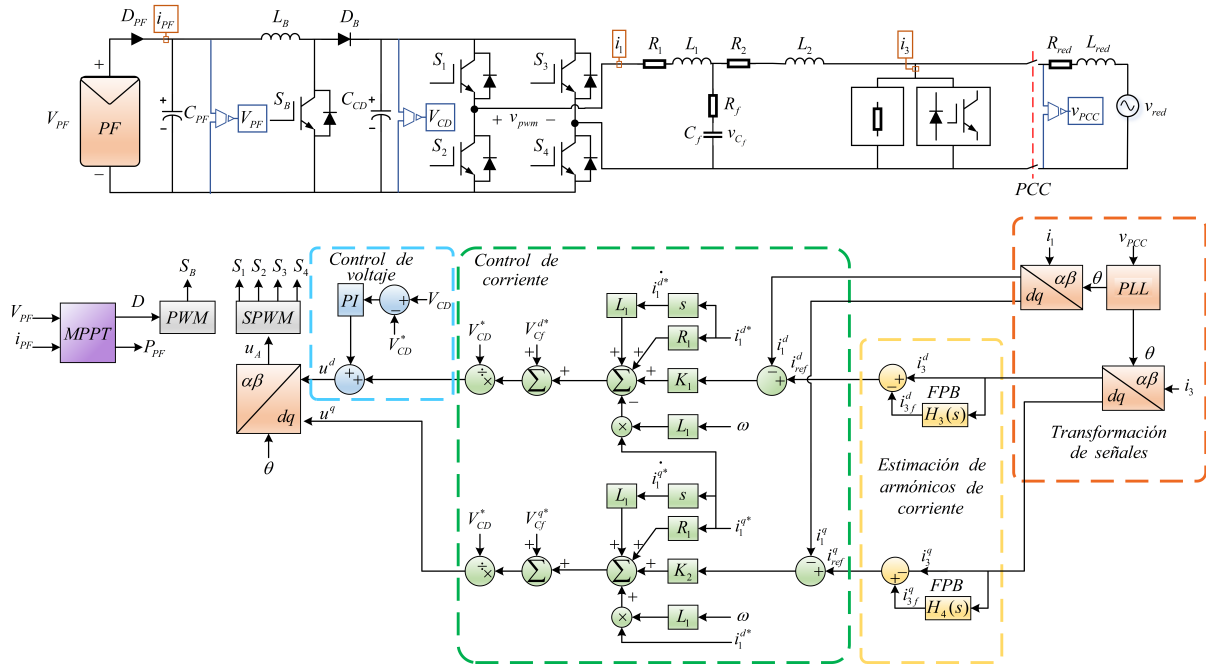


Figura 3.11. Operación como filtro activo de corrientes armónicas.

referencia dq . La componente fundamental se mapea en un nivel de CD y los armónicos como frecuencias múltiples de la fundamental; posteriormente se filtran las señales para obtener solo el valor de CD el cual se resta de la señal que contiene la fundamental y los armónicos, de esta forma se obtienen los valores de la referencia que solo contienen la información de los armónicos de corriente. Estas señales se expresan matemáticamente en (3.18).

$$\begin{aligned} i_{ref}^d &= [1 - H_3(s)] i_3^d, \\ i_{ref}^q &= [1 - H_4(s)] i_3^q. \end{aligned} \quad (3.18)$$

Donde $H_3(s)$ y $H_4(s)$ Son filtro pasa bajas de segundo orden con frecuencia de corte $\omega = 120\pi \text{ rad/s}$ y con $k = 1$:

$$\begin{aligned} H_3(s) &= \frac{i_{3f}^d}{i_3^d} = \frac{\omega^2}{s^2 + k\omega s + \omega^2}, \\ H_4(s) &= \frac{i_{3f}^q}{i_3^q} = \frac{\omega^2}{s^2 + k\omega s + \omega^2}. \end{aligned} \quad (3.19)$$

3.5. Convertidor formador

El convertidor formador se representa como una fuente de voltaje en CA con una baja impedancia de salida. Este convertidor regula la amplitud del voltaje y el valor de la frecuencia. Al encontrarse el sistema en modo isla el inversor actuará como un convertidor alimentador, de acuerdo a las expresiones del modelo promedio (3.6) se tiene que $V_{PWM} = uV_{CD}$, donde u es la señal de conmutación y V_{CD} es el voltaje en el condensador a la salida del convertidor elevador, considerando que el bus de CD es constante el modelo expresado en la Fig. 3.2 puede ser reducido como se observa en la Fig. 3.12.

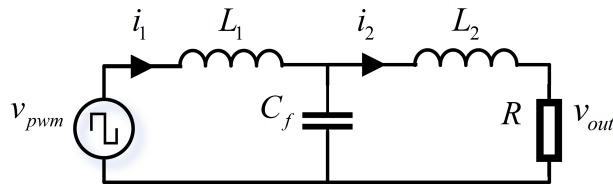


Figura 3.12. Circuito reducido del convertidor formador.

Debido a la estrategia de modulación se considera que el mayor aporte en el v_{pwm} proviene de la componente fundamental que se encuentra a 60 Hz; por lo tanto, se transforma el circuito de la Fig. 3.12 a su representación fasorial tomando una frecuencia $f_0=60$ Hz. Utilizando (3.20) se obtiene el circuito de la Fig. 3.13.

$$\begin{aligned} Z_1 &= R_1 + j2\pi f_0 L_1, \\ Z_2 &= R_f - j\frac{1}{2\pi f_0 C_f}, \\ Z_3 &= R_2 + j2\pi f_0 L_2. \end{aligned} \quad (3.20)$$

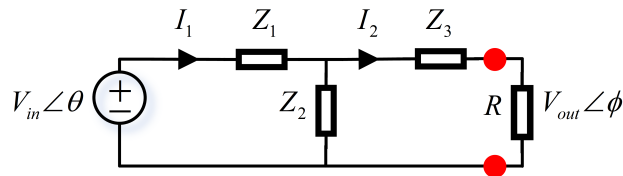


Figura 3.13. Circuito fasorial del convertidor formador.

Transformando el circuito de la Fig. 3.13 a su equivalente de Thevenin (Fig. 3.14), se obtiene el valor necesario de V_{in} en función del V_{out} deseado.

$$V_{in} = \frac{(Z_1 + Z_2)(R + Z_{th})}{RZ_2} V_{out} \quad (3.21)$$

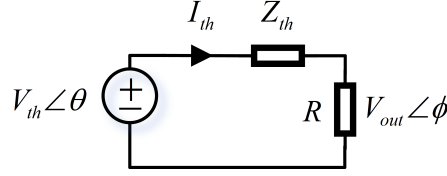


Figura 3.14. Circuito equivalente de thevenin del inversor formador.

Donde

$$Z_{th} = (Z_1 \parallel Z_2) + Z_3$$

Para generar la señal de modulación u adecuada se utiliza (3.22)

$$\begin{aligned} m_a &= \frac{|V_{in}|}{V_{CD}}, \\ \theta &= \angle V_{in}. \end{aligned} \tag{3.22}$$

3.5.1. Limitantes del convertidor formador

En este trabajo de investigación la condición para utilizar al convertidor fotovoltaico como convertidor formador es cuando existe una falla en el SEP que excede los límites de conexión del Std. 1547-2018. Sin embargo ya que la fuente de alimentación para el sistema consiste en PF, su operación se ve limitada a la cantidad de irradiancia captada por los PF, los escenarios donde ocurre este problema son los días nublados y la noche. Para resolver este problema se utilizan dispositivos de almacenamientos de energía como baterías en paralelo con los PF tal como se muestra en [14]. En este trabajo no se aborda la integración de sistemas de almacenamiento de energía.

Otra de las limitantes del sistema utilizado es que al no contar con convertidores alimentadores en la microrred al operar en modo isla, la cantidad de potencia disponible para las cargas conectadas en el PCC se encuentra limitada por la potencia generada por los PF, en caso de que la potencia de las cargas supere la potencia máxima que otorga el convertidor es necesario realizar una desconexión parcial de las cargas. La solución para no desconectar las cargas de la microrred es incorporar sistemas de almacenamiento de energía y/o fuentes de generación de energía a base de otro recurso natural (sistemas eólicos, hidroeléctricos o sistemas a base de biodiesel) [46].

3.6. Cambio de formador a alimentador

El cambio de operación se realiza por medio de dos señales de control ($Disp_A, Disp$) que dependiendo de su estado (uno o cero) se cambia el valor de referencia de la señal de control según la Tabla 3.3 donde u_F es la señal de control necesaria para mantener el voltaje de la carga regulado a la referencia y u_A es la señal generada por el control por pasividad.

Tabla 3.3. Multiplexor de la señal de control u .

$Disp$	$Disp_A$	u
0	0	u_F
0	1	u_F
1	0	0
1	1	u_A

Como se observa en la Tabla 3.3 se utiliza una combinación donde la señal de control es cero, esto es con el fin de no cambiar de forma abrupta de convertidor formador a convertidor alimentador, de esta forma se tiene un intervalo de tiempo para atenuar la corriente almacenada en el filtro LCL. El inversor se conecta a la red eléctrica cuando $Disp_A = Disp = 1$, y es desconectado cuando $Disp = 0$. En la Fig. 3.15 se muestra la interacción de estas dos señales.

La señal $Disp$ es cero cuando la red eléctrica presenta un fallo fuera de los límites permitidos por el Std. IEEE 1547-2018, pasa a uno cuando la anomalía se ha controlado. La señal $Disp_A$ es cero mientras ocurre un fallo en la red eléctrica al igual que $Disp$ y pasa a uno cuando se cuentan con condiciones seguras para reconectar el sistema a la red eléctrica.

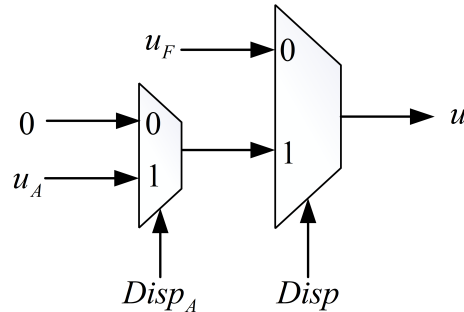


Figura 3.15. Multiplexor de la señal de control u .

En la Fig. 3.16 se observa el diagrama completo contemplando los dos controles y el cambio de modo de operación a través de los multiplexores.

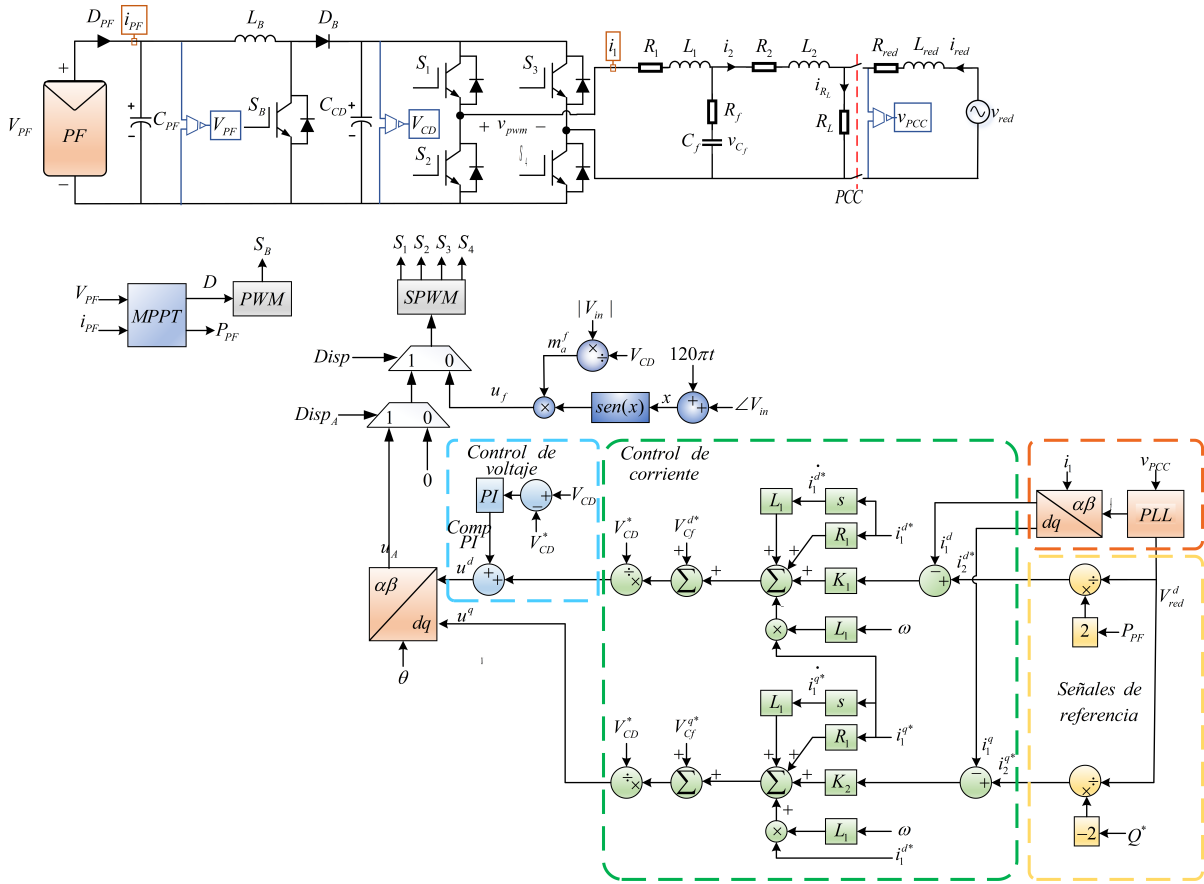


Figura 3.16. Convertidor fotovoltaico con operación de cambio de modo de formador a modo alimentador y viceversa.

Idealmente se utiliza un método de detección llamado *anti-islanding* para la desconexión y conexión del SFV a la red eléctrica que es una FA. Esta FA es importante ya que existen ocasiones donde hay anomalías en el SEP y debido a la activación de protecciones se suspende el suministro de energía parcial o completo en una región en específico. Al estar conectado el SFV con otros FGD y cargas, estos pueden seguir interactuando en el intercambio de energía y brindar una tensión en el PCC la cual no se encuentra regulada en amplitud o frecuencia esto puede causar fallas y problemas a los dispositivos conectados. A pesar de ser una acción fundamental para el cambio de modo del convertidor fotovoltaico su implementación queda fuera del alcance del objetivo de la tesis.

RESULTADOS

En los capítulos anteriores se estudiaron y analizaron las funciones que debe ser capaz de desarrollar el sistema; posteriormente se dimensionaron los elementos que conforman al convertidor fotovoltaico según la potencia nominal elegida (2500 VA). Por último se desarrollaron las leyes de control en base al modelo matemático, y que permiten trabajar al sistema en lazo cerrado, garantizando la operación del convertidor.

En este capítulo se presentan los resultados tanto en simulación numérica como las pruebas experimentales. Con esto se consigue validar el comportamiento del sistema fotovoltaico ante las funciones propuestas en los capítulos anteriores. Se ponen a prueba el seguimiento del MPP y la regulación en el bus de CD. Se prueban las funciones del convertidor alimentador brindando soporte a la red eléctrica cuando sea necesario, además de operar como filtro activo al existir cargas no lineales en el PCC. Se realizan pruebas del convertidor formador y por último se muestra el cambio de operación de modo de convertidor alimentador a convertidor formador.

4.1. Resultados de simulación numérica a través del software PSIM

Con el fin de comprobar el comportamiento del convertidor fotovoltaico se utilizó el programa PSIM. A través de este software se evalúan los diferentes escenarios de prueba para validar los esquemas de control propuestos y para comprobar los valores máximos de voltaje y corriente considerados para el dimensionamiento de los elementos. Los parámetros utilizados se muestran en la Tabla 4.1.

En la Fig.4.1 se muestra el diagrama esquemático del sistema completo conformado por el sistema fotovoltaico, el convertidor elevador, el puente H completo, el filtro LCL, la red eléctrica representada por una fuente ideal de voltaje en serie con la impedancia de red y el sistema de control explicado en la sección anterior. La potencia en corto circuito en el PCC es de 20 KVA y una relación $X/R = 19$, con estos datos se obtienen los valores de la impedancia de red reportados en [11].

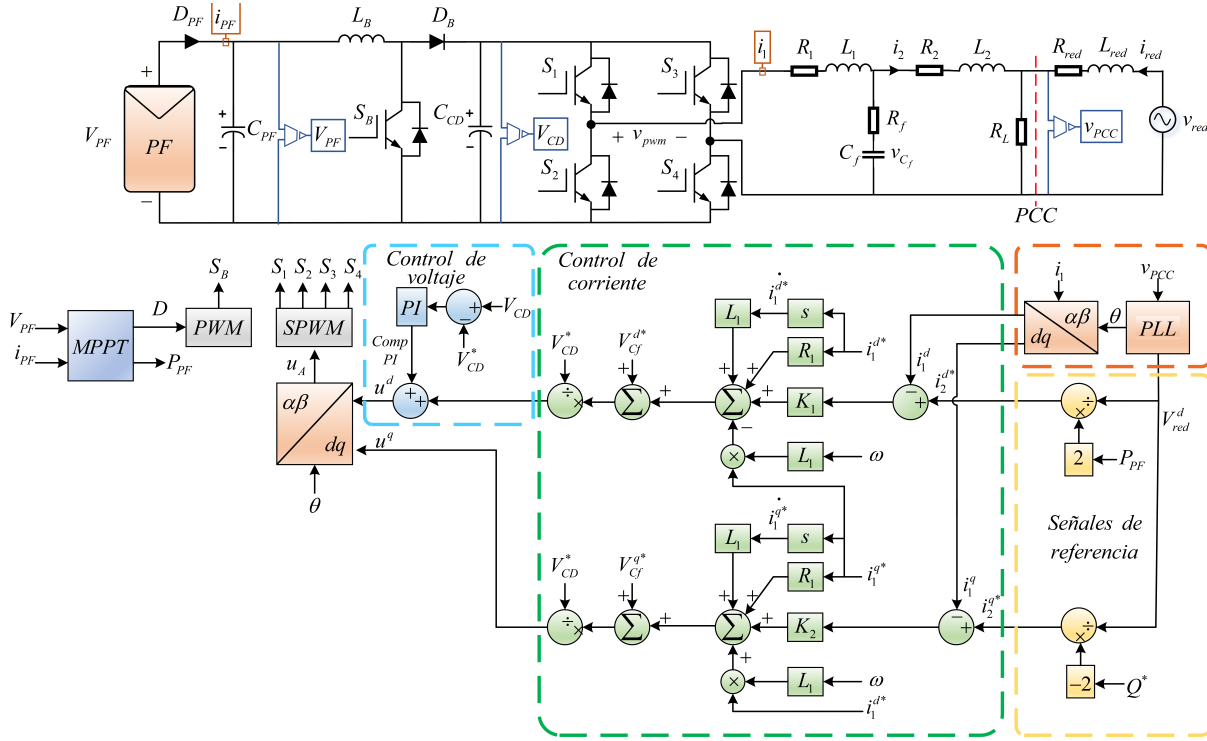


Figura 4.1. Convertidor fotovoltaico alimentador conectado a la red, con un control basado en pasividad.

Tabla 4.1. Parámetros del sistema para simulación.

Parámetro	Valor	Parámetro	Valor
v_{red}	$127 V_{RMS}$	L_1	$0.843 mH$
f_{red}	$60 Hz$	L_2	$0.141 mH$
R_{red}	0.04Ω	C_f	$7.3 \mu F$
L_{red}	$2 mH$	R_1, R_2, R_f	0.1Ω
P_{PF}	$1750 W$	C_{CD}	$4400 \mu F$
P	$1750 W$	L_B	$0.464 mH$
Q	$1750 VAR$	K_1, K_2	30
V_{CD}	$250 V$	k_p	0.08
f_{sw}	$12.6 kHz$	T_i	0.025
f_{sw}	$25 kHz$		

4.1.1. Seguimiento del MPP y regulación en el bus de CD

Como se mencionó en el capítulo 2, es necesario que el voltaje en el bus de CD sea mayor que el voltaje pico en el PCC, por lo que conectarse a la red eléctrica cuando se pone en marcha el sistema por primera vez es crítico, ya que el C_{CD} se encuentra descargado, lo que implica que el V_{CD} es cero. En caso de conectarse en estas condiciones se tendría una corriente inversa de gran amplitud en el puente H circulando a través de los diodos en antiparalelo de los IGBT, con la cual se cargaría al C_{CD} pero con una condición de daño potencial en el inversor por sobre corriente. Para evitar esta condición se decide cargar previamente el bus de CD de forma controlada (carga suave) antes de realizar intercambios de potencia con el SEP.

En la Fig. 4.2 se muestra cómo se aprovecha el sistema fotovoltaico y el algoritmo del MPP para cargar de forma suave al C_{CD} ; se considera una irradiancia de $600 W/m^2$; el sistema se mantiene como un convertidor formador en el intervalo de tiempo de $t = 0 s$ hasta $t = 0.233 s$; una vez que se alcanzan los $250 V$ en el V_{CD} el sistema se conecta al SEP cuando el valor instantáneo del V_{PCC} es igual a cero (cruce por cero). De la Fig. 4.2, se puede observar como el ciclo de trabajo D comienza en cero ya que el capacitor se encuentra descargado y en este momento los paneles fotovoltaicos se encuentran en paralelo con el condensador del bus de CD por lo tanto se tiene que el voltaje en los paneles es igual al voltaje en el bus de CD. A través de la corriente de los paneles fotovoltaicos el condensador se empieza a cargar y aumenta su voltaje, el ciclo de trabajo aumenta cuando se llega al MPP pero aún no se tiene regulado el bus de CD; en este momento comienza a funcionar el convertidor elevador. Después de que el bus de CD llega a los $250 V$ el sistema se conecta a la red. El periodo de muestreo para el MPP (ΔT_{mpp}) para la simulación es de $2.5 ms$ y el paso de incremento/decremento $Step$ es de 0.01 .

4.1.1.1. Seguimiento del MPP

Para probar el correcto funcionamiento del seguimiento del MPP se realiza una simulación en la cual la irradiancia recibida por los paneles fotovoltaicos va aumentando de manera escalonada; posteriormente el nivel de irradiancia disminuye de forma escalonada y por último se tiene un incremento abrupto en el nivel de irradiancia. En la Fig. 4.3 se muestran los resultados obtenidos de esta simulación. Se observa un rizo en la potencia a la salida del convertidor; como se menciona en [47] esto se debe al algoritmo de conductancia incremental y a que el lazo de control también regula la tensión del bus de CD.

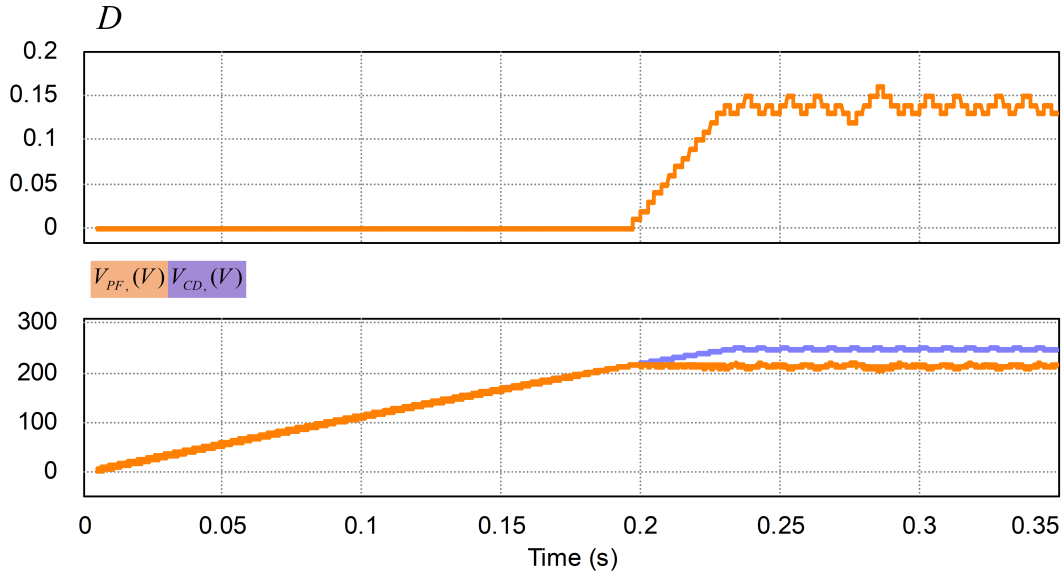
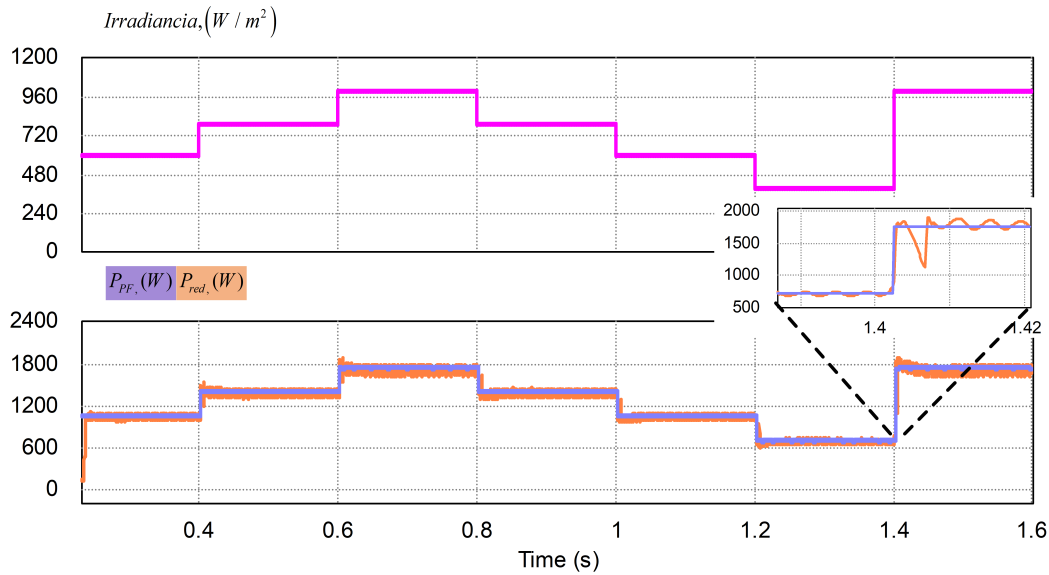

 Figura 4.2. Carga suave del capacitor C_{CD} .


Figura 4.3. Cambio de irradiancia en los PF.

La simulación empieza con un valor de irradiancia de $600 W/m^2$; en $t = 0.4 s$ este valor aumenta a $800 W/m^2$; en $t = 0.6 s$ sube a $1000 W/m^2$; en $t = 0.8 s$ el valor disminuye a $800 W/m^2$; en $t = 1 s$ disminuye a $600 W/m^2$; en $t = 1.2 s$ se tienen $400 W/m^2$. Por último en $t = 1.4 s$ el valor aumenta a $1000 W/m^2$. De la Fig. 4.3 se puede ver como el algoritmo implementado es capaz de seguir los cambios abruptos de irradiancia con un tiempo de estabilización menor a los $0.02 s$

4.1.1.2. Regulación del bus de CD

En la Fig. 4.4, se puede ver como es que se modifica el ciclo de trabajo D dependiendo de la irradiancia recibida por los paneles fotovoltaicos; una vez que se ha encontrado el MPP el algoritmo comienza a oscilar alrededor de este punto. El rizo de voltaje en V_{CD} (ΔV_{CD}) aumenta y disminuye a causa de la variación de la potencia procesada por el convertidor elevador. A pesar de las variaciones de P_{PF} el control logra regular el bus de CD, incluso ante un aumento abrupto de la irradiancia de 400 W/m^2 a 1000 W/m^2 en $t = 1.4 \text{ s}$. El transitorio es de $\Delta V_{CD_{max}} \simeq 3 \text{ V}$ y el tiempo de estabilización es aproximadamente 0.1 s .

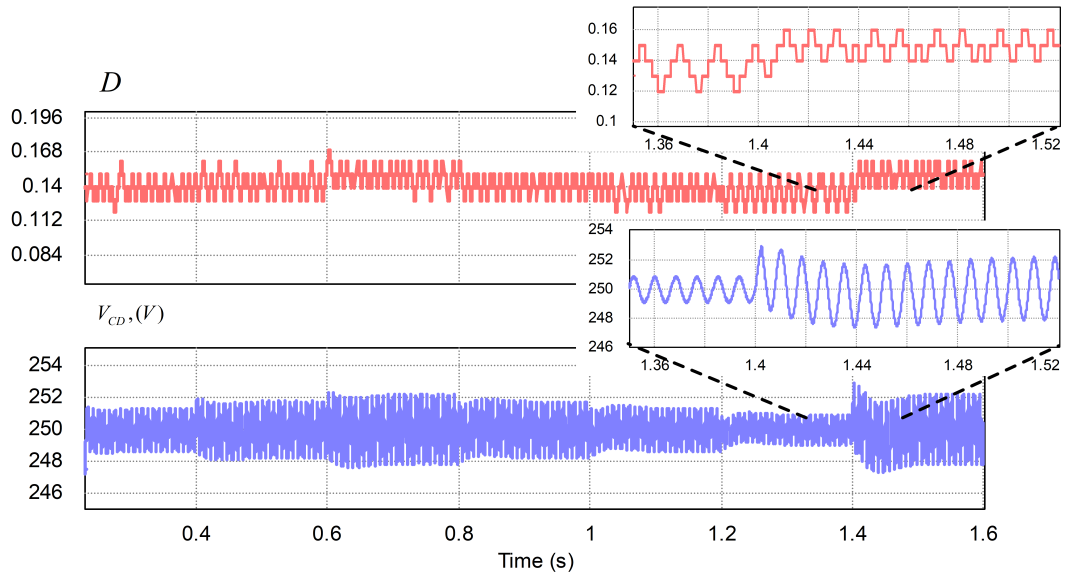


Figura 4.4. (arriba) Ciclo de trabajo D , (abajo) Voltaje en el bus de CD .

4.1.2. Inversor alimentador

Esta prueba consiste en conectarse a la red eléctrica e inyectar una corriente que se encuentre en fase con la tensión en el PCC; el nivel de corriente inyectado depende de la cantidad de potencia generada por los PF. Para esta simulación se mantiene una irradiancia de 1000 W/m^2 .

En la parte inicial de la simulación no se cuenta con alguna carga en el PCC, por lo que la corriente generada por el convertidor i_2 se inyecta directamente al SEP, de manera que i_{red} tiene la misma forma y amplitud que i_2 pero desfasada π radianes, lo que indica

que se está suministrando energía al SEP.

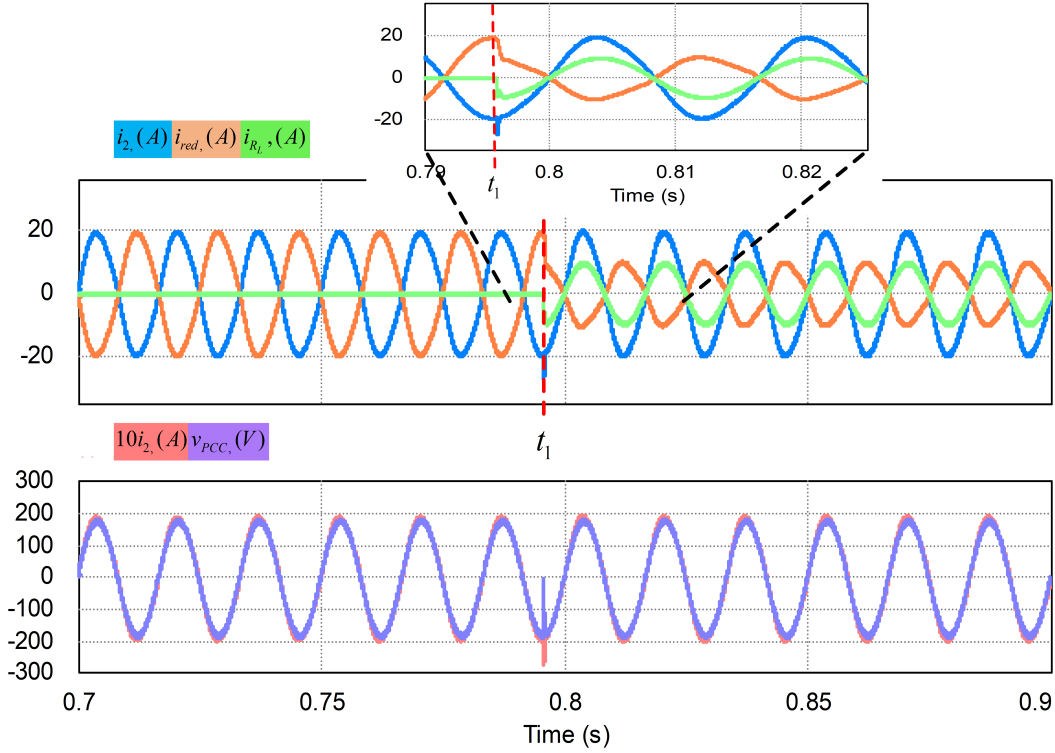


Figura 4.5. Inyección de potencia activa a la red eléctrica.

En $t_1 = 0.796 \text{ s}$ se conecta de una carga $R_L = 19 \Omega$, esto ocurre cuando el v_{PCC} se encuentra en su valor pico (peor caso), por lo tanto se tiene un transitorio de voltaje y corriente que la estrategia de control logra estabilizar. Después de t_1 se puede ver como una parte de la P_{PF} es entregada a la R_L y la potencia restante se inyecta a la red eléctrica. En esta imagen (Fig. 4.5) también se observa como i_2 se encuentra en fase con v_{PCC} , las formas de onda no son idénticas ya que el sistema de control también regula el bus de CD.

En la Fig. 4.6, se observa como la potencia entregada P_{red} a la red antes de conectar una carga en el PCC es aproximadamente la misma que P_{PF} , en este caso se tiene que $P_{PF} = 1760 \text{ W}$ y $P_{red} = 1720 \text{ W}$ la diferencia se debe a las pérdidas generadas por las resistencias parásitas que conforman el filtro LCL. Una vez que se conecta R_L la P_{red} disminuye a 867 W y la potencia en R_L aumenta hasta 855 W . La suma de estas dos potencias se aproxima a P_{PF} .

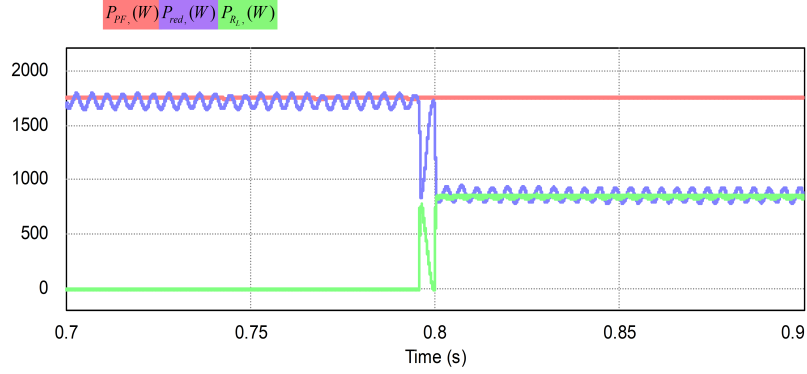


Figura 4.6. Intercambio de potencias en el PCC.

4.1.2.1. Soporte a la red eléctrica ante un LVRT

En esta simulación se prueba el sistema de control cuando ocurre una caída de tensión del 50 % en el PCC (*LVRT*), por lo tanto se brinda soporte tal como indica el Std. IEEE 1547-2018. Sin embargo, aún cuando se brinda soporte, la condición de tensión en el PCC sigue estando por debajo de los valores permitidos tal como se muestra en la Fig. 1.1 del Capítulo 1, siendo necesario desconectarse del SEP.

Se comienza el escenario de pruebas al cargar de forma suave al C_{CD} e inyectar la P_{PF} disponible al SEP (P_{red}) desde $t = 0$ hasta $t = 0.6041$ s, proporcionando 1750 W. En $t = 0.6041$ s ocurre una falla en la tensión de red disminuyendo su amplitud al 50 % de su valor nominal. En $t = 1.2$ s se comienza a inyectar potencia reactiva (Q_{red}) con una referencia en forma de rampa, estabilizándose en $t = 1.216$ s en 1750 VA [4]. Como la falla sigue presente en $t = 1.4$ s se deja de inyectar potencia reactiva; posteriormente el inversor debe desconectarse de la red eléctrica (Ver Fig. 4.7).

Se observa como la caída de tensión ocurre cuando el V_{PCC} se encuentra en su valor pico, a pesar de este cambio repentino, el sistema de control es capaz de seguir inyectando la mayor P_{PF} al SEP. En la Fig. 4.7 se aprecia como el v_{PCC_p} aumenta de 90 V a 116 V al inyectar potencia reactiva a la red Q_{red} , por lo tanto se tiene una mejora del 29 % . Otra forma de onda que representa los cambios en la amplitud del v_{red} es la componente en d (v_{red}^d), al tratarse de una señal constante se aprecian más fácilmente estos cambios de amplitud.

El comportamiento en el bus de CD se muestra en la Fig. 4.8, se puede ver como se genera un transitorio al ocurrir una caída de tensión repentina del 50 %. El valor mínimo alcanzado por este transitorio es de 242 V por lo cual $\Delta V_{CD} = 3.2\%$, y aun en esta

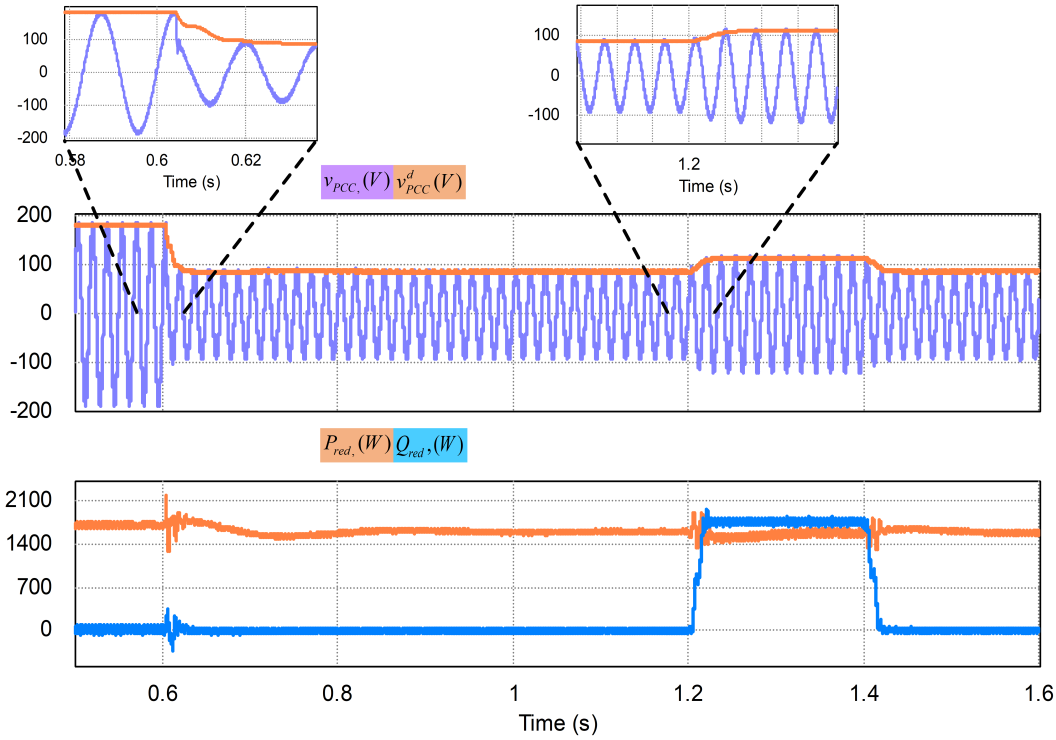


Figura 4.7. Simulación inversor alimentador con control PBC ante LVRT.

condición el $V_{CD} > v_{red_{max}}$ por lo que se evita corriente inversa en el puente H. El tiempo de estabilización es de aproximadamente 0.3 s.

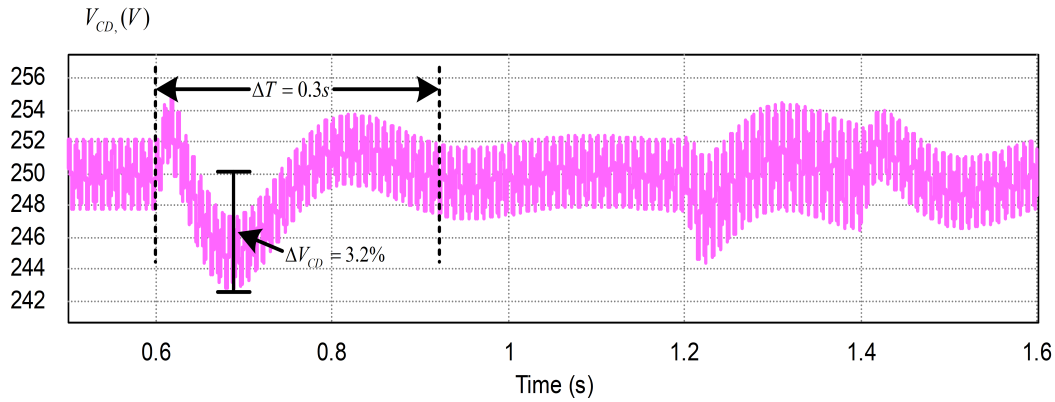


Figura 4.8. Comportamiento en el bus de CD.

La corriente suministrada a la red eléctrica (i_2) cuando ocurre una caída de tensión en v_{PCC} se muestra en la Fig. 4.9; se observa como la corriente aumenta para suministrar el mismo valor de P_{red} . La corriente i_2 cumple con la normativa de distorsión armónica, antes del fallo se tiene que $THD_{i_2} = 2.32\%$ y después de la falla este valor disminuye $THD_{i_2} = 1.56\%$. El valor de distorsión armónica disminuye cuando ocurre una caída de tensión en el PCC ya que se mantiene inyectando la máxima cantidad de potencia activa

disponible, para cumplir con esta condición la corriente tiene que aumentar, por lo tanto la amplitud de la componente fundamental a 60 Hz también se incrementa.

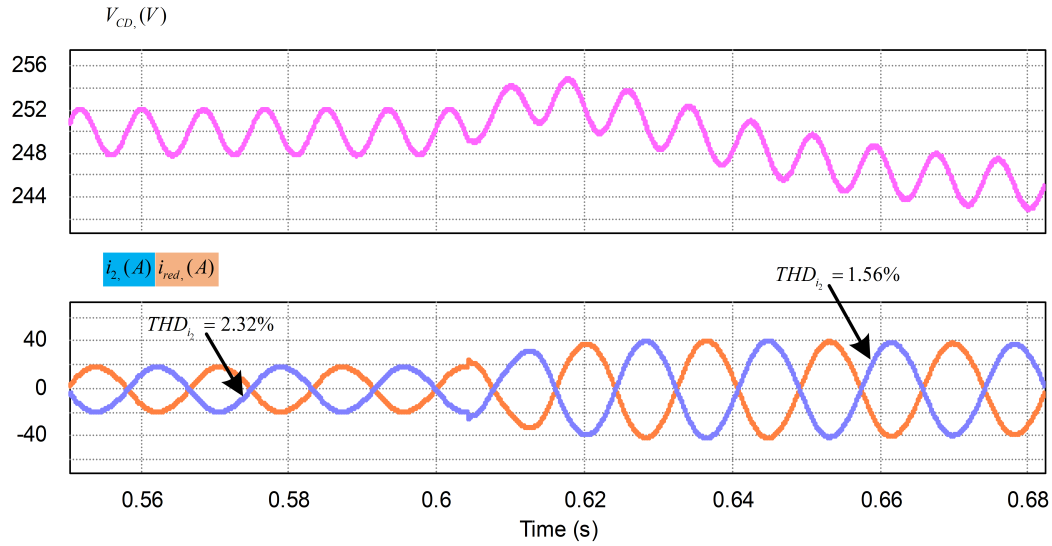


Figura 4.9. Corriente i_2 ante la caída de tensión en el PCC.

En la Fig. 4.10 se comparan las componentes i_2^d e i_2^q de la corriente real i_2 a la salida del puente H, contra las componentes de la referencias i_2^{d*} e i_2^{q*} . Se observa cómo es que las componentes i_2^d e i_2^q siguen a las referencias al utilizar el control PBC.

Sin embargo se tiene una variación entre i_2^d e i_2^{d*} esto se debe a que el controlador PBC no toma en cuenta la compensación generada por el control PI, tal como se diseñó en el Capítulo 3. Ante esta condición el sistema de control completo (PI más PBC) está cumpliendo tres objetivos de control (se regula el bus de CD como se ve en la Fig. 4.8 y se controla la cantidad de potencia activa y reactiva suministrada por el inversor) en un sistema con dos grados de libertad por lo tanto se tiene una afectación considerable entre la corriente a la salida del inversor y las referencias de control de corriente.

También se observa como las corrientes de referencia disminuyen cuando se inyecta potencia reactiva, esto es debido a que v_{PCC} aumenta, por lo tanto v_{PCC}^d también aumenta y las corrientes disminuyen conforme a la ecuación (4.1). En la Fig. 4.11 se observa la compensación del controlador PI que ocurre cuando se presenta un disturbio en el voltaje del bus de CD.

$$\begin{aligned} i_2^{d*} &= \frac{2P_{PF}}{v_{red}^d}, \\ i_2^{q*} &= -\frac{2Q^*}{v_{red}^d} \end{aligned} \quad (4.1)$$

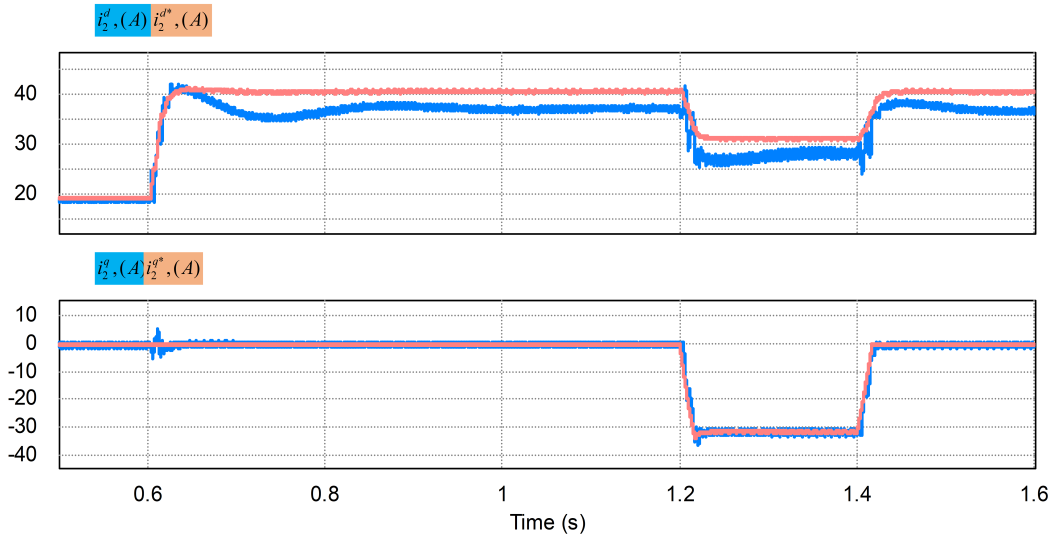
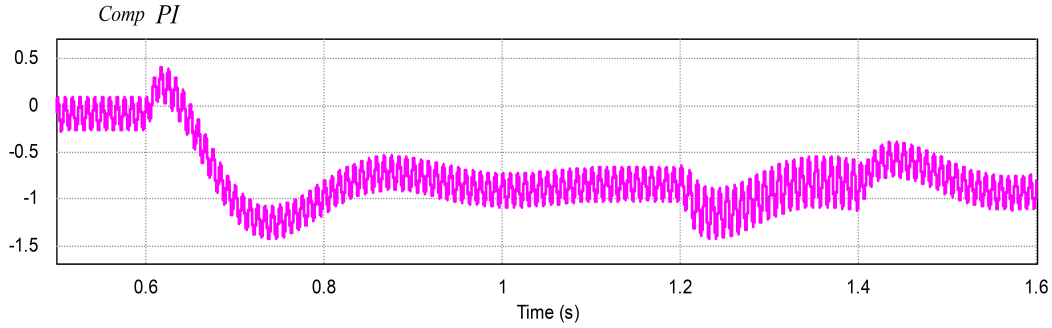


Figura 4.10. Seguimiento de las señales de referencia.


 Figura 4.11. Compensación del controlador PI .

4.1.2.2. Soporte a la red eléctrica ante un HVRT

Ahora se prueba el sistema de control cuando ocurre una elevación del 120 % en la tensión (HVRT) en el PCC, por lo tanto, se brinda soporte al extraer potencia reactiva tal como indica el Std. IEEE 1547-2018; sin embargo, aún cuando se brinda soporte a la red eléctrica, la tensión en el PCC supera los límites de voltaje permitidos como se observa en la Fig. 1.1 del Capítulo 1, y se procede a la desconexión del convertidor del SEP.

Se comienza el escenario de pruebas al cargar de forma suave al C_{CD} e inyectar la P_{PF} disponible al SEP (P_{red}) desde $t = 0.3$ s hasta $t = 0.6041$ s, proporcionando 1750 W. En $t = 0.6041$ s ocurre una falla en la tensión de red aumentando su amplitud al 120 % de su valor nominal. En $t = 1.2$ s se comienza a extraer potencia reactiva (Q_{red}) con una referencia en forma de rampa, estabilizándose en $t = 1.216$ s en -1750 VA [4]. Como la falla sigue presente en $t = 1.4$ s se deja de inyectar reactiva; posteriormente el inversor debe desconectarse de la red eléctrica (Ver Fig. 4.12).

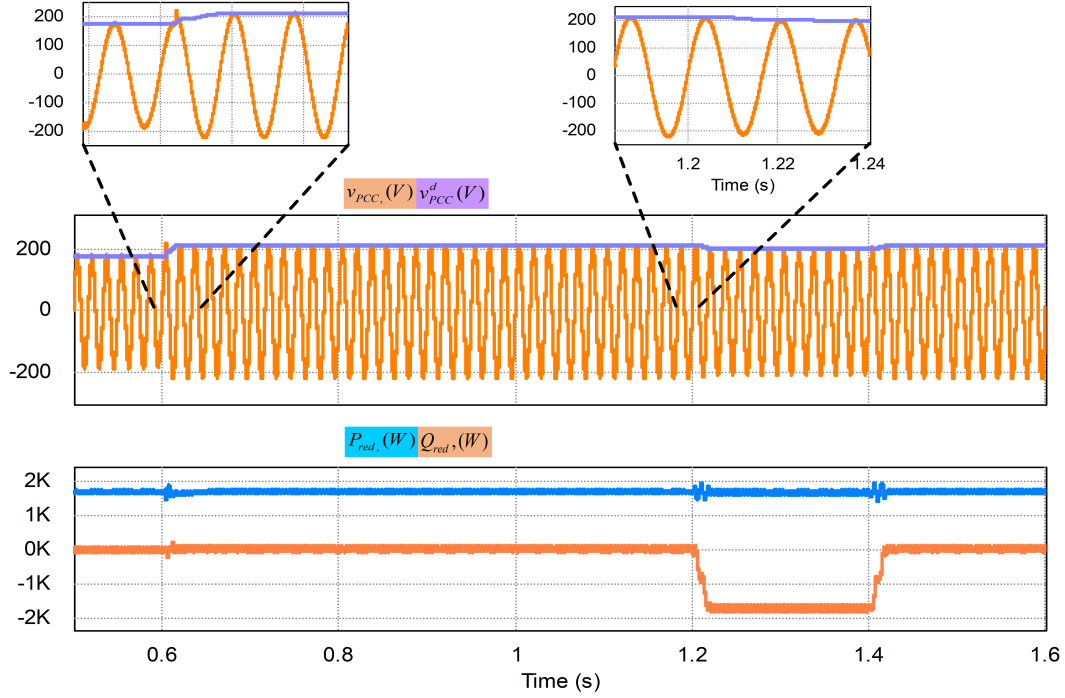


Figura 4.12. Simulación inversor alimentador con control PBC ante HVRT.

Se observa como la elevación de tensión ocurre cuando el V_{PCC} se encuentra en su valor pico; a pesar de este cambio repentino, el sistema de control es capaz de seguir inyectando la mayor P_{PF} al SEP. En la Fig. 4.12 se aprecia como el v_{PCC_p} disminuye de 218 V a 206 V al extraer potencia reactiva a la red Q_{red} . Por lo tanto se tiene una mejora del 5.5 %. Otra forma de onda que representa los cambios en la amplitud del v_{red} es la componente en d (v_{red}^d); al tratarse de una señal constante se aprecia más fácilmente estos cambios de amplitud.

El comportamiento en el bus de CD se muestra en la Fig. 4.13, se puede ver como se presentan transitorios al ocurrir una elevación de tensión repentina del 120 % y al extraer Q_{red} . El valor mínimo alcanzado por este transitorio es de 247 V por lo cual $\Delta V_{CD} = 1.2\%$, esta condición se encuentra dentro de los valores estimados para ΔV_{CD} . El tiempo de estabilización ante las condiciones mencionadas es de aproximadamente 0.15 s.

La corriente que se suministra a la red eléctrica (i_2) cuando ocurre una elevación de tensión en v_{PCC} se muestra en la Fig. 4.14; se observa como la corriente disminuye para suministrar el mismo valor de P_{red} . La corriente i_2 cumple con la normativa de distorsión armónica: antes del fallo se tiene que $THD_{i_2} = 2.33\%$ y después de la falla este valor aumenta a $THD_{i_2} = 2.64\%$.

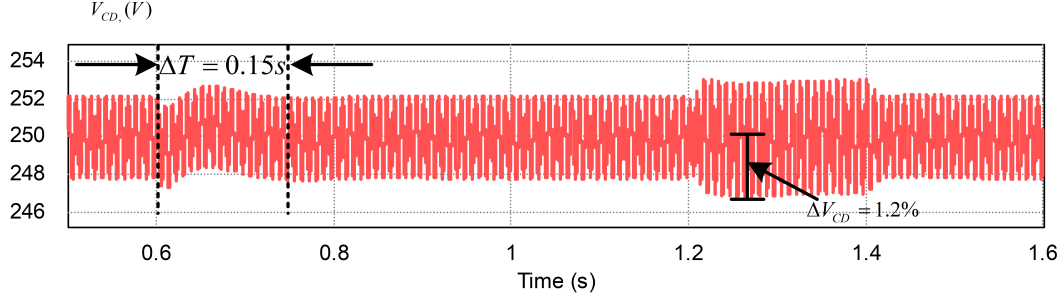
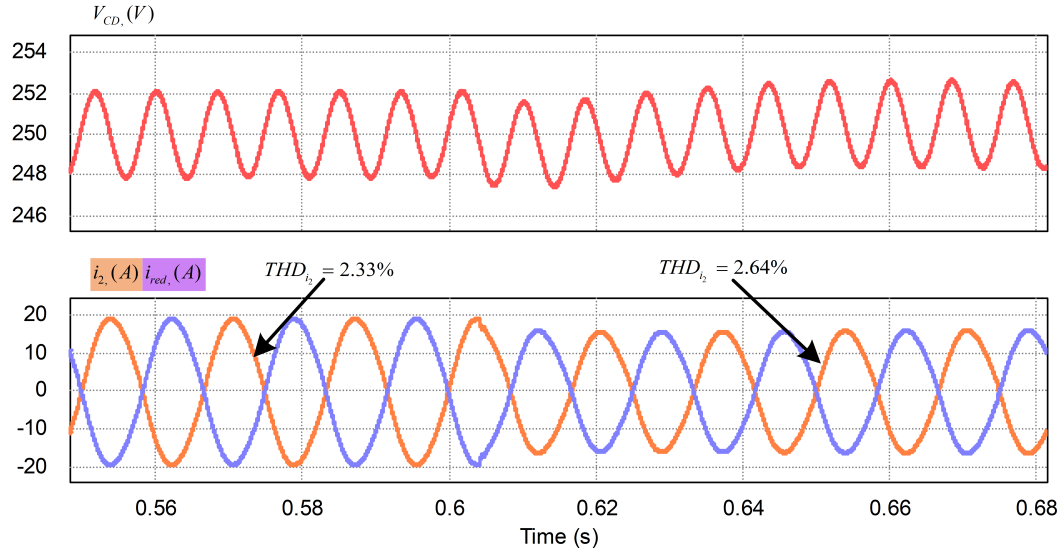


Figura 4.13. Comportamiento en el bus de CD (HVRT).


 Figura 4.14. Corriente i_2 ante la elevación de tención en el PCC.

En la Fig. 4.15 se comparan las componentes en dq i_2^d e i_2^q de la corriente real i_2 a la salida del punto H contra las señales de referencia i_2^{d*} e i_2^{q*} . Se observa cómo es que las componentes i_2^d e i_2^q siguen a las referencias al utilizar el control PBC. En esta ocasión la falla no es de una amplitud relativamente alta por lo que la compensación brindada por el control PI al regular el bus de CD (Fig. 4.16) no afecta significativamente a i_2^d . También se observa como las corrientes de referencia aumentan cuando se extrae potencia reactiva, esto es debido a que v_{PCC} disminuye, por lo tanto v_{PCC}^d también disminuye y las corrientes aumentan conforme a la ecuación (4.1).

4.1.2.3. Operación como filtro activo para corrientes armónicas

Para validar la operación como filtro activo se genera un cambio en las señales de corriente de referencia como se muestra la Fig. 4.17. En este caso las señales de referencia

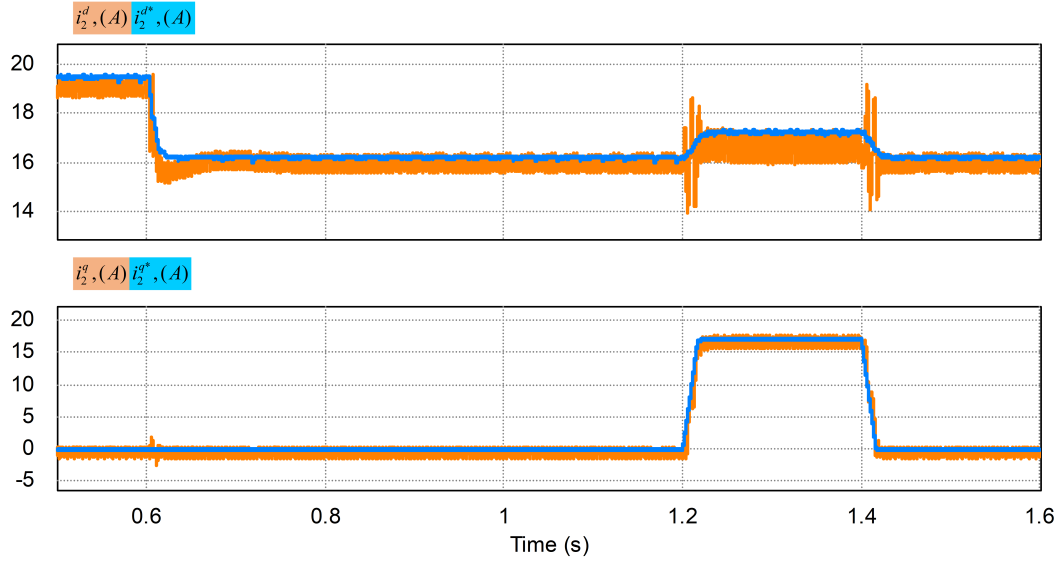
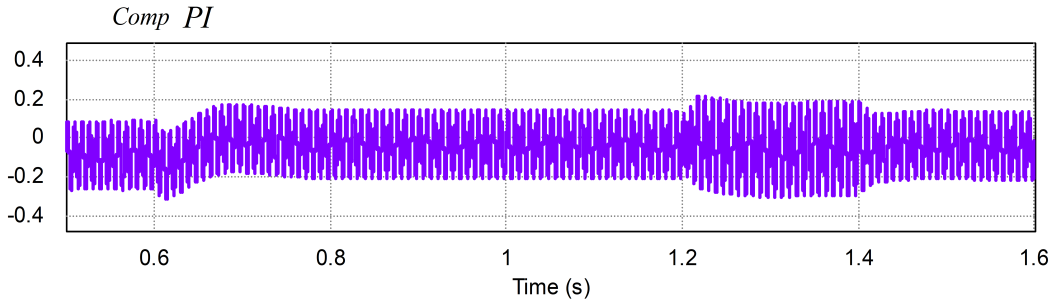


Figura 4.15. Seguimiento de las señales de referencia (HVRT).

Figura 4.16. Compensación del controlador PI (HVRT).

son generadas al medir la corriente que circula por las cargas conectadas al PCC, tal como se explicó en el Capítulo 3. El objetivo es que el convertidor fotovoltaico proporcione las corrientes de los armónicos asociados a la carga no lineal (CNL).

La CNL conectada al PCC consiste en un rectificador monofásico de diodos conformado por un inductor (L_{NL}) que se conecta en serie a la entrada del puente de diodos (PD); a la salida del puente de diodos se conectan en paralelo un capacitor (C_{NL}) y una resistencia (R_{NL}) como se muestra en la Fig. 4.18. Los valores utilizados para la CNL fueron los siguientes: $R_L = 18 \, \Omega$, $R_{NL} = 20 \, \Omega$, $L_{NL} = 1.2 \, mH$ y $C_{NL} = 1.8 \, \mu F$. Con estos valores la carga opera con una potencia activa $P = 2153 \, W$, potencia aparente $S = 2456 \, VA$ y una $THD_i = 51.5 \, \%$.

El comportamiento del filtro activo se aprecia en la Fig. 4.19, en donde se grafican las tres corrientes que interactúan en el PCC: se tiene la corriente del filtro activo (i_2), la

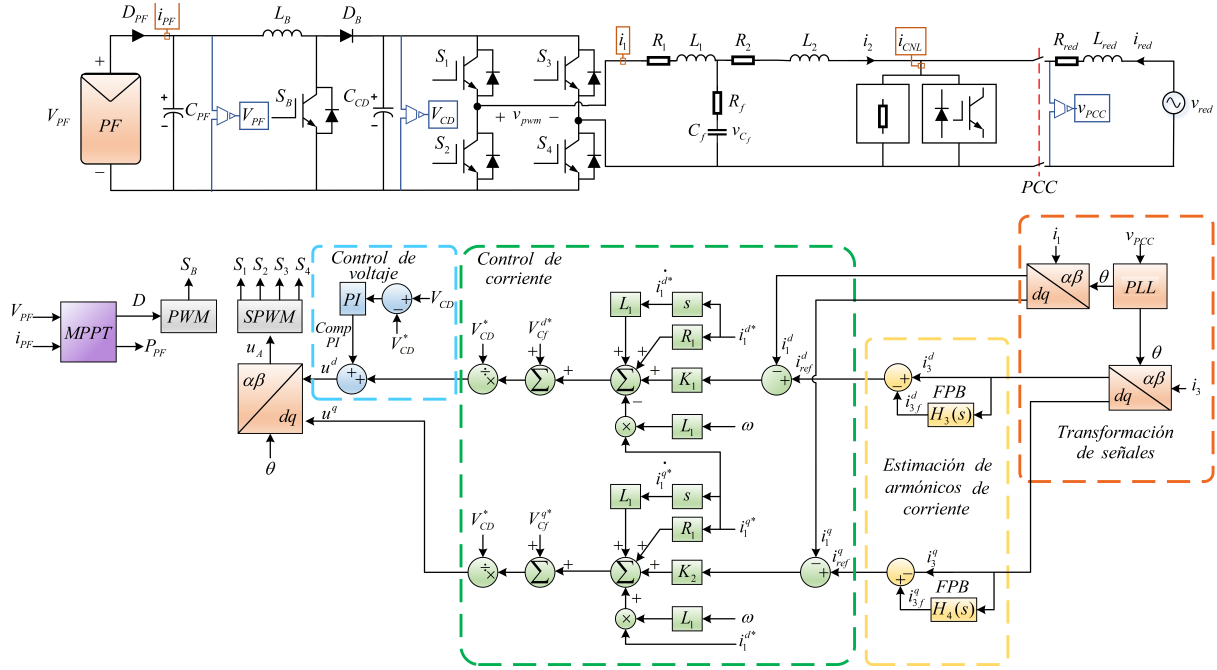


Figura 4.17. Operación como filtro activo de corriente conectado a la red eléctrica.

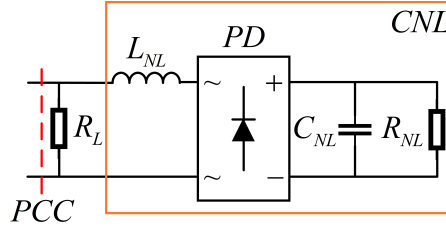


Figura 4.18. Carga no lineal.

corriente de la red eléctrica (i_{red}) y la corriente consumida por la carga no lineal (i_{CNL}). Se puede ver cómo la distorsión armónica de la corriente de red ($THD_{i_{red}}$) es igual a 3.52 % por lo que se encuentra dentro de los estándares recomendados por la IEEE. En caso de no contar con un dispositivo que se encargue de atenuar los armónicos de corriente la distorsión causada por una carga no lineal aumentaría drásticamente como se muestra en la Fig. 4.19.

Utilizando la herramienta de la transformada rápida de Fourier (FFT por sus siglas en inglés) se obtienen los valores pico de los armónicos en el espectro en frecuencia de las corrientes que interactúan en el PCC. En la Fig. 4.20 se grafican la amplitud de las componentes que se encuentran a diferentes frecuencias que conforman a la señal original. La componente situada a 60 Hz se le conoce como componente fundamental y las componentes situadas en $n60$ Hz (donde n pertenece a los enteros positivos) como n -ésimo armónico. Se observa que los armónicos sólo aparecen cuando n es impar debido

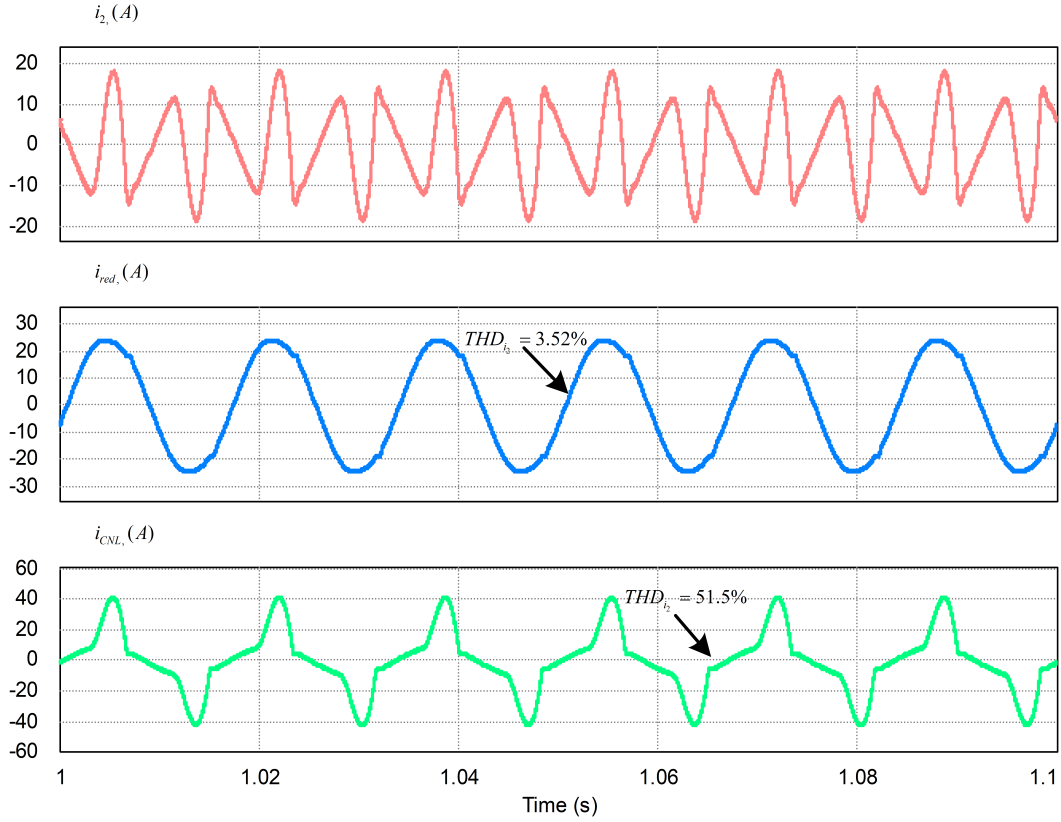


Figura 4.19. Corrientes en el PCC.

al tipo de CNL que se está utilizando.

De la Fig. 4.20 se observa como la red eléctrica es la que se encarga de proporcionar la señal fundamental y como el filtro activo se encarga de compensar los armónicos asociados a la CNL.

A pesar de que el sistema se encuentra trabajando con armónicos de corriente, el bus de CD se mantiene regulado tal como se ve en la Fig. 4.21. En esta ocasión el sistema se utiliza sólo como filtro activo por lo tanto no se demanda potencia activa del sistema de PF, esto se ve reflejado en i_{LB} ya que su valor es próximo a cero.

En la Fig. 4.22 se comparan las señales en dq de la corriente i_2 contra las señales de referencia generadas para compensar los armónicos de corriente. En la Fig. 4.22 se observa que el seguimiento de las señales de referencia no es perfecto, y esto limita que el filtro activo atenúe por completo los armónicos de la CNL, generando una leve distorsión en la corriente i_{red} .

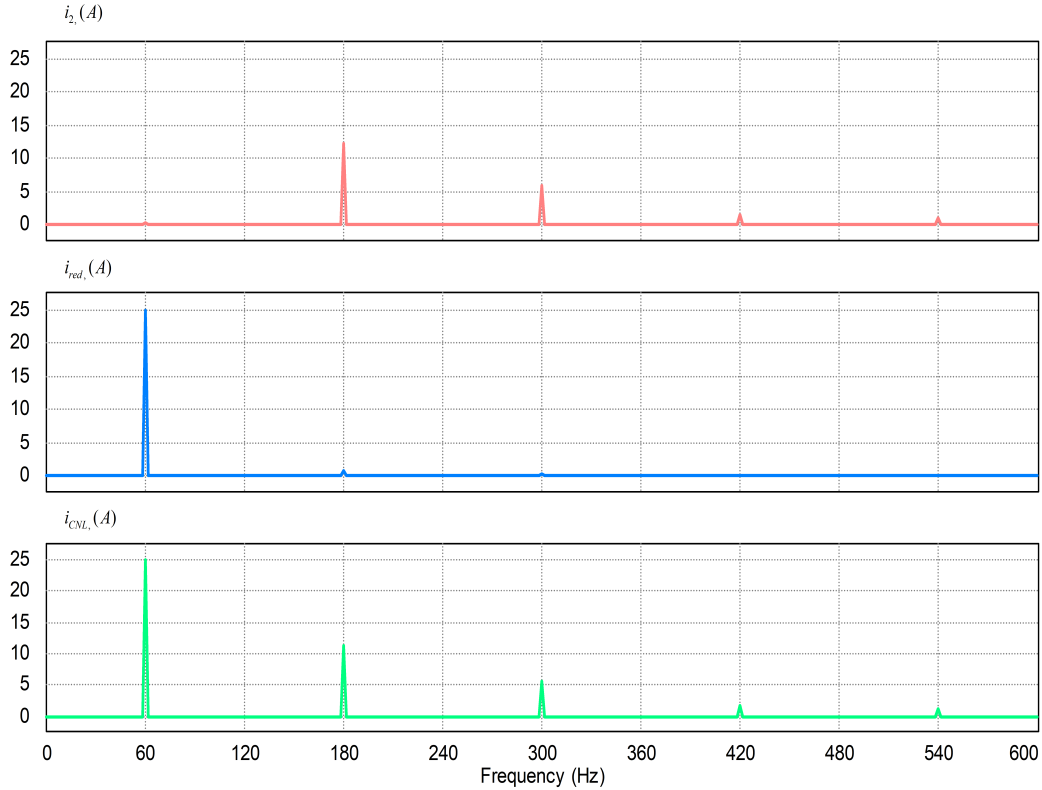


Figura 4.20. Espectro en frecuencia de las corrientes en el PCC (valores pico).

Con el fin de evaluar el filtro activo ante diferentes niveles de potencia aparente (S) se utilizaron diferentes valores de R_L y R_{NL} como se muestra en la Tabla 4.2.

Tabla 4.2. Distorsión armónica ante diferentes niveles de potencia aparente.

S (VA)	R_L (Ω)	R_{NL} (Ω)	L_{NL} (mH)	C_{NL} (μF)	$THD_{i_{CNL}}$	$THD_{i_{red}}$
698	40	128	1.2	1800	44.5 %	7.33 %
1241	27	55	1.2	1800	48.9 %	4.96 %
1770	19	36	1.2	1800	46.5 %	3.67 %
2456	18	20	1.2	1800	51.5 %	3.52 %

Los datos de la Tabla 4.2, se ven gráficamente en la Fig. 4.23; a pesar del cambio de potencia aparente el filtro activo muestra un buen desempeño el cual se va degradando conforme disminuye S , esto sucede cuando la potencia consumida por la CNL es mucho menor que la potencia a la que fue dimensionado el sistema.

4.1.3. Cambio de operación de inversor formador a alimentador

El cambio de operación se realiza por medio de dos señales de control ($Disp_A$, $Disp$) que dependiendo de su estado (uno o cero), modifica el valor de referencia de la señal de

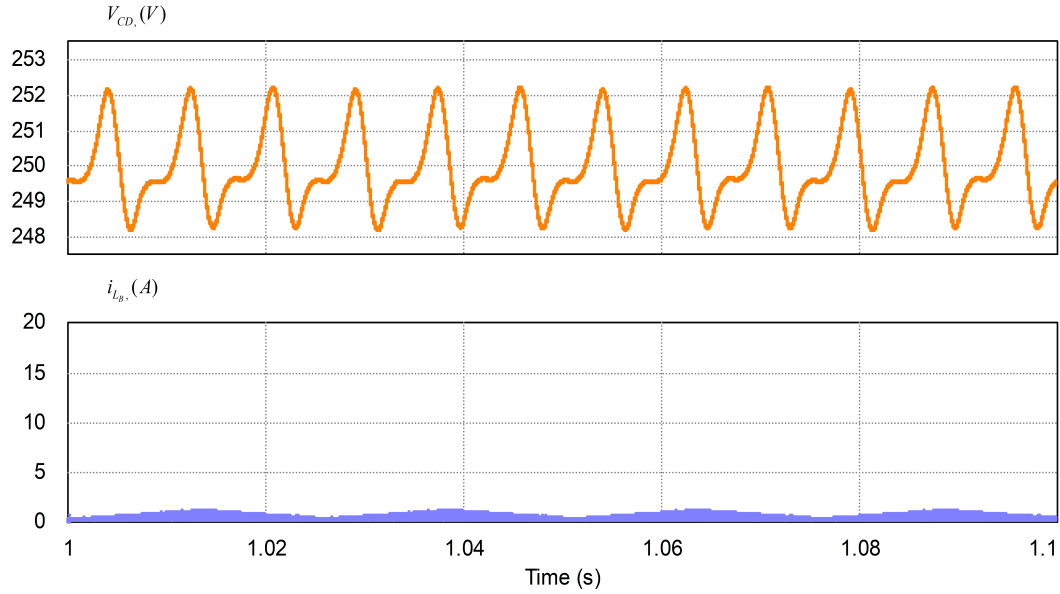
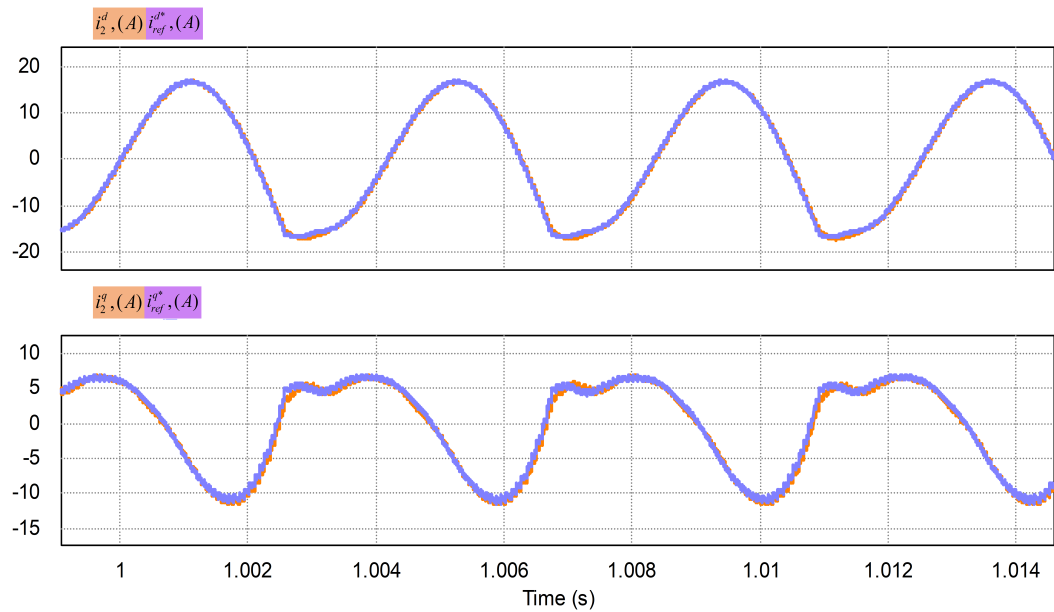


Figura 4.21. Voltaje en el bus de CD y corriente del inductor.


 Figura 4.22. Corrientes en dq de i_2 y señales de referencia en dq .

control según la Tabla 4.3. u_F es la señal de control necesaria para mantener el voltaje de la carga regulado a la referencia y u_A es la señal de control basada en pasividad (PBC, por sus siglas en inglés).

Como se observa en la Tabla 4.3 se utiliza una combinación donde la señal de control es cero, esto es con el fin de no cambiar de forma abrupta de convertidor formador a convertidor alimentador, intercalando un intervalo de tiempo para atenuar la corriente y la energía almacenada en el filtro LCL. El inversor se conecta a la red eléctrica cuando

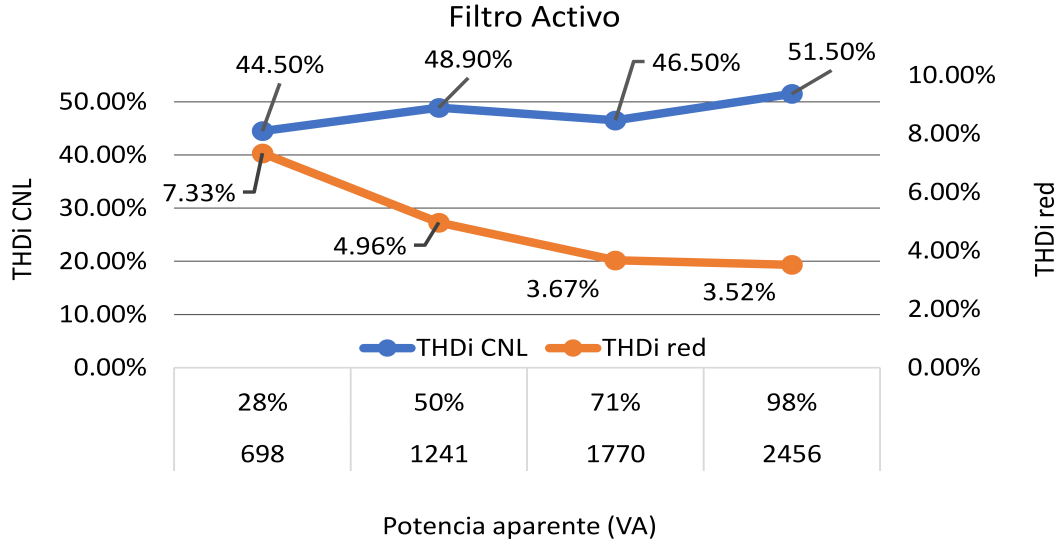


Figura 4.23. Comportamiento del filtro activo ante diferentes niveles de potencia aparente.

Tabla 4.3. Multiplexor de la señal de control u .

$Disp$	$Disp_A$	u
0	0	u_F
0	1	u_F
1	0	0
1	1	u_A

$Disp_A = Disp = 1$, y se desconecta cuando $Disp = 0$.

En la Fig. 4.24 se muestra el cambio en la señal de modulación que controla las interruptores del puente H. De $t = 0$ a t_1 el sistema actúa como convertidor formador; de t_1 a t_2 sucede la transición del cambio de modo; a partir de t_2 el sistema actúa como convertidor alimentador el cual presenta una falla. Al mantenerse esta condición el sistema se desconecta del SEP en t_3 y este regresa a su operación como convertidor formador. Es importante mencionar que los cambios de modos de operación se realizan cuando el voltaje de la red cruza por cero, ya que con esto se evita un cambio repentino de voltaje que podría generar transitorios o inducir corrientes no deseadas en los inductores.

En esta simulación se prueba el sistema de control ante el cambio de modo de operación y cuando ocurre un LVRT en el SEP. En la Fig. 4.25 el inversor se comporta como convertidor alimentador desde $t = 0$; en t_1 comienza la transición de formador a alimentador. En t_2 el sistema se conecta a la red eléctrica sin proporcionar potencia P o Q ; a partir de t_3 el inversor comienza a inyectar potencia activa (P_{inv}), siguiendo una

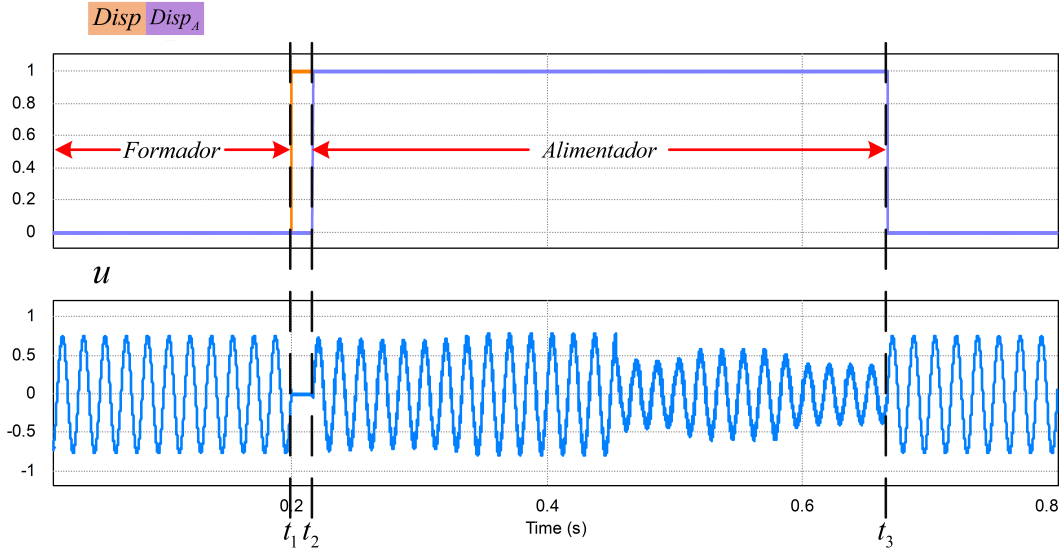


Figura 4.24. Cambio de modo formador a modo alimentador.

referencia de rampa; en t_4 la referencia deja de crecer alcanzando los 1700 W. En t_5 ocurre una falla en la tensión de red disminuyendo su amplitud al 50 % de su valor nominal. En t_6 se comienza a inyectar potencia reactiva (Q_{inv}) con una referencia en forma de rampa, estabilizándose en 1700 VA según el STD. IEEE 1547-2018 [2-4]. Como la falla sigue presente, en t_7 se deja de inyectar potencia activa y reactiva; en t_8 el inversor deja de inyectar cualquier tipo de potencia para poder desconectarse de la red eléctrica. Por último en t_8 el sistema regresa a ser un convertidor formador.

De la Fig. 4.25 se aprecia como el v_{PCC} aumenta su amplitud cuando se está inyectando potencia reactiva, por lo tanto, se cumple el objetivo de brindar soporte al SEP.

El comportamiento de las corrientes presentes en el PCC se muestra en la Fig. 4.26. Desde $t = 0$ a t_1 el sistema se encuentra desconectado del SEP y funciona como convertidor elevador; en esta configuración el inversor se encarga de brindar la corriente a la carga conectada en el PCC (R_L), por lo tanto se tiene que $i_2 = i_{R_L}$. Entre t_1 y t_2 ocurre la transición para el cambio de operación del sistema, en este instante el voltaje en el PCC (v_{PCC}) y la corriente demandada por la carga (i_{R_L}) son iguales a cero. A partir de t_2 se conecta el sistema como convertidor alimentador, desde t_2 hasta t_3 el convertidor no inyecta ningún tipo de potencia al SEP, por lo tanto la corriente a la salida del inversor es aproximadamente cero y la red eléctrica es la que se encarga de proveer corriente a las cargas conectadas al PCC. Entre t_3 y t_4 la potencia activa inyectada por el inversor va creciendo, esto se ve reflejado en el comportamiento de la corriente a la salida del convertidor. Al alcanzar el punto máximo de potencia activa el inversor se encarga de alimentar a las cargas conectadas en el PCC; en t_4 se observa que el inversor es el que se

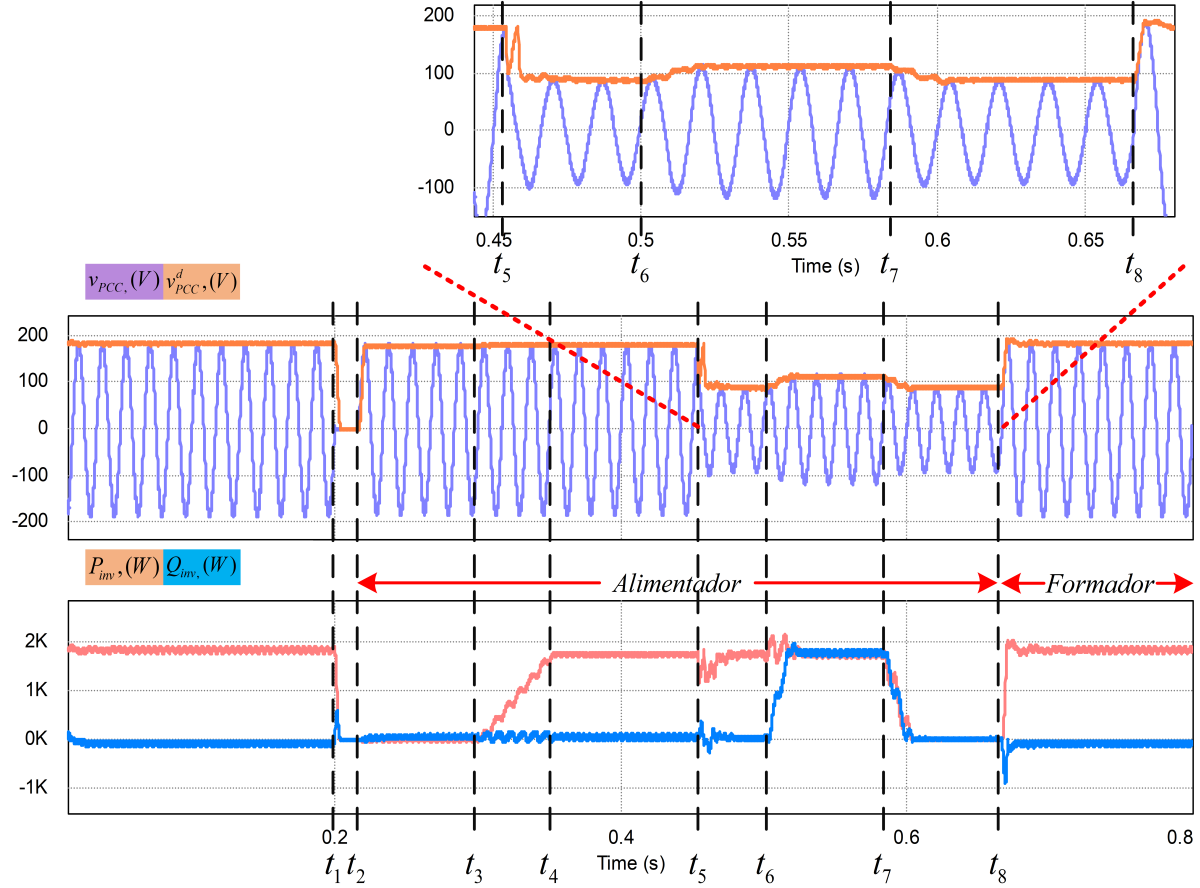


Figura 4.25. Cambio de modo formador a modo alimentador.

encarga de alimentar en mayor parte a R_L ya que i_{red} es cercana a cero; en t_5 ocurre una disminución del 50 % en el v_{PCC} , por lo tanto la potencia consumida por R_L disminuye y la potencia excedente se inyecta a la red eléctrica. En t_6 se inyecta potencia reactiva a través del inversor con la intención de aumentar v_{PCC} ; al elevar la tensión la tensión en el PCC también se aumenta la corriente en R_L . Como la falla continua en el SEP se decide dejar de inyectar P y Q por lo que el SEP se encarga de alimentar sólo a R_L ; en t_8 el sistema se desconecta de la red eléctrica y este pasa a funcionar como convertidor formador, por lo tanto el inversor vuelva a alimentar a R_L .

4.2. Resultados experimentales

Para validar experimentalmente el prototipo se prueban de forma separada las dos etapas del convertidor, con esta estrategia se logran localizar los componentes que están afectando al sistema en caso de ocurrir alguna falla o al existir un comportamiento indeseado al momento de procesar la energía. Con el fin de tener un ciclo de trabajo y un

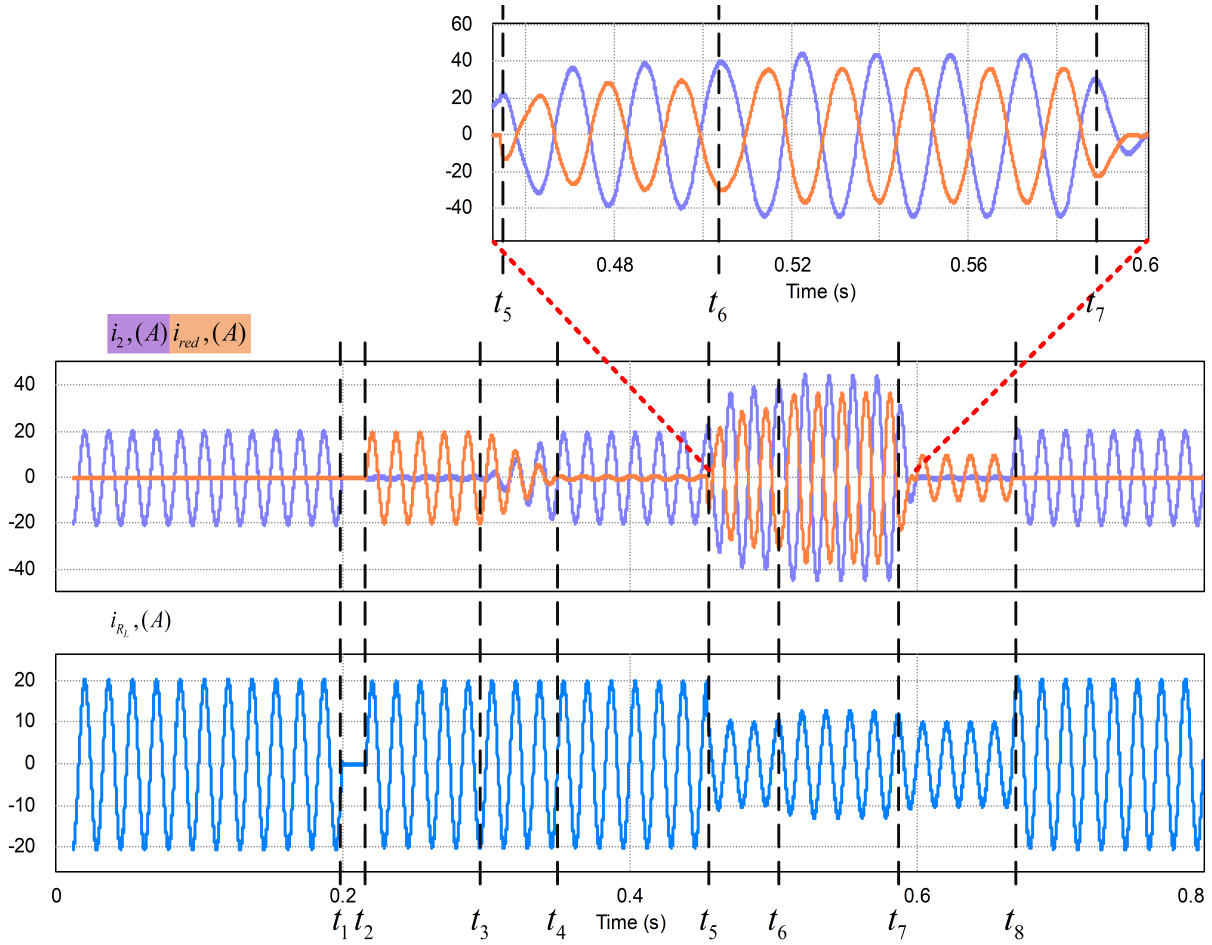


Figura 4.26. Corriente en el PCC ante el cambio de modo formador a modo alimentador.

voltaje en V_{CD} fijos se utiliza una fuente de voltaje a la entrada del prototipo; la carga utilizada consiste en una resistencia con capacidad de disipar altos valores de potencia; las señales de control que dictaminan el orden de encendido y apagado de los transistores son generadas de forma digital a través de la DSP de Texas Instruments TMSF320F28379D. El sistema experimental se muestra en la Fig. 4.27 y los parámetros utilizados en el sistema se muestran en la Tabla 4.4. Las pruebas realizadas experimentalmente se realizaron en lazo abierto.

4.2.1. Convertidor elevador

Primero se valida la etapa de conversión de CD/CD, y los transistores del puente H se mantienen apagados como se muestra en la Fig. 4.28; a través de (4.2) se obtienen de forma analítica los valores del comportamiento del convertidor elevador.

Tabla 4.4. Parámetros del sistema experimental

Parámetro	Valor
f_{swh} (Inversor)	12.6 kHz
f_{swh} (Boost)	25 kHz
Inductor L_1	0.843 mH
Inductor L_2	0.141 mH
Condensador C_f	$7.3\text{ }\mu\text{F}$
Resistencias serie (R_1, R_2, R_f)	$0.1\text{ }\Omega$
Condensador C_{CD}	$4400\text{ }\mu\text{F}$
Inductor L_B	0.464 mH

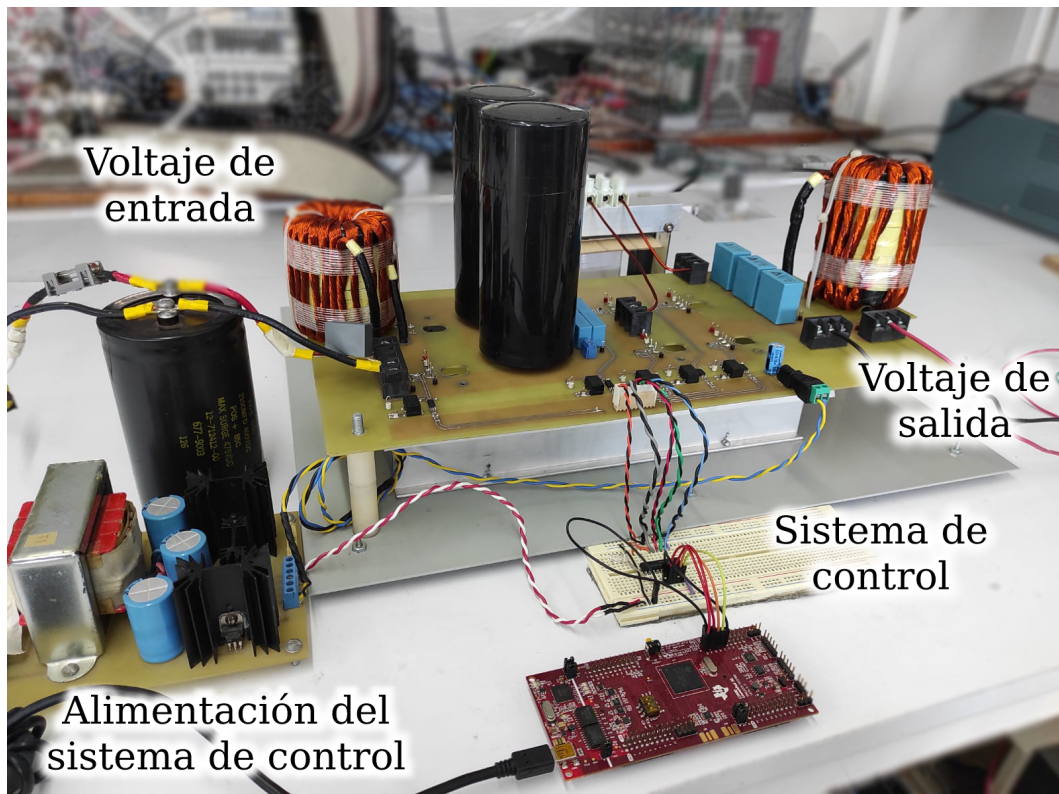


Figura 4.27. Prototipo del sistema.

$$\begin{aligned}
 V_{CD} &= \frac{V_{in}}{(1-D)}, \\
 i_{out_B} &= \frac{V_{CD}}{R_L}, \\
 i_{in} &= \frac{i_{out_B}}{(1-D)}.
 \end{aligned} \tag{4.2}$$

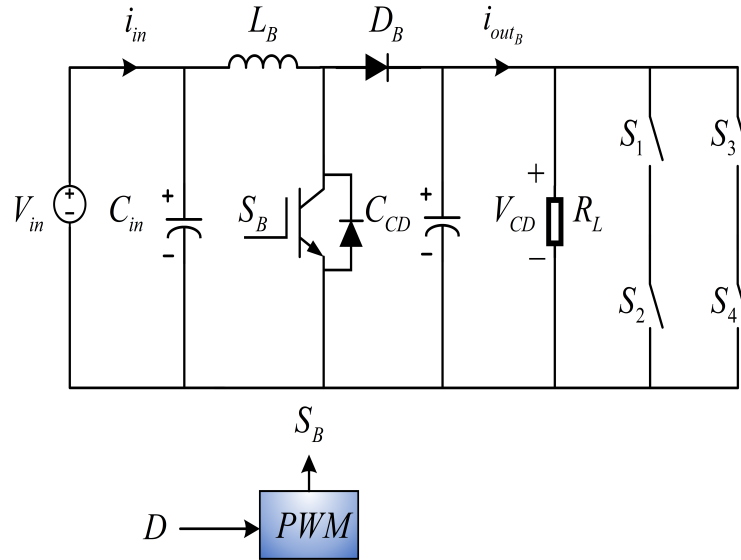


Figura 4.28. Convertidor elevador.

En la Fig. 4.29 (a) se observan los valores del voltaje y corriente de entrada; también se muestra la secuencia de conmutación realizada por S_B . Se aprecia un rizo de corriente debido a la carga y descarga del inductor L_B . Los valores de voltaje y corriente de salida del convertidor elevador se muestran en la Fig. 4.29 (b); en las formas de onda se puede observar como el rizo en el V_{DC} es relativamente bajo.

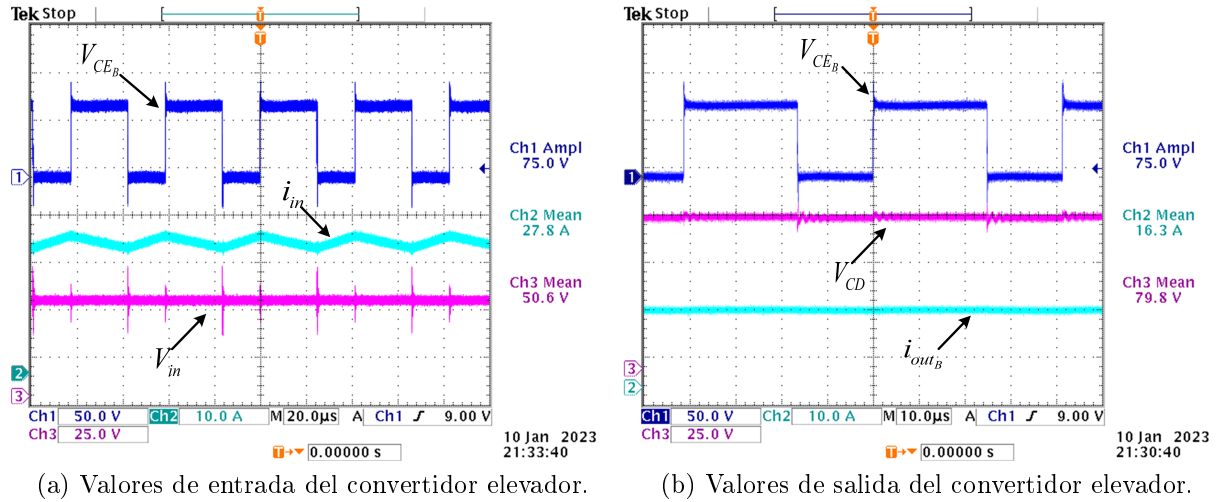


Figura 4.29. Comportamiento del convertidor elevador.

En la Tabla 4.5 se realiza una comparación entre los datos obtenidos experimentales y los datos analíticos, para esta prueba se utilizó un ciclo de trabajo $D=0.4$, $V_{in} = 50V$ y $R_L = 5\Omega$.

Tabla 4.5. Comparación entre valores experimentales y analíticos.

Parámetro	Analítico	Experimental	Error
V_{in}	50 V	50.6 V	1.2 %
i_{in}	27.7 A	27.8 A	0.36 %
P_{in}	1388 W	1407 W	1.36 %
V_{CD}	83.3 V	79.8 V	4.20 %
i_{out_B}	16.6 A	16.3 A	1.81 %
P_{out}	1388 W	1301 W	6.27 %
Eficiencia	100 %	92.4 %	

4.2.2. Inversor (puente H)

La validación de la segunda etapa consistió en dejar abierto a S_B como se muestra en la Fig. 4.30, de esta forma el $V_{CD} = V_{in}$. Las señales de control para los cuatro transistores del puente H son generadas utilizando la estrategia SPWM programado a través de la DSP (TMSF320F28379D).

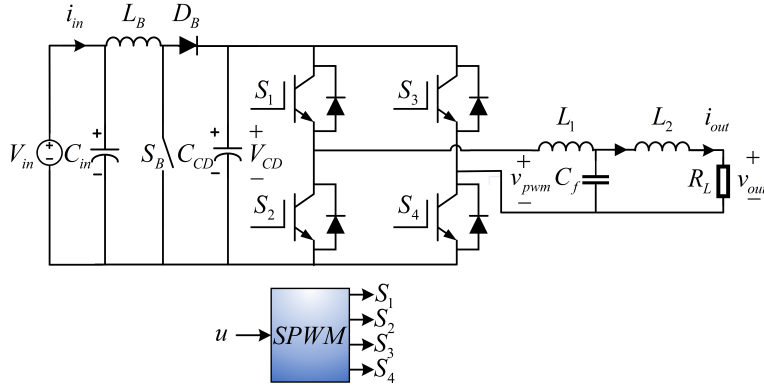


Figura 4.30. Inversor (puente H).

Utilizando (4.3) se obtienen de forma analítica los valores del comportamiento del puente H.

$$\begin{aligned}
 V_{out_{rms}} &= \frac{V_{in} m_a}{\sqrt{2}}, \\
 i_{out_{rms}} &= \frac{V_{out_{rms}}}{R_L}, \\
 i_{in} &= \frac{i_{out_{rms}} m_a}{\sqrt{2}}.
 \end{aligned} \tag{4.3}$$

El comportamiento a la entrada del inversor se muestra en la Fig. 4.31 (a); se observa el voltaje y corriente de entrada, así como v_{pwm} a la salida del puente H. En la Fig. 4.31 (b) se muestran el voltaje y la corriente a la salida del filtro LCL, se puede ver como ambas señales se encuentran en fase, lo que indica que se tiene una carga resistiva a la salida del inversor.

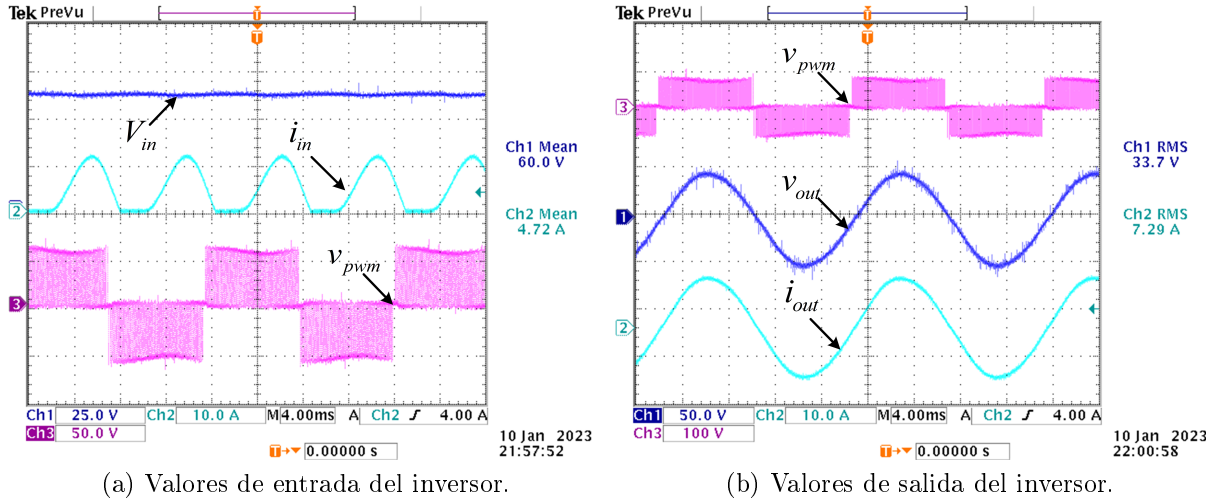


Figura 4.31. Comportamiento del inversor.

En la Tabla 4.6 se realiza una comparación entre los datos obtenidos experimentales y los datos analíticos; para esta prueba se utilizó un $V_{in} = 60V$ y $R_L = 5\Omega$.

Tabla 4.6. Comparación entre valores experimentales y analíticos para el inversor.

Parámetro	Analítico	Experimental	Error
V_{in}	60 V	60 V	0 %
i_{in}	4.86 A	4.72 A	2.88 %
P_{in}	292 W	283 W	3.08 %
$V_{out_{rms}}$	38.2 V	33.7 V	11.8 %
$i_{out_{rms}}$	7.63 A	7.29 A	4.45 %
P_{out}	292 W	246 W	15.8 %
Eficiencia	100 %	86.8 %	

4.2.3. Operación de las dos etapas en cascada

Una vez que se han validado las dos etapas por separado se procede a combinar las dinámicas de las dos etapas. Primero se eleva el V_{in} mandando una señal al transistor S_B generada por un PWM independiente; después se procede en generar el voltaje

de CA utilizando una estrategia de modulación SPWM para controlar los transistores que conforman al puente H. La Fig. 4.32 muestra el diagrama esquemático del sistema utilizado.

Las ecuaciones que describen el comportamiento del sistema se muestran en (4.4)

$$\begin{aligned} V_{out_{rms}} &= \frac{V_{in} m_a}{(1-D)\sqrt{2}}, \\ i_{out_{rms}} &= \frac{V_{out_{rms}}}{R_L}, \\ i_{in} &= \frac{i_{out_{rms}} m_a}{(1-D)\sqrt{2}}. \end{aligned} \quad (4.4)$$

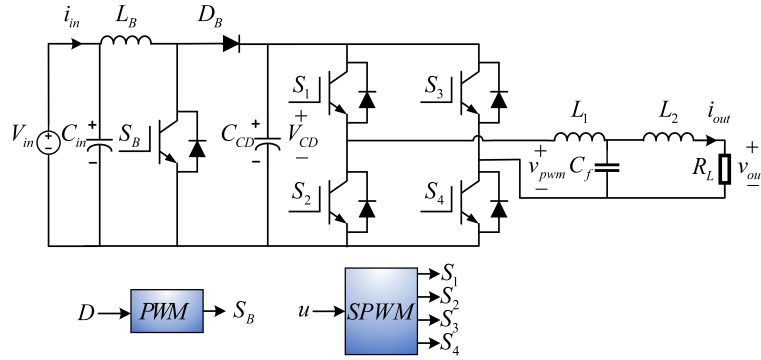


Figura 4.32. Inversor de dos etapas.

El comportamiento a la entrada del inversor se muestra en la Fig. 4.33 (a), y se observa el voltaje y corriente de entrada, así como el V_{CD} y el v_{pwm} a la salida del puente H. en la Fig. 4.33 (b) se muestran el voltaje y la corriente a la salida del filtro LCL, se puede ver como ambas señales se encuentran en fase, lo que indica que se tiene una carga resistiva a la salida del inversor.

En la Tabla 4.7 se realiza una comparación entre los datos obtenidos experimentales y los datos analíticos; para esta prueba se utilizó un $V_{in} = 50V$ $D = 0.6$ y $R_L = 5\Omega$.

De los resultados obtenidos a través de la simulación numérica, se concluye que el sistema implementado es capaz de cumplir diferentes objetivos de control dependiendo de su estado de interconexión con la red eléctrica y de la ley de control implementada. Como convertidor formador el sistema es capaz de establecer un voltaje con amplitud y frecuencia dentro de los límites establecidos por la IEEE. Como convertidor alimentador el sistema es capaz de inyectar la potencia activa generada por los paneles fotovoltaicos y en caso de que sea necesario se brinda soporte ante subidas y bajadas de voltaje en el

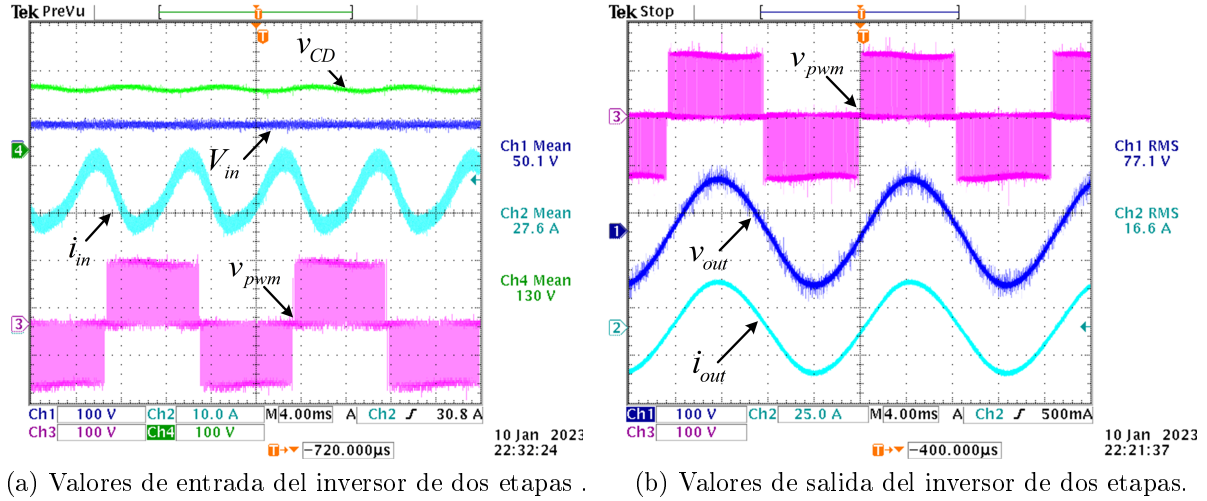


Figura 4.33. Comportamiento del convertidor elevador conectado en cascada con el inversor

Tabla 4.7. Comparación entre valores experimentales y analíticos para el inversor de dos etapas.

Parámetro	Analítico	Experimental	Error
V_{in}	50 V	50 V	0 %
i_{in}	25.3 A	27.6 A	9.09 %
P_{in}	1265 W	1380 W	9.09 %
$V_{out_{rms}}$	79.6 V	77.1 V	3.14 %
$i_{out_{rms}}$	15.9 A	16.6 A	4.40 %
P_{out}	1265 W	1280 W	1.19 %
Eficiencia	100 %	92.7 %	

PCC al extraer e inyectar potencia reactiva respectivamente. A través del lazo extra de control se regula el bus de CD el cual presenta un rizo máximo del 3.2 % del voltaje en el bus de CD propuesto, aun en esta condición se garantiza que no existe flujo de corriente inversa a través del puente H. En caso de existir distorsión por armónicos de corriente es posible utilizar al sistema como un filtro activo de corrientes armónicas al cambiar las referencias de corrientes para el control PBC lo cual mejora el factor de potencia entregado por la red eléctrica. A través de los resultados experimentales se validaron las dos etapas que conforman al sistema completo, el sistema fue probado ante niveles cercanos al valor nominal y fue posible la operación de las dos etapas en cascada. Los resultados obtenidos experimentalmente se aproximan a los resultados calculados analíticamente.

CONCLUSIONES

Las conclusiones en este trabajo son:

I) El uso de electrónica de potencia es fundamental para la conversión y acoplamiento de energía eléctrica para fuentes alternas de energía como sistemas eólicos y fotovoltaicos, al contar con un esquema de control se brinda cierta autonomía de gestión en el intercambio de energía con el SEP o los consumidores.

II) La topología utilizada permite desarrollar distintos tipos de operación dependiendo del estado de conexión del convertidor y de la estrategia de control utilizada. Aprovechando esta ventaja fue posible usar el convertidor fotovoltaico como convertidor alimentador al estar conectado al SEP, inyectando potencia activa a la red eléctrica, y como convertidor formador al estar desconectado del SEP regulando la amplitud y frecuencia en la tensión del PCC. Gracias a este cambio en el modo de operación se continúan alimentado las cargas conectadas en el PCC aún cuando ocurre una falla que obliga la desconexión de la red eléctrica principal debido a que la contingencia supera los límites establecidos por estándares internacionales.

III) Para lograr el cumplimiento del Std. IEEE 1547-2018, al estar conectado el sistema al SEP, es necesario que permanezca conectado un rango de tiempo mínimo establecido ante variaciones de voltaje, y en caso de ser necesario el convertidor debe de brindar soporte al SEP a través del intercambio de potencia reactiva. Estas condiciones de funcionamiento afectan directamente al dimensionamiento del convertidor fotovoltaico, impactando directamente al valor del condensador del bus de CD C_{CD} , ya que dependiendo del rizo de voltaje que se establece ΔV_{CD} se limita la potencia máxima aparente que el convertidor puede gestionar. Esto se debe a que la potencia aparente es una combinación cuadrática de la potencia activa y la potencia reactiva.

La sintonización del filtro LCL también debe considerar estas condiciones de operación ya que su impedancia equivalente es función de la potencia aparente, y al aumentar esta potencia también se incrementa la potencia reactiva que el inversor debe entregar al filtro

LCL. Estas condiciones de funcionamiento deben de ser tomadas en cuenta para la elección y diseño de los dispositivos para el prototipo experimental ya que al operar con un valor de potencia constante ante una caída de voltaje, la corriente debe de aumentar, y por lo tanto los dispositivos deben estar dimensionados a este valor de corriente para brindar soporte a la red eléctrica.

IV) El marco de referencia dq habilita separar las componentes correspondientes a la potencia activa y la potencia reactiva, permitiendo controlar de forma independiente la potencia activa y la potencia reactiva. Junto con el control basado en pasividad (PBC) se tiene un buen desempeño del lazo de control ante las referencias proporcionadas. Es fundamental agregar un lazo externo de control que regule el voltaje en el bus de CD, ya que de esta manera se logra desacoplar la dinámica del convertidor elevador de la dinámica del inversor puente H completo. Como se mostró en el Capítulo 4 el objetivo de control se cambia al modificar las referencias a la entrada del controlador PBC, pasando de un convertidor alimentador a un filtro activo utilizando la misma topología y el mismo lazo de control.

V) Como operación de filtro activo, se logran atenuar los armónicos de corriente demandados por una carga no lineal, mejorando considerablemente el factor de potencia en el SEP. Gracias a esta función se pasa a un escenario donde se cumplen los límites de distorsión de corriente armónica.

VI) A través de la simulación numérica se logra el objetivo de operar de diferentes maneras al convertidor fotovoltaico, se cumplen las restricciones máximas de corriente y voltaje, y se mantiene regulado el bus de CD con un rizo mínimo del 3.2 % el cual asegura que no existirá flujo de corrientes inversas en el puente H. Se logró operar al convertidor fotovoltaico como convertidor formador y como convertidor alimentador con soporte a la red, además de atenuar armónicos de corriente generados por cargas no lineales. Se logró construir un prototipo experimental operando con ambas etapas en cascada a valores de potencia cercanos a los nominales, bajo condiciones de lazo abierto.

Contribuciones de la tesis

De los resultados obtenidos en el trabajo realizado se resaltan las siguientes contribuciones:

- Un criterio para el dimensionamiento de un sistema fotovoltaico para gestionar 2.5 KVA de potencia aparente usando potencia activa y/o reactiva. Las funciones ampliadas que se gestionan son:
 - Soporte a la red eléctrica ante caída de tensión (*LVRT*) en el PCC.
 - Soporte a la red eléctrica ante incremento de tensión (*HVRT*) en el PCC.
 - Operación como filtro activo de armónicos de corriente.
 - Cambio de modo de operación de convertidor formador a convertidor alimentador y viceversa.
- Procedimiento para la sintonización del filtro LCL para brindar soporte ante fallas en la red eléctrica, con ancho de banda suficiente para permitir la inyección de los armónicos de corriente de mayor contribución ante distorsiones de corriente.
- El desarrollo de un sistema de control basado en pasividad capaz de cumplir diferentes funciones dependiendo de las señales de las referencias junto a un controlador PI que se encarga de regular la tensión en el bus de CD.
- La validación de los diferentes modos de operación del convertidor fotovoltaico por medio de simulación numérica y construcción del prototipo experimental con capacidad de procesar 2.5 KVA controlado a través de una etapa digital.

Publicaciones generadas

A lo largo del desarrollo de este trabajo de tesis se generaron las siguientes publicaciones:

1. **Cruz-Velázquez, U.**, Cárdenas, V., Yepez-Lopez, I., González, M. & Alvarez-Salas, R. Operation Strategy for Photovoltaic Inverters with Microgrid Support Commuting from Grid-Feeding to Grid-Forming. Memorias del Congreso Nacional de Control Automático, pp. 199-204, 2022. <https://doi.org/10.58571/CNCA.AMCA.2022.048>.
2. **Yepez-Lopez, I.**, Cárdenas, V., Cruz-Velázquez, U., Miranda, H. & Alcalá, J. Bidirectional Buck-Boost converter as an Active Power Decoupling schema for Single-Phase Power Inverters. Memorias del Congreso Nacional de Control Automático, pp. 451-456, 2022. <https://doi.org/10.58571/CNCA.AMCA.2022.056>

Problemas abiertos

A través del desarrollo de este trabajo han surgido retos que están fuera del alcance de esta tesis, y se consideran los siguientes problemas abiertos para una investigación a futuro:

- Desarrollar un algoritmo para detectar el modo isla (*anti-islanding*) para generar de forma segura la señal de desconexión de la red eléctrica de potencia.
- Desarrollar un algoritmo encargado de medir automáticamente el tiempo y amplitud de la falla para proceder a su desconexión en base a los tiempos sugeridos por el Std. IEEE 1547-2018.
- Garantizar matemáticamente la estabilidad del sistema con el lazo de control propuesto.
- Analizar e implementar un controlador a lazo cerrado para el modo de operación como convertidor formador al encontrarse desconectado del SEP.
- Proponer un método que garantice la estabilidad ante una transición abrupta entre la operación como convertidor alimentador a convertidor formador y viceversa.
- Desarrollar la estrategia de control en un DSP y realizar pruebas a lazo cerrado de los diferentes modos de operación del prototipo experimental.



DISEÑO MAGNÉTICO

En este apéndice se expone detalladamente el método utilizado para el diseño y posterior construcción de los inductores utilizados en el prototipo experimental. Primero se presenta el diseño del inductor del convertidor elevador i_{LB} y del inductor L_2 del filtro LCL que son construidos a base de núcleo toroidal. Puesto que el inductor L_1 del filtro LCL opera a un nivel de energía considerablemente mayor a los dos anteriores, se utiliza un núcleo laminado EI-162. Finalmente se muestran los resultados de los elementos construidos. Los inductores fueron diseñados y construidos por el autor con el soporte del Laboratorio de Calidad de Energía Eléctrica y Control de Motores (LAB. CEEM).

A.1. Producto de áreas

El método de diseño magnético utilizado se reporta en [48] y consiste en encontrar el producto de áreas requerido (A_p) para el núcleo del inductor a base de la energía máxima que experimenta el inductor (E), la ecuación de A_p se muestra en (A.1)

$$A_p = \left(\frac{2E10^4}{B_m K_u K_j} \right)^X. \quad (\text{A.1})$$

En donde:

- A_p esta dado en cm^4 .
- E es la energía máxima del inductor (J).
- B_m es la densidad de flujo nominal (T).
- K_u es el factor de utilización de la ventana.

- K_j es el factor de incremento de temperatura.
- X es el factor de geometría.

El valor de la energía en el inductor se relaciona con la corriente e inductancia como se muestra en (A.2).

$$E_{max} = \frac{1}{2} L I_{max}^2. \quad (A.2)$$

Para evitar que el núcleo del inductor se sature, el diseño se calcula para los valores máximos que este experimentará, estos valores fueron calculados en el Capítulo 2 en la sección en la sección 2.2.2.1 y los valores de inductancia se encontraron en el Capítulo 2 en la sección 2.1.2 y 2.1.3.

En la Tabla A.1 se muestran las constantes, valores de inductancia y corriente para calcular el A_p de L_B , L_1 y L_2 .

Tabla A.1. Parámetros para el cálculo de A_p .

Parámetro	L_B	L_1	L_2
Inductancia	450 μH	866 μH	160 μH
Corriente máxima	25 A	54 A	54 A
Energía	0.14 J	1.27 J	0.24 J
Núcleo magnético	Toroide	Lámina EI	Toroide
Factor de geometría (X)	1.15	1.14	1.15
Densidad de flujo (B_m)	0.6	1.0	0.6
Factor de incremento de temperatura (K_j)	365	534	365
Factor de utilización de ventana (K_u)	0.4	0.4	0.4
Producto de áreas requerido (A_p)	54.1 cm^4	231 cm^4	97 cm^4

A.2. Inductores con núcleo toroidal

Después de encontrar el A_p requerido, se calcula el producto de áreas real A_{pr} dependiendo del tipo de núcleo a utilizar. Para L_B y L_1 se utiliza núcleo toroidal con modelo 0077617A7 [49]. La forma física de este núcleo se observa en la Fig. A.1 y sus dimensiones se muestran en la Tabla A.2.

El valor de A_{pr} para un núcleo esta dado por:

$$A_{pr} = W_A A_c = 28.40 \text{ cm}^4 \quad (A.3)$$

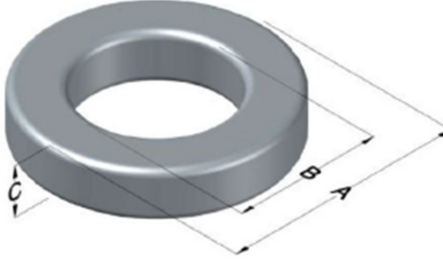


Figura A.1. Núcleo toroidal 0077617A7.

Tabla A.2. Parámetros del toroide 0077617A7.

Parámetro	A	B	C	W_A	A_e	$A_{L_{max}}$
Valor	6.198 cm	3.259 cm	2.499 cm	7.89 cm ²	3.6 cm ²	204.1 nH/t ²

Se necesita que $A_{pr} > A_p$ y como un solo núcleo no cumple esta condición se decide utilizar varios núcleos para satisfacer la desigualdad anterior; para L_B se utilizan 3 núcleos y para L_2 se usan 4 núcleos, de esta forma se tiene que:

$$\begin{aligned} A_{pr}^{L_b} &= 3A_{pr} = 85.2 \text{ cm}^4 > 54.1 \text{ cm}^4, \\ A_{pr}^{L_2} &= 4A_{pr} = 113.6 \text{ cm}^4 > 97 \text{ cm}^4. \end{aligned} \quad (\text{A.4})$$

El método para encontrar el número de vueltas se basa en el diseño de inductores proporcionado por el fabricante [50], este consiste en utilizar la ecuación (A.5) que relaciona el número de vueltas N , con el valor de inductancia L y el factor de inductancia A_L . Al igual que el producto de áreas el factor de inductancia aumenta al utilizar más núcleos.

$$N = \sqrt{\frac{L}{A_L}} \quad (\text{A.5})$$

Es necesario conocer la densidad de corriente J para el cálculo del calibre del conductor para evitar sobrecalentamiento, este valor se calcula a través de:

$$J = K_j A_p^y. \quad (\text{A.6})$$

Donde y es el factor de enfriamiento para temperatura; para núcleos toroidales $y = -0.13$.

El calibre del conductor se calcula con (A.7) en donde se considera la corriente rms máxima que experimenta el inductor.

$$AWG = \frac{I_{rms}}{J}. \quad (A.7)$$

Finalmente se comprueba si la densidad de flujo máxima (B_{max}) experimentada por el inductor (A.8) es menor que la densidad de flujo permitida por el núcleo magnético.

$$B_{max} = \frac{LI_{mx}}{N_f A_c 10^{-4}}. \quad (A.8)$$

En la Tabla A.3 se muestran los valores de diseño de los inductores L_B y L_1 .

Tabla A.3. Número de vueltas para L_B y L_2

Inductor	L_B	L_2
Inductancia	450 μH	160 μH
Factor de inductancia máximo ($A_{L_{max}}$)	612.4 nH/t^2	816.5 nH/t^2
Número de vueltas (N_f)	27	13
Densidad de corriente (J)	204.81 A/cm^2	197.3 A/cm^2
Calibre del conductor (cm^2)	0.0878	0.2027
Calibre del conductor (AWG)	7	4
Sección transversal (A_c)	10.8 cm^2	14.4 cm^2
Densidad de flujo máxima (B_{max})	0.39 T	0.43 T

Como se observa en la Tabla A.3, en ambos inductores la densidad de flujo máxima es menor a 0.6 T que permite el núcleo toroidal, por lo tanto se asegura que los inductores no se van a saturar. Para la elaboración de los inductores se utilizó hilo de litz para reducir pérdidas de potencia por calentamiento debido el efecto piel que experimentan los conductores ante corrientes con valores elevados de frecuencia.

Los valores reales obtenidos para los inductores son: $L_B = 464 \mu H$ y $L_2 = 141 \mu H$. En la Fig. A.2 y la Fig. A.3 se muestra el resultado final de los inductores L_B y L_2 respectivamente.



Figura A.2. Resultado final del inductor L_B construido.



Figura A.3. Resultado final del inductor L_2 construido.

A.3. Inductor con núcleo laminado

El producto de áreas necesario para el inductor L_1 es de 231 cm^4 como se muestra en la Tabla A.1; para generar un producto de áreas real ($A_{pr}^{L_1}$) mayor al necesario se utiliza un núcleo a base de la lámina EI-162 [51]. En la Fig. A.4 se observa su forma física y sus dimensiones se muestran en la Tabla A.4.

Tabla A.4. Dimensiones de la lámina EI-162

Párametro	D	F	G
Válor	4.1275 cm	3.175 cm	6.6675 cm

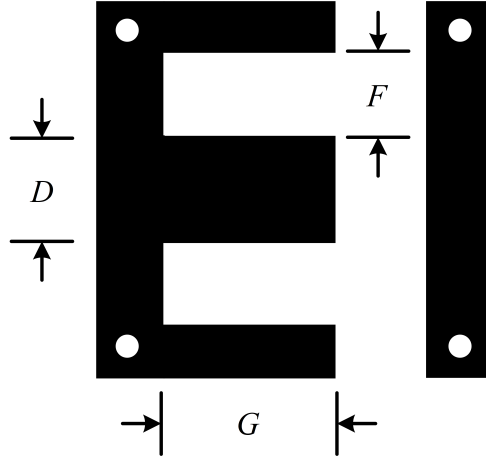


Figura A.4. Núcleo de lámina EI-162.

A diferencia de los núcleos magnéticos de los inductores previos, el núcleo construido a base de lámina cuenta con un grado de libertad en sus dimensiones físicas; esta dimensión corresponde al número de láminas colocadas en paralelo y se le conoce como apilamiento de lámina (E). Con base en la Tabla A.4 se elige que $E = D = 4.1275 \text{ cm}^2$.

El valor real del producto de áreas ($A_{pr}^{L_1}$) está dado por el área de ventana (W_A) y por su sección transversal (A_c) como se muestra en (A.9), donde se comprueba que $A_{pr}^{L_1} = 360.64 \text{ cm}^4 > 231 \text{ cm}^4$.

$$\begin{aligned}
 W_a &= FG = 21.169 \text{ cm}^2, \\
 A_c &= ED = 17.036 \text{ cm}^2, \\
 A_{pr}^{L_1} &= W_a A_c = 360.64 \text{ cm}^4.
 \end{aligned} \tag{A.9}$$

Se calcula la densidad de corriente J (A.10) con $K_J = 534$ y $y = -0.12$.

$$J = K_j A_{pr}^{L_1 y} = 113.23 \text{ A/cm}^2. \quad (\text{A.10})$$

El calibre del conductor se encuentra a través de la corriente máxima promedio que experimenta el inductor, en este caso ($I_{rms_{L1}} = 38.2 \text{ A}$) y de la densidad de corriente (J) (A.11).

$$AWG = \frac{I_{rms_{L1}}}{J} = 0.1449 \text{ cm}^2. \quad (\text{A.11})$$

A partir del AWG calculado se selecciona el calibre del conductor, en este caso se elige el AWG 4, el cual tiene una relación de vueltas por cm^2 ($V_{cm^2} = 2.76$).

El número total de vueltas posibles en el núcleo del inductor está dado por el área de ventana y la relación de vueltas por cm^2 (A.12).

$$N_T = W_a V_{cm^2} = 29. \quad (\text{A.12})$$

Se propone un número de vueltas (N_p) igual a 32.

Es necesario calcular el entrehierro del inductor l_g que se encarga de almacenar la energía del inductor, esto se logra a través de (A.13).

$$l_g = \frac{0.4\pi N_p^2 A_c 10^{-8}}{10}. \quad (\text{A.13})$$

Debido a que el núcleo cuenta con dos divisiones, el entre hierro real (l_{greal}) es :

$$l_{greal} = \frac{l_g}{2}. \quad (\text{A.14})$$

Finalmente, para encontrar el número de vueltas final se hace un ajuste debido al entrehierro calculado como se muestra en (A.15) donde m es la constante de ajuste.

$$m = 1 + \frac{l_g}{\sqrt{A_c}} \ln \left(\frac{2G}{l_g} \right),$$

$$N_F = \sqrt{\frac{L l_g}{0.4\pi A_c m 10^{-8}}}. \quad (\text{A.15})$$

Se calcula la densidad de flujo máxima (B_m) para el número de vueltas final (N_F) encontrado (A.16).

$$B_{max} = \frac{L_1 I_{L_{1max}}}{N_F A_c 10^{-4}} = 0.9465 \text{ T.} \quad (\text{A.16})$$

El valor real obtenido para el inductor $L_1 = 843 \mu H$. En la Fig. A.5 se muestra el resultado final de los inductor.

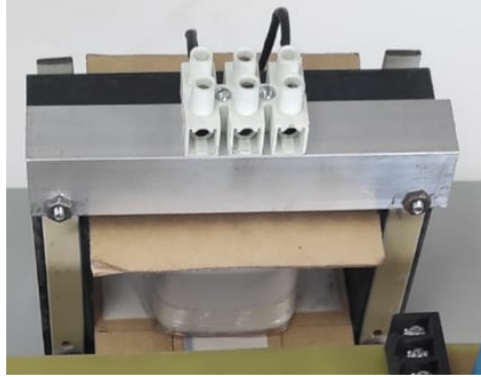


Figura A.5. Resultado final del inductor L_1 construido.

REFERENCIAS BIBLIOGRÁFICAS

- [1] G. Masson, E. Bosch, I. Kaizuka, A. Jäger-Waldau, and J. Donoso, *Snapshot of Global PV Markets 2022 Task 1 Strategic PV Analysis and Outreach PVPS*. 04 2022.
- [2] N. Hatziaargyriou, *Microgrids: architectures and control*. John Wiley & Sons, 2014.
- [3] J. Rocabert, A. Luna, F. Blaabjerg, and P. Rodriguez, “Control of power converters in ac microgrids,” *IEEE transactions on power electronics*, vol. 27, no. 11, pp. 4734–4749, 2012.
- [4] IEEE-Std.1547, “Ieee standard for interconnection and interoperability of distributed energy resources with associated electric power systems interfaces,” *IEEE Std 1547-2018 (Revision of IEEE Std 1547-2003)*, pp. 1–138, 2018.
- [5] SIWG, “Recommendations for updating the technical requirements for inverters in distributed energy resources,” tech. rep., Smart Inverter Working Group Recommendations, 2014.
- [6] W. U. K. Tareen and S. Mekhielf, “Three-phase transformerless shunt active power filter with reduced switch count for harmonic compensation in grid-connected applications,” *IEEE Transactions on Power Electronics*, vol. 33, no. 6, pp. 4868–4881, 2018.
- [7] “Ieee recommended practice and requirements for harmonic control in electric power systems,” *IEEE Std 519-2014 (Revision of IEEE Std 519-1992)*, pp. 1–29, 2014.
- [8] Y. Libin, L. Xin, Z. Ming, T. Yun, Y. Xin, Z. Yutian, S. Danfeng, Y. Xiaochen, and Z. Wei, “A new theory of reactive power control of grid connected pv inverter,” in *2015 International Conference on Intelligent Transportation, Big Data and Smart City*, pp. 35–38, 2015.
- [9] C. Yaai, L. Jingdong, Z. Jinghua, and L. Jin, “Research on the control strategy of pv grid-connected inverter upon grid fault,” in *2013 International Conference on Electrical Machines and Systems (ICEMS)*, pp. 2163–2167, 2013.

- [10] Z. Dongmei, Z. Nan, and L. Yanhua, "Micro-grid connected/islanding operation based on wind and pv hybrid power system," in *IEEE PES Innovative Smart Grid Technologies*, pp. 1–6, 2012.
- [11] Y. Yang, F. Blaabjerg, and H. Wang, "Low-voltage ride-through of single-phase transformerless photovoltaic inverters," *IEEE Transactions on Industry Applications*, vol. 50, no. 3, pp. 1942–1952, 2014.
- [12] N. Pogaku, M. Prodanovic, and T. C. Green, "Modeling, analysis and testing of autonomous operation of an inverter-based microgrid," *IEEE Transactions on Power Electronics*, vol. 22, no. 2, pp. 613–625, 2007.
- [13] S. Tabatabaee, H. R. Karshenas, A. Bakhshai, and P. Jain, "Investigation of droop characteristics and x/r ratio on small-signal stability of autonomous microgrid," in *2011 2nd Power Electronics, Drive Systems and Technologies Conference*, pp. 223–228, 2011.
- [14] S. Adhikari and F. Li, "Coordinated v-f and p-q control of solar photovoltaic generators with mppt and battery storage in microgrids," *IEEE Transactions on Smart Grid*, vol. 5, no. 3, pp. 1270–1281, 2014.
- [15] E. N. of Transmission System Operators for Electricity, *Dispersed Generation Impact On CE Region Security, Dynamic Study, Final Report*. 03 2013.
- [16] V. C. Gungor, D. Sahin, T. Kocak, S. Ergut, C. Buccella, C. Cecati, and G. P. Hancke, "Smart grid technologies: Communication technologies and standards," *IEEE Transactions on Industrial Informatics*, vol. 7, no. 4, pp. 529–539, 2011.
- [17] E. P. R. Institute, *Common Functions for Smart Inverters*. 12 2016.
- [18] I. E. Commission, *automation - Part 90-7: Object models for power converters in distributed energy resources (DER) systems*. 02 2013.
- [19] S. Kouro, J. I. Leon, D. Vinnikov, and L. G. Franquelo, "Grid-connected photovoltaic systems: An overview of recent research and emerging pv converter technology," *IEEE Industrial Electronics Magazine*, vol. 9, no. 1, pp. 47–61, 2015.
- [20] M. H. Khan, M. Forouzesh, Y. Siwakoti, L. Li, T. Kerekes, and F. Blaabjerg, "Transformerless inverter topologies for single-phase photovoltaic systems: A comparative review," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 8, pp. 805–835, 03 2020.

- [21] Y. Yang, H. Wang, and F. Blaabjerg, “Reactive power injection strategies for single-phase photovoltaic systems considering grid requirements,” *IEEE Transactions on Industry Applications*, vol. 50, no. 6, pp. 4065–4076, 2014.
- [22] F. Katiraei, R. Iravani, N. Hatziargyriou, and A. Dimeas, “Microgrids management,” *IEEE Power and Energy Magazine*, vol. 6, no. 3, pp. 54–65, 2008.
- [23] N. Mohan, T. M. Undeland, and W. P. Robbins, *Power electronics: converters, applications, and design*. John wiley & sons, 2003.
- [24] F. Quiroz-Vázquez, “Desarrollo de un inversor fotovoltaico con funciones autónoma para generación eléctrica distribuida,” Master’s thesis, Universidad Autónoma de San Luis Potosí, 2019.
- [25] J. Alcalá, “Estudio del convertidor back-to-back,” Master’s thesis, Universidad de Colima, 2016.
- [26] ERDM-SOLAR, *Panel Solar Policristalino ERDM 250 P/6*. Disponible: <https://www.erdmsolar.com/products>, 2013.
- [27] M. Liserre, F. Blaabjerg, and S. Hansen, “Design and control of an lcl-filter-based three-phase active rectifier,” *IEEE Transactions on Industry Applications*, vol. 41, no. 5, pp. 1281–1291, 2005.
- [28] TDK, *Film Capacitors Series B32520 ... B32529*. Disponible: https://product.tdk.com/system/files/dam/doc/product/capacitor/film/mkt/-data_sheet/20/20/db/fc_2009/b32520_529.pdf, 2019.
- [29] Vishay, *VS-40EPF0-M3 Series*. Disponible: <https://www.vishay.com/docs/94102/vs-40epf0-m3series.pdf>, 2019.
- [30] International-Rectifier, *IRG4PC50UDPbF*. Disponible: <https://docs.rs-online.com/5211/0900766b8140cd8a.pdf>, 2004.
- [31] Infineon, *IKFW75N65ES5*. Disponible: https://www.infineon.com/dgdl/Infineon-IKFW75N65ES5-DataSheet-v02_01-EN.pdf?fileId=5546d46274cf54d50174d972e4191f00, 2020.
- [32] POWEREX, “Igbt application notes powerex,” tech. rep., POWEREX, 2005.
- [33] MITSUBISHI-ELECTRIC, “Igbt modules application note,” tech. rep., MITSUBISHI ELECTRIC, 2014.

- [34] wakefield vette, *Thermal Management Standard Product Catalog 2018*. Disponible: https://wakefieldthermal.com/content/catalogs/2019_Catalog.pdf, 2018.
- [35] S. Denki, *San Ace 40 (9P) 109P0424H302*. Disponible: https://www.mouser.mx/datasheet/2/471/Sanyo-04-26-2019-109P0424H302_K-1588624.pdf, 2017.
- [36] V. Michal, “Switched-mode active decoupling capacitor allowing volume reduction of the high-voltage dc filters,” *IEEE Transactions on Power Electronics*, vol. 31, no. 9, pp. 6104–6111, 2016.
- [37] R. Faranda, S. Leva, and V. Maugeri, “Mppt techniques for pv systems: Energetic and cost comparison,” in *2008 IEEE Power and Energy Society General Meeting - Conversion and Delivery of Electrical Energy in the 21st Century*, pp. 1–6, 2008.
- [38] M. González-García, “Estudio de la transformación dq para el cálculo de potencia activa y reactiva en filtros activos de corriente para cancelación armónica,” Master’s thesis, Universidad Autónoma de San Luis Potosí, 2004.
- [39] M. Ciobotaru, R. Teodorescu, and F. Blaabjerg, “A new single-phase pll structure based on second order generalized integrator,” in *2006 37th IEEE Power Electronics Specialists Conference*, pp. 1–6, 2006.
- [40] R. Teodorescu, M. Liserre, and P. Rodriguez, *Grid Synchronization in SinglePhase Power Converters*, pp. 43–91. 2007.
- [41] R. Ortega, G. Espinosa-Pérez, and A. Astolfi, “Theory for the user and application examples of the passivity-based control for ac electric machines,” in *2012 IEEE International Symposium on Industrial Electronics*, pp. 758–763, 2012.
- [42] M. A. Hernández-Cruz, “Análisis y desarrollo de un convertidor ca/cd/ca de tres puertos para el control del flujo de potencia,” Master’s thesis, Universidad Autónoma de San Luis Potosí, 2015.
- [43] M. A. Hassan and Y. He, “Constant power load stabilization in dc microgrid systems using passivity-based control with nonlinear disturbance observer,” *IEEE Access*, vol. 8, pp. 92393–92406, 2020.
- [44] M. Llanas-Arana and J.-U. Cisneros-Parra, *Síntesis de circuitos*. Joel Uriel Cisneros Parra, 2007.

- [45] R. Teran, J. Perez, and J. Beristain, “Pi-pbc cascade control tuning for active power filter application,” *IEEE Latin America Transactions*, vol. 18, no. 04, pp. 781–790, 2020.
- [46] H. S. Salama, M. Abdel-Akher, and M. M. Aly, “Development energy management strategy of smes-based microgrid for stable islanding transition,” in *2016 Eighteenth International Middle East Power Systems Conference (MEPCON)*, pp. 413–418, 2016.
- [47] M. A. G. de Brito, L. Galotto, L. P. Sampaio, G. d. A. e Melo, and C. A. Canesin, “Evaluation of the main mppt techniques for photovoltaic applications,” *IEEE Transactions on Industrial Electronics*, vol. 60, no. 3, pp. 1156–1167, 2013.
- [48] C. McLyman, *Transformer and Inductor Design Handbook*. CRC Press, 2017.
- [49] Magnetics, *0077617A7*. Disponible: <https://www.mag-inc.com/Media/Magnetics/Datasheets/0077617A7.pdf>, 2021.
- [50] Magnetics, *Inductor Design with Magnetics Powder Cores*. Disponible: <https://www.mag-inc.com/Design/Design-Guides/Inductor-Design-with-Magnetics-Powder-Cores>, 2018.
- [51] Tempel, *Tempel Transformer Lamination*. Disponible: <https://www.etempel.com/assets/lib/054HiddenLibrary/TempelTransformerIndexCatalog.pdf>.

